

2017年11月号

I-Connect007
GOOD FOR THE INDUSTRY

pcb007 中国

线上杂志 CHINA MAGAZINE



关注信号完整性，人人有责

点击阅读与订阅



iconnect007china.com

关注信号完整性，人人有责

by Edy Yu

I-Connect007

本月我们的话题是信号完整性，当然，这是我们行业的一个共同话题。大多数人的理解是，信号完整性是通过控制阻抗来实现的，所以只要把任务交给设计师就大功告成了。

事情可没那么简单！

如果从事PCB制造的你，认为信号完整性仅仅关乎设计，那可就大错特错了！随着板上的功能模块越来越小，信号速度越来越快，供应链中每个环节期望越来越高，你需要认识到这些问题与我们每个人都是息息相关的。逃避问题没有任何意义，所以，这期

所有的内容是写给业界每一位从业者的！

首先，介绍我们最新的专栏作家小组，Elmatica和Josse Johnsen一起创作了一篇信号完整性（SI）的初级读物，内容涵盖了所有基础知识，这些对设计师和PCB制造商来说十分重要。

其次，Viking测试的Marc Ladle使用了实际案例演示了控制阻抗时PCB加工的复杂性。

下一篇文章来自SVXR的Scott Jewler，通过一个有力的案例，介绍了如何在印制线路中采用一种新型非破坏性高速X光技术优化信号完整性。注意，该文章的关键词是“非破坏性”和“高速”。

再来一篇重磅文章，被称为“HDI之父”的Happy Holden，列举了如何采用高密度互连（HDI）技术来设计和制造要求严格控制阻抗的印制线路板。除了详细介绍HDI的优点外，他还精心地将信号完整性大师的信息与真实的案例联系起来，文章本身就可成为一篇优秀的培训教材。

有着全球最大的高速PCB设计公司之称的深圳市一博科技有限公司在此方面也有独到见解。资深SI工程师黄刚负责信号/电源完整性理论研究，技术攻关及SI知识培训工作，此次邀请他撰文探讨了如何使用频域的S参数来分析问题，看看能否得到关于链路通道更多的信息。



主编拜访一博科技，与副总裁吴均先生、市场策划陈雅小姐合影

谈到阻抗控制，国内知名PCB制造商——深圳市金百泽电子科技股份有限公司在此方面可谓经验丰富，技术中心主管卫雄等就PCB层压介质层设计及层压工艺相关控制点着手探究介质厚度均匀性的控制方法，指出提升介质厚度匹配度以满足阻抗设计要求是一条有效途径。

本月继续ESI的激光加工专栏，本系列的第三部分将着重讨论现场实际应用挠性激光加工系统要考虑的相关因素与部署方案。

Happy Holden的25项工程师必备技能这期讨论的是科技写作技巧，工程师平日里与生产实验打交道比较多，说到写作肯定是大多数工程师比较头疼的部分，然而科技写作的技能在您的职业生涯中是一项非常重要的技能。

PCB组装专区中，首先我们将隆重推出新书《印制电路组装厂商指南™——恶劣环境下的敷形涂覆》，设计、构建、生产各种元器件要投入大量的时间、精力及资源，那么技术人员应该如何保护那些在有害环境下运行的关键元器件呢？答案就在这本书里。

Jefferson Institute of Technology创始人Tom Borkes这月带来《全球经济背景下的材料成本分析》一文，听起来非常学术，非常高大上，但和往常一样Tom穿插了很多有趣的内容，十分值得一读。

当产品发生故障时，PCB制造商、装配厂、设计师等各环节纷纷急着撇清关系，究竟是谁的责任呢？布加勒斯特理工大学的Gaudentiu Varzaru借《电路板故障，谁之错》一文分享了他的观点。

PCB设计领域的大拿，Oracle公司的著名工程师Istvan Novak博士致力于中端服务器信

号及电源完整性设计及新技术开发，这次他讲述了非常重要的因果和频响相关模型及仿真问题。

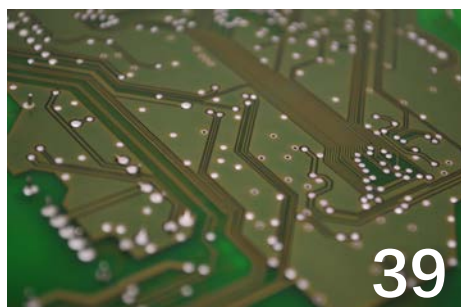
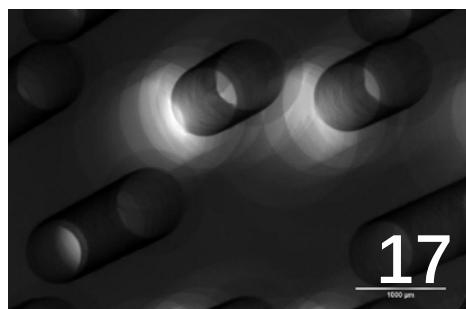
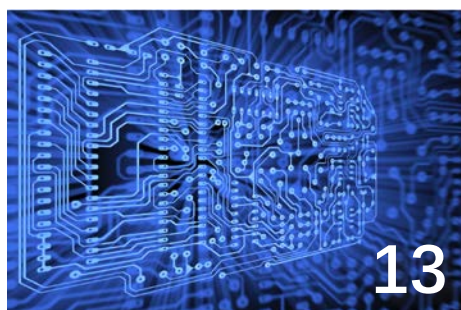
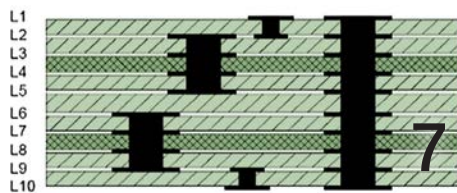
DDR5内存带宽和密度预计可达DDR4的2倍，这使得信号完整性分析方面的压力剧增。SiSoft正在为即将发布的DDR5标准做准备，我们请他们来谈谈DDR5仿真的相关情况。

同时，来自SiSoft公司的Mike Steinberger，Prototron Circuits公司的Mark Thompson，Candor Industries公司的Yogen和Sunny Patel，以及我们的技术顾问Happy Holden召开了一次讨论会。让您了解设计师和制造商所面临的挑战，以及解决技巧和建议。这些专题讨论内容丰富，“干货”满满，定会让您受益匪浅。但由于篇幅所限，该报道将会稍后刊登在我们的PCB007与DESIGN007网站上，敬请关注。

在本期，全球规模最大的线路板及电子组装行业展之一，2017国际线路板及电子组装华南展览会（2017HKPCA & IPC Show）开展在即，此刻我们采访了HKPCA和IPC，请两家协会就整个展会的情况给大家一个全面的介绍。

下个月，我们将继续以高科技领域中的高密度互连（HDI）作为我们的主题。高密度互连技术基本上是在美国“发明”的，但主要在亚洲有了飞跃。随着我们把越来越多的东西塞进越来越小的体积中，高密度互连才有了自己的发展天地。

如果还没有订阅我们的杂志与Newsletter的话，请现在赶紧[点击订阅吧](#)，PCB杂志会每个月送到你的收件箱里。下一期出版时，您会第一时间收到电子杂志。下期见！



信号完整性，人人有责

随着板上的功能模块越来越小，信号速度越来越快，供应链中每个环节期望越来越高，你需要认识到这些问题与我们每个人都是息息相关的。

专题文章

7 PCB规划：基于信号完整性和阻抗控制的考虑

by John (Josse) Steinar Johnsen

13 PCB制造如何确保信号完整性

by Marc Ladle

17 利用X光计量学优化PCB信号完整性

by Scott Jewler

21 高密度互连（HDI）对高频信号完整性的有利影响

by Happy Holden

39 阻抗板介质厚度均匀性控制探讨

by 卫雄 林映生 陈春

特约专栏

47 智慧大汇·实地创成

——访2017HKPCA & IPC Show主办方

NEW!

pcb007 中国

线上杂志

I-Connect007
GOOD FOR THE INDUSTRY

I-Connect007为您带来全新出版物：PCB007中国线上杂志。提供丰富的全球视野，符合中国读者口味的内容。每月专栏，技术文章和大量采访深受广大PCB制造商的欢迎。本出版物的目的是帮助中国PCB制造商提高生产效率和盈利能力。

PCB007中国是电子杂志，可免费下载或按需打印。



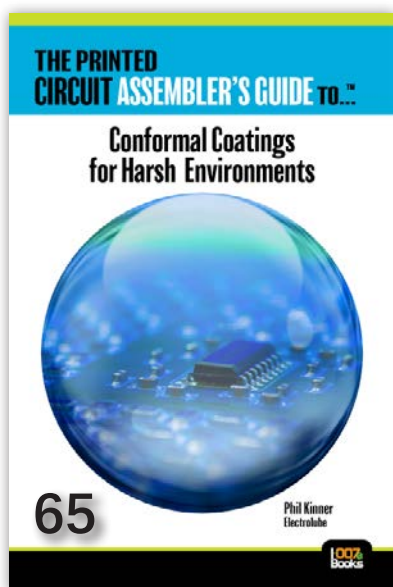
我们的广告计划让您的市场营销预算发挥最大效益，您得到的不仅仅是一个广告位。我们推荐您订购750美元/月的标准套餐，该套餐将为新客户提供全面的市场覆盖。

更多信息，欢迎联系我们的销售团队。✉ 大中华地区: Edy Yu edy@iconnect007.com.

✉ 全球: Barb Hockaday barb@iconnect007.com.



扫码免费订阅



更多内容

- 12 行业短篇新闻
汽车行业电子部件的未来
- 46 生益科技覆铜板新项目落户九江，总投资将达到20亿
- 50 Mentor 公布第 27 届年度 PCB 技术领导奖获胜者
- 64 中国首条第6代柔性AMOLED生产线量产BOE（京东方）引领全球新型显示产业发展
- 80 伍尔特电子和奥迪签署Formula E赛事的新合作伙伴协议
- 92 Altiumlive 2017大会吸引了数百名设计师
- 96 欧洲EMS市场数据惊人
-
- 38 其他栏目
PCB007中文网站Top Ten
- 97 行业活动日历
- 98 广告索引、下期预告
工作人员名单
- 51 挠性线路进化到激光加工
第三部分：准备工作和现场部署
by Mike Jennings and Patrick Rieche
- 57 25项工程师必备技能：科技写作
by Happy Holden
-
- 65 PCB组装专区
印制电路组装厂商指南™：
恶劣环境下的敷形涂覆
by Phil Kinner
- 69 全球经济背景下的材料成本分析：第1部分
by Tom Borkes
- 75 电路板故障：谁之错？
by Gaudentiu Varzaru
-
- 81 PCB设计专区
因果电源平面模型
by Istvan Novak
- 87 从S参数角度看信号完整性
by 黄刚
- 95 SiSoft为DDR5仿真摩拳擦掌
by Andy Shaughnessy



在您的住所办公！

I-Connect007正在寻找一位经验丰富的销售人员,为全新的电子行业月刊杂志以及网站创造与管理广告收入。

主要职责：

- 销售月刊电子杂志广告以及网站广告位
- 开发并培养新客户
- 进行及时准确的文档记录
- 开发并跟进潜在客户
- 客户管理：与团队合作，为客户提供后续服务
- 与潜在客户进行电话和电子邮件沟通
- 偶尔出差，参加大型行业活动

资格：

候选人需要有大学学历，有管理和培养潜在客户，预测、跟进以及报告广告收入方面的工作经验。候选人需要态度积极、能力强、能够自我管理，适应在基于团队的虚拟公司环境中工作。

报酬：

该工作以底薪加提成的方式计酬。

要求：

- 常驻中国大陆，华南地区优先
- 良好的中英文读写能力，优异的人际交往能力
- 能够遵循已建立的工作系统并快速学习
- 能够处理好公司的外部和内部关系，并符合公司的核心价值观
- 2年以上销售经验
- 熟练使用Office办公系统
- 积极性高，目标导向，有成功广告销售/会议研讨会销售案例者优先
- 优秀的销售、沟通和谈判技巧
- 能够区分轻重缓急，有时间管理能力和组织能力
- 根据潜在客户的需求制定广告方案与推广建议
- 有电子行业从业经验者优先

QUALIFIED CANDIDATES: CLICK HERE TO APPLY

PCB规划：基于信号完整性和阻抗控制的考虑

by John (Josse) Steinar Johnsen
Elmatica

知识和经验是规划设计PCB的两大关键要素。如今PCB设计师必须对PCB生产过程具备更完善的知识，这在PCB层数、过孔间距、走线和功率分布进行规划时尤为重要。

借助PCB多层板生产流程，我们真正意识到设计规划在PCB生产周期中的重要性，因此本文将着重对多层板进行讨论。对于双面板而言，虽然我们可以使用其中一面作为接地层，但这样不易对布线路径进行处理。

作为一名设计师，在信号完整性、电磁干扰（EMI）设计和阻抗要求方面，您应当对项目需求有一个清晰的认知。所涉及的要素有：

- 层数
 - 电源层和接地层的使用数量
 - 层的顺序
 - 层间距
- 继而我们有了如下的规定：
- 承载关键信号的信号层，应当始终和电源层相邻
 - 为实现最佳的寄生电容分布，电源和接地层应尽可能地靠近
 - 为实现最佳的寄生电容分布，电源和接地层可使用其他较高Dk的材料
 - 为实现最好的屏蔽效果，高速信号走线应当位于电源层之间的内部层中

多点接地能降低平面阻抗，并减小高速信号产生的共模辐射。为实现上述目标，至少应该选用一个8层的电路板（图1）。

然而，这些要点可能变得更有挑战性：PCB的最大厚度不可忽略，并且较多的电源层数可能会制约信号层的数量。对于层间距、线宽和线距而言，有可能很难得到所需

层数	过孔	描述	层名称	材料类型	
		阻焊层		介电材料	
1	200	信号层	顶层	导体	
		预浸料		介电材料	
2		地平面	GND	导体	
		芯板		介电材料	
3		信号层	内3层	导体	
		预浸料		介电材料	
4		电源平面	PWR	导体	
		芯板		介电材料	
5		地平面	GND	导体	
		预浸料		介电材料	
6		信号层	内6层	导体	
		芯板		介电材料	
7		地平面	GND	导体	
		预浸料		介电材料	
8		信号层	底层	导体	
		阻焊层		介电材料	

图1: 8层板的示例

创新: 翘楚所为。

ESI先进激光加工方案
助力软板加工业内龙头，
用创新占先机。

什么才是您明智的不二之选？
答案就是ESI的激光加工方案。
卓有远见之选，助您扶摇之力。

选业界翘楚之选，
由ESI来满足
您的软板钻孔之需。

esi®
卓越设计，精湛制造

ESI的激光加工解决方案的软板系列

5335™ **Flex5335™** **5335xi™**
GemStone™ **LodeStone™** **RedStone™**



更多信息请访问www.laserprocessing.cn

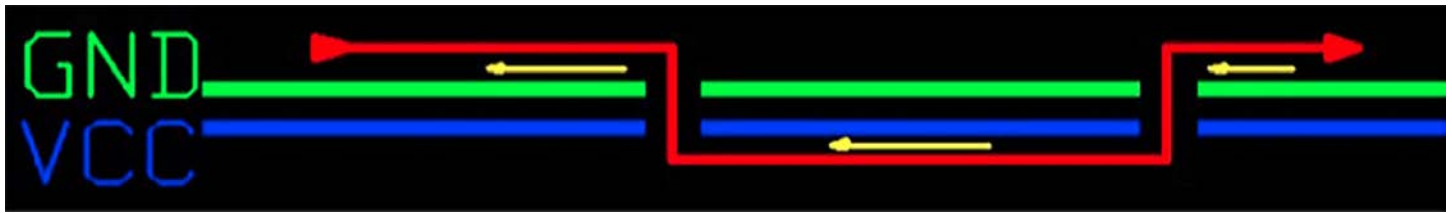


图2：当电源层切换时，黄色表示的返回路径是不连续的

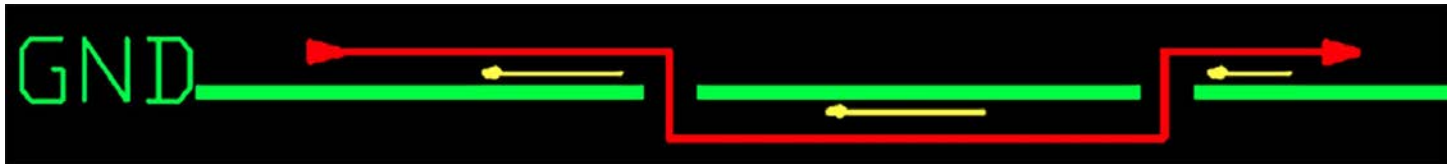


图3：黄色表示返回路径。如果信号走线维持于同一接地层，就可以减少不连续性

的信号阻抗。

信号完整性用于分析处理由信号质量下降所导致的错误。EMI（电磁干扰）则侧重于强调对应的规格、测试要求和相邻设备之间的干扰。

接地阻抗几乎是所有信号完整性和电磁干扰问题的根源。维持较低的接地阻抗对于EMI和信号完整性而言是必要的。可以通过一个实体接地层来实现。

铜的厚度并非一个重要的因素。在较高的信息传输比特率下，趋肤效应将占主导地位，因此信号被推到铜的表面，这意味着额外的铜厚度是无关的。

对于信号完整性，关键因素是维持电平

噪声显著低于电平信号。对于数字电路来说，我们的噪声幅度在毫伏范围内是十分典型的，但对于EMI来说，噪声水平必须维持在微伏和微安的范围。

事实上，接地阻抗的主要问题是信号通路中出现的不连续性，并且这会对特性阻抗的控制带来重大的影响。

当前，随着越来越多的HDI设计需要良好地工作于GHz的频率下，特性阻抗控制将变得更为重要，但由于层间距的缩小，使得维持这种状态变得更具挑战性。HDI和微过孔要求更小的层间距，因此多个电路层将被限制在

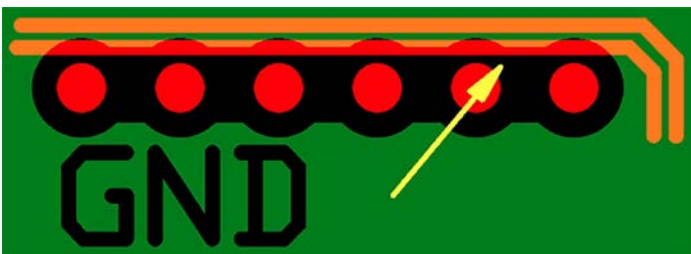


图4：由接地层开孔过宽和/或信号走线过于靠近焊盘所导致的不均衡差分对

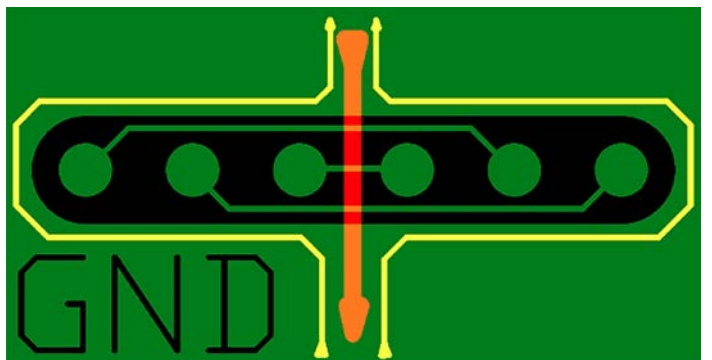


图5. 由接地层中的开口间隙导致的返回路径不连续，返回路径将围绕着开口间隙分布

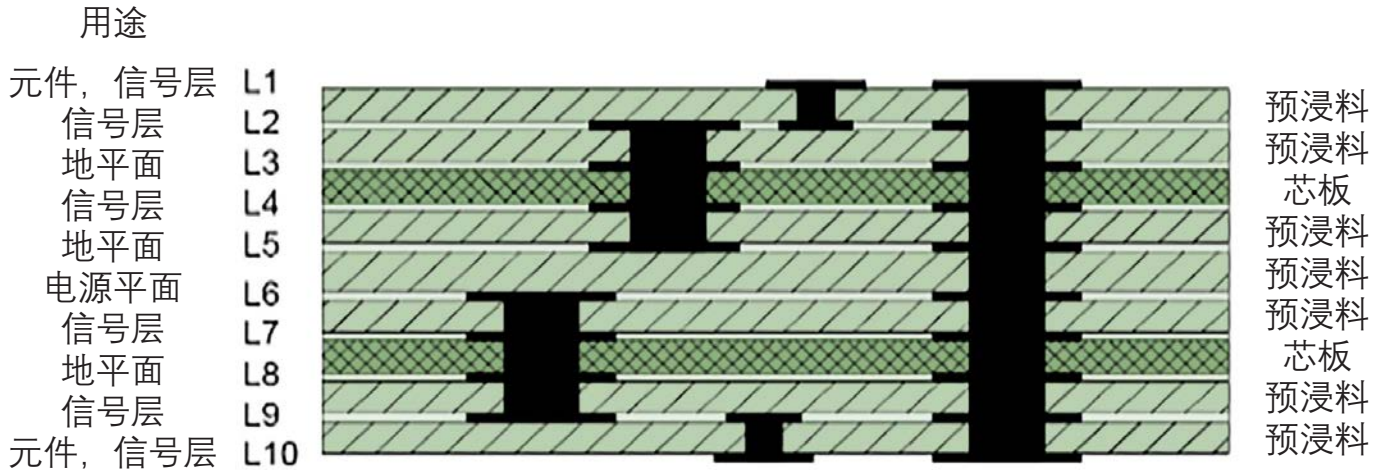


图6：客户PCB叠层的实例

一个给定的PCB厚度范围内。

阻抗控制最大的问题是信号路径（包括接地层上的返回路径）的不连续性。理想情况下，应该有一块敷铜层直接位于关键信号下方，并且信号应当以该接地层为参考地。最坏的情况是（如图2所示），信号离开接地层并沿着电源层走线。

如果信号穿过接地层并继续经过接地层的另一面，那么不会产生大的问题（图3）。由于参考地（GND）共面并且为一个整体，故其不存在问题，只是要确保过孔尽可能地小和短。过孔周围的隔离焊盘（反焊盘，即穿过内电层的焊盘——译者注）直径也应尽量维持在最小。

较大的反焊盘可能会在电源层中引入间隙（图4）。在这个例子中，差分对走线的一半暴露在接地层缺失的位置。其结果会造成并行电流的不平衡，信号传播的延迟，以及串联电感的增加。

由接地层中的开口间隙造成的信号返回路径不连续（图5）。返回路径需要绕过电源层中的间隙。这将提高间隙处的特性阻抗，

并且开口最终将成为一个“天线”。该示例表示了其他信号线分布在接地层开口内时的电源层分割。

关于串扰问题

电磁干扰（EMI）和信号完整性所面临的另一个问题是串扰。串扰是对相邻信号、地（GND）或电源（PWR）连接的非预定耦合。串扰通常被认为是发生在线缆上的一个主要问题，但它也可以发生在PCB上。增大关键路径之间的间距是常见的解决途径。在某些情况下，间距规则也可用在不太重要的传输路径上。当耦合随绝缘距离的平方衰减时，增加间距通常是非常有益的。为减小串扰而增大PCB的间距，也可能成为PCB的Z轴上的问题。

当着手一个新的PCB设计时，设计人员应当在开发之初就与制造商进行沟通。从PCB的命名/编号开始，并进一步沟通它们应该放置的位置。不要在同一个电子邮件中讨论其他PCB，然而这种情况经常发生，并会造成不必要的误解和额外的工作量。

当您作为设计人员并利用电路板层开始走线时，您需要将一些信息传达给PCB生产厂商的工程师，从而为他们提供一个开展工作的依据。您将会得到电路层中走线阻抗的反馈，以便在CAD软件中进行配置。

PCB生产厂商的强项通常为：

- 层压
- 钻孔
- 镀铜
- 蚀刻
- 表面处理
- 机械整平

时代已经改变，电气工程技术现已成为您需要从生产厂商那里了解的一个部分。您可以从PCB厂工程部那里学习到各种电气知识，如阻抗、电源层寄生电容、串扰和电气测试等。他们具备先进的PCB处理技术。将这些知识与您自己掌握的技能相结合，是完成PCB层间规划并设计出性能良好的PCB的最佳途径。

生产过程中不同层压材料的区别、玻璃的类型和树脂含量百分比等知识，是PCB生产厂商最为熟知的例子。

PCB叠层的阻抗要求

图6表示了一个反映钻孔和过孔的PCB叠层——生产厂商需要在构建最终叠层之前掌握这些信息。这些信息告诉生产厂商，除蚀刻工艺之外，下列层是需要镀铜的。如果存在机械和激光钻孔的结合，部分层也可能需要镀2-3次。并且这还告知厂商最终需要过孔盖油的。图6还表示了PCB板的层数以及信号层和电源层的分布位置。

此外，下列信息是必要的：

- PCB的最终厚度
- 各个信号层及其电源层的阻抗特征（单端和差分对）
- 用户首选的最小线宽。这是提供给制造商的有效信息，他们将根据PCB中的高密度互连和细间距元件，生产出符合要求的线宽
- 由于串扰或其他电气因素，需要考虑最小层间距
- 如果您需要指定某些制造材料（如专用材料或满足IPC 4101特性），您应当提出这些要求

- PCB的总尺寸

您可以期望从生产厂商那里得到的反馈为：

- 含铜箔、绝缘层厚度以及元件清单的完整PCB叠层
- 应用到阻抗路径上的线宽
- 阻抗路径（差分线）之间的间距
- 对上述结果的计算

现在您可以开始PCB布局了。这里有一个小窍门：让生产厂商能够识别板上的阻抗路径。对于大部分连线，如果采用100 μ m这样的统一线宽，当某些单端路径也使用相同线宽时，那么生产厂商就无法把这些路径与其他线路区分开来。您所能做的是将这些关键单端路径的线宽设置为略大于或略小于统一的线宽（如99 μ m或101 μ m）。这种更改是微不足道的，因此不会对生产造成影响，但能够让生产厂商将这些路径与其他连线区分开来。

作为一名设计师，您应该知道，您从生产厂商那里收到的含布线所需阻抗参数的PCB叠层并不是最终版本。在布局完成并且想要

生产PCB的阶段，PCB厂商通常会询问和阻抗有关的技术问题，原因是显而易见的，这是由于在您完成PCB叠层设计时，生产厂商并未查看过您的生产数据（Gerber, ODB++，IPC-2581等等）。

当生产厂商收到生产数据时，会计算在信号层和电源层中所使用的铜的百分比。这会影响到所用半固化片的类型，并对阻抗造成影响。

生产厂商会通过技术沟通来确定需要实施的一些更改，以满足电路所需的阻抗。这些更改通常是线宽、线距或层间距上的微小改动，并且在大多数情况下是可以接受而不存在太多争议的。如果半固化片中的变更会影响到树脂含量值，这也将改变Dk值，这就要在重新计算阻抗时将之考虑在内。

对于设计人员来说，获得所要求的阻抗

是最为重要的，当涉及到这些细微的调整时，我认为生产厂家最好能知道应该怎样处理。

我常常为设计人员制作PCB叠层的起始层，并且我经常使用In-Circuit Design软件中的ICD Stackup规划工具。大多数PCB生产厂商使用的是Polar instruments公司的软件。

我给出的最后一个建议是：与您的PCB制造商进行沟通的同时，不要忘了将含有PCB生产数据的网表包含进来。希望您能够领略到印制电路领域的精彩！**PCB**



John Steinar Johnsen (Josse) 是 Elmatica公司的高级技术顾问。

汽车行业电子部件的未来

汽车电子并不是一个新话题。对于目前的性能及高端电子部件来说，很多话题都集中在了无人驾驶车上。这项技术是令人兴奋的，但它只是冰山一角。你是否知道在您所拥有的所有电子设备中，您的车很可能是技术最先进的设备？把汽车称为设备，这似乎很奇怪，但确实与普通家用互联网电器相比，现代汽车上的芯片和电路板更多。

事实上，从80年代开始，高科技系统已进入汽车领域。我们谈论的不只是GPS、计算机化屏幕、或娱乐装置。电子控制点火和燃油喷射系统可以使汽车设计人员满足节约燃料并且



降低排放的要求。有了这些电子系统后，汽车仍能维持高性能、便于驾驶员操作。今天的汽车包含了很多处理器。对于从发动机、燃油喷射、点火系统到节流阀控制等一切的性能和可靠性，印制电路板起着至关重要的作用。并且这只是一个开端，今天大多数的汽车有30到80个独立的电子控制器。

再来看制造用标准的重要性，Volvo最近宣布他们生产的所有汽车型号到2019年底将全部实现电驱动或混动。这项决定标志着Volvo作为一个传统汽车制造商将逐步淘汰内燃发动机汽车。阅读全文，请[点击这里](#)。

PCB制造如何确保信号完整性

by Marc Ladle

Viking Test Ltd.

信号完整性是个大问题！在日益高速化和数字化的当今世界，依靠化学并且主要以模拟控制的PCB制造界，并不总是一个让人放心的伙伴。

从理论上讲，每个PCB设计的电子性能受到设计中规定的公差和材料规格的保障，但产品性能越接近技术极限，就越难确保能得到完美的结果。

首先从基本材料选择开始。交货单中规定铜的厚度可能是35微米，但真正的铜厚又是多少呢？很多公司使用简单的基于电阻的厚度检查，但这并不能确保厚度是35微米，可能实际厚度差不多是33微米。铜是一种相对昂贵的商品，铜箔的生产过程会被精确地管控。这意

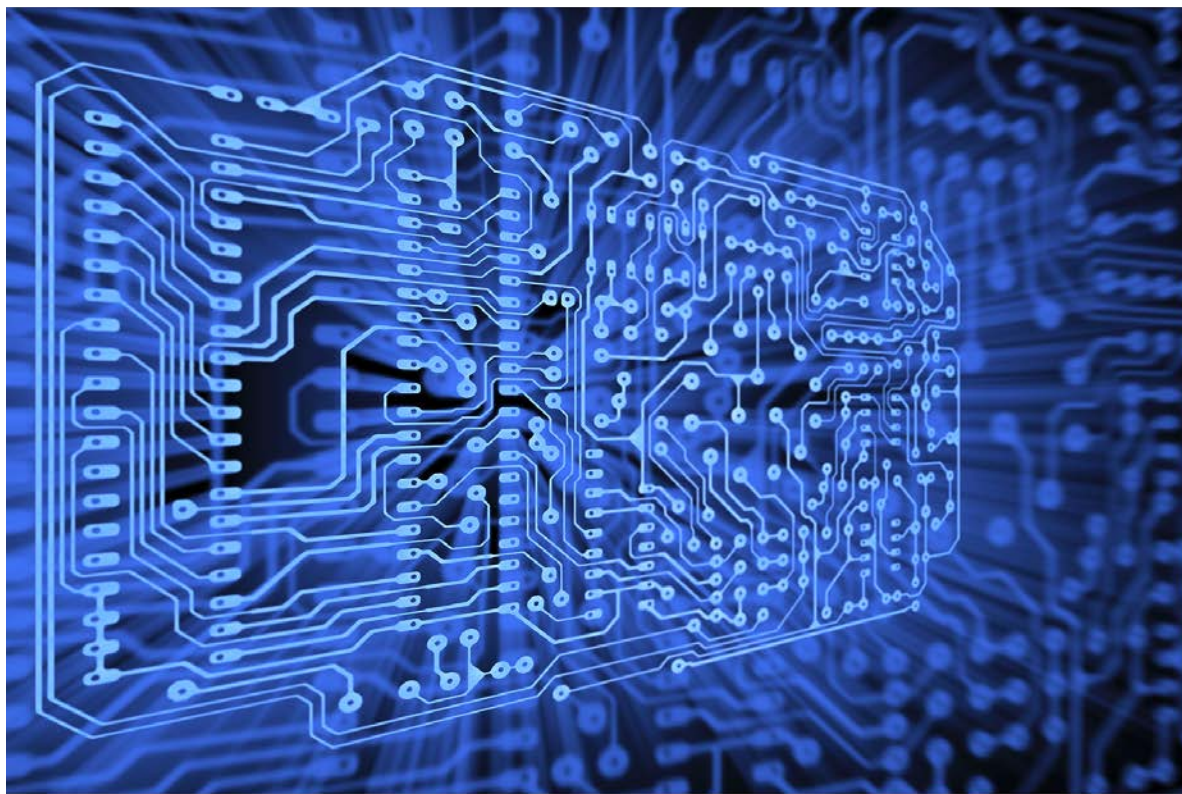
味着材料供应商可以利用允许的公差，使铜箔厚度尽可能接近规定的下限，这样可以节省材料，对他们最有利。

现在，让我们想想有一批50块生产面板要经过内层加工，一开始必须清洗材料的表面，以确保干膜光致抗蚀剂能粘附在表面上，清洗可能会用到研磨刷或化学清洗方法，而无论采用哪种方式，都会进一步地减少铜厚。

工艺流程并不是一成不变且完美的一门科学，往往会碰到材料需要再加工的状况。比如说，干膜表面起皱。在这种情况下，材料不能使用，除非剥离起皱的干膜，然后面板必须再次经历清洗过程，并重新与干膜层压。在这个过程中，我们又丢失了一点点铜厚，这意味着

其中一块生产面板和其他的铜厚度会有点不同。

接下来是蚀刻加工，去除PCB上不需要的铜，留下所需要的线路。但是，人生不如意事十之八九，总还会出现一些变化，因为新鲜的蚀刻液通常



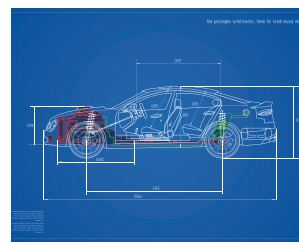
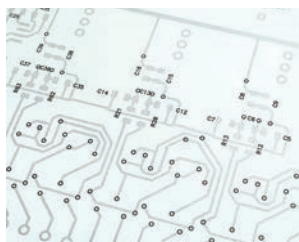
MACDERMID ENTHONE CHEMISTRY & MATERIALS

全方位支援

电子供应链

电子供应链

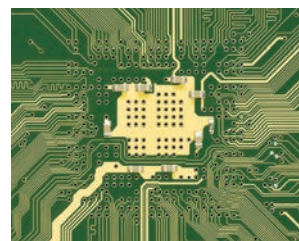
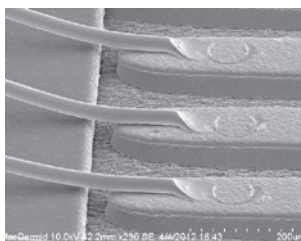
设备设计



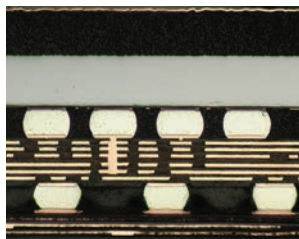
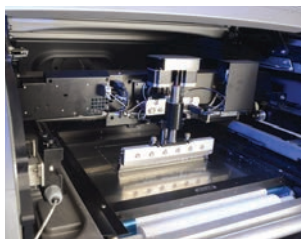
材料供应



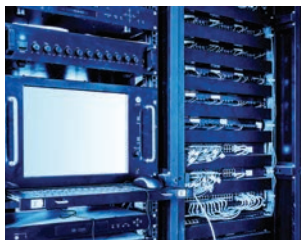
电路制造



零件装配



原产设备



终端用户



MacDermid Enthone

ELECTRONICS SOLUTIONS

www.macdermidenthone.com/electronics

A Platform Specialty Products Company

用脉冲电流注入设备，所以蚀刻速率从上一块板到下一块板不尽相同。而对那些之前已经铜厚度减少的板子，更是雪上加霜，因为铜厚度有点少，所以蚀刻速度会比其他板稍许快一点，这意味着最终的线宽也会比其他板稍微细一点。这样糟糕的情况可能就意味着要对蚀刻不足的面板要重新进行蚀刻加工，去除多余的铜时需要留下比原本应该保留的稍微多一点。

剥离干膜、检测面板后，通常会通过清除铜表面的氧化物来进行粗化，为多层板压合做准备。氧化加工会进一步从宽度和高度上蚀刻去多余的铜。

有一些自动防故障装置，力图解决上面这些问题。自动光学检测当然可以检出过度蚀刻的面板，但事实上它的能力非常有限。几乎每台机器都只能检测铜层顶面的宽度，这就留下了一个悬而未决的大问题，就是关于铜线的侧壁形状。由于蚀刻过度造成的铜的侧蚀，可能在检测时不明显，但它会大幅减少导体的横截面积。似乎不使用破坏性的微切片法，还是没有办法确定实际剩余的铜厚，而且，也不能保证每个面板都一模一样。

外层加工和内层加工非常相似，都存在很多变化的条件，尤其是电镀加工会引起铜厚度的改变。

这样，我们最终得到了一个成品面板，它的导体截面可能有很大的变动。虽然已通过了所有的检测过程，并宣称在公差范围内，但变化仍然实际存在。要保证信号完整性，这种变化很让人头痛。用高规格的飞针测试来测量这些变化是可能的，飞针测试可以检测每个导体的准确电阻，但这是一种耗时而昂贵的面板测试方法。你可以通过要求不能进行重新加工材料来减少这些变化，但是这种方法会潜在提高

成本。

如果在50块面板中有一块特别“不幸”，在加工的每一个阶段都遭受了“重创”。当这个产品布满元件开始产品测试时，种种之前的“重创”必定会产生一些令人失望的结果。

到目前为止，这里提出的所有问题只涉及可能会影响信号完整性的最基本的参数。越来越高的信号速度意味着控制工艺变化的门槛在不断提高。在最高的信号速度下，铜面的平滑光洁度成为保证电路性能的一个重要因素。所谓的“趋肤效应”在铜箔的表面变得粗糙时会降低信号的速度。在几个常规制造阶段，我们不厌其烦地对铜表面进行粗化，以确保良好的附着力。越加强铜处理，信号速度也变得越差。附着力与信号速度，这两个目标条件彼此矛盾。

如果你是买方或印制电路板用户，这可能会给你一些思路，让你清楚为什么来自不同制造商的印制板在电路性能上会有那么明显的差异。无需苛责任何一方，制造商都是在允许的参数范围内作业。

逆境创造机遇！我非常确信解决电路板内传输高速信号问题就是这样的情况。材料供应商正在努力确保他们的铜箔能符合需求的规格，而技艺精湛的制造商也会尽全力找到方法达到要求。市场要求各个批次能保持一贯性，以确保最终产品按要求执行。如果您要遵从并履行上述要点，您的工厂可能得忙一阵子了。**PCB**



Marc Ladle是Viking Test Ltd.的负责人，[点击这里](#)可联系Ladle或阅读过去的专栏文章。



***THE* best way to find a PCB fabricator, anywhere.**

最好的寻找世界各地PCB制造商的方法.



Quick Search



Advanced Search



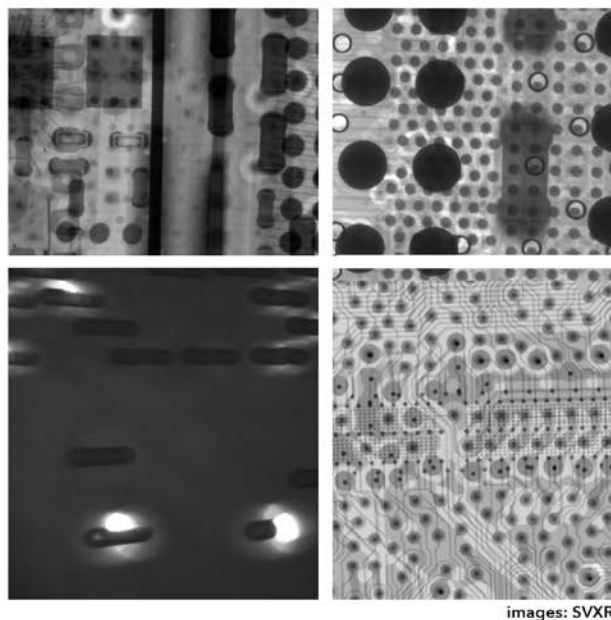
现在就试试吧!

ThePCBList.com

利用X光计量学 优化PCB 信号完整性

by Scott Jewler

Silicon Valley X-ray



墨菲定律

倒霉！坏事又来了！正要构建完一个新的主干路由器/交换机，或正要升级完一块线路卡，偏偏这个节骨眼上又出错了。系统没法按目标数据传输率运行。最后期限即将来临，问题的根本原因却被掩藏在一大堆电子元件中。印制线路板组装之前，对所有集成电路都进行了速度测试，所以问题一定出在系统组装时，但是，究竟在哪里呢？

一段时间以来，印制线路板制造规范的控制主要依赖于板边取样测试。这种测试不但耗时，而且往往并不代表这块面板的实际情况，更不用说代表全部面板了。设计修改、线宽和间距变化以及层间错位都可能发生，因为供应商没有意识到这些变化对系统性能的影响。裸板电气测试方案维护困难、价格昂贵，并且只能提供有限的信息。工程师们不得想办法投入大量资金用于板子开发和云服务器制造，并希望PCB按设计运行。

挑战日益困难

随着这一产业迅速迈进28Gbps背板的全面部署，许多云硬件和PCB制造商正开始重

拾信心，相信自己所开发的产品将按预期运作。56Gbps背板指日可待，一些公司已经开始研发。线路卡当然也不甘落后。这些更高的数据传输速率，相应地也要求更严格的设计合规性和PCB工艺控制。

当然，这场硬仗主要靠设计师来打。单面板、盲孔等其他技术可以对PCB工艺误差进行补偿。但这是最合适或最划算的解决方案吗？现在是新一代计量工具的天下，这些工具将帮助PCB制造商开发出更好的产品，网络设计者也可以让其产品大放异彩，而不必担心实际装配的线路板有差异。

背钻的两难境地

高速网络的导通孔短柱 (via stub) 长度一直是业界关注的问题。采用背钻方法缩短延伸到内部信号层的短柱长度，是一种相对经济有效的解决方案，已广泛应用于速率高达28Gbps的网络。目标信号层焊盘的短柱通常在12mil内，使用测试样板的切片图，可以检查背钻后短柱长度。

然而，据一些制造商称，在56Gbps网络中需要控制短柱长度最大为6mil。我表示怀

灵活可靠的供应链解决方案
高品质覆铜箔基板
半固化片复合材料



ventec
INTERNATIONAL GROUP
騰輝電子



腾辉国际集团是一家全球领先的高品质覆铜箔基板和半固化片制造销售商。拥有完整的独立研发能力。遍布全球的分销网络使我们可以满足世界任何角落的需求。

**无论您需求如何，
腾辉总能提供！**



productronica 2017
Visit us in Hall B3 Booth 244
欢迎参观我们的展位

腾辉电子（苏州）有限公司
江苏省苏州市新区泰山路308号
邮编：215129
电话：+86 512 68091810
电邮：sales@ventec.com.cn
www.ventecclaminates.com

疑，现在真出货了能在这么高速度下运行的背板吗？利用时域反射技术（TDR）逐网进行电气测试，可以提供一定程度的合规性测试，但这是否足够或实用呢？图1显示了一个典型的短柱背钻孔切片图。虽然用这种方法可以测量背钻精度，但它显然不足以满足新出现的精确性要求。

其他挑战

虽然短柱长度是高速PCB产生故障的罪魁祸首，但它们并不是唯一的问题。钻孔可能会钻偏，造成通孔碎片脱落。板角的取样测试不大可能提供关于这种缺陷的任何有用信息。即使很好地控制了短柱长度，其他方面也可能出错。实际的网络阻抗可能和设计值并不匹配。是否已经修改设计以实现设计的可制造性？线宽和间距的变化是否大于预期？无数小时的工程开发、数周数月的新产品发布，我们已经耗费了大量的时间寻求这些变化。而随着数据速率加速，这一挑战只会增加。

未来如何？

电子生态系统其他部分的调研表明，线路

板制造的发展方向必须满足最苛刻客户的需求。前一段时间，半导体产业曾面临类似问题。现有的生产线监控系统无法侦测到导致设备故障的变化。科磊（KLA）公司和其他制造商引入了新的缺陷侦测和计量工具。这些工具未曾进入过生产区域以外的测量实验室，而是直接进入生产线，并集成到了工艺流程中。通过把实时计量集成到制造业中，半导体制造商已经能够在相同的空间内封装越来越多的电路，从而提高运行速度并降低功耗。

PCB制造业计量测试

即使逐网电气测试更具成本效益，但这充其量只是一种在大批量集成电路中抓出不合格板的筛选工具。钻孔表面检测有所帮助，但随着板的层数增加，信号层在全栈中的位置变化越来越大。

印制线路板的结构和推动过程控制改进所需的测量，明确指向一个穿透式计量解决方案，可以穿透板叠层，侦测到不合格的短柱长度或没对齐造成的碎片脱落。但是，为什么不预先准确测绘好信号层在整个高速板区域的实际位置呢？这些信息不是明显会让背钻更精确吗？

高速X光计量

X光工具用于PCB组装已经有很长一段时间。这些系统速度极快，但没有提供足够的分辨率来推动上述改进。一些PCB制造商正在安装高分辨率X光系统以进行故障分析，但是这些工具太慢，无法为单独一块板上的成千上万的高速网络上提供有用的数据，更不用说每天生产数以百计块板的生产线了。但是，一种新的X光技术已经进入市场，同时具有高速度

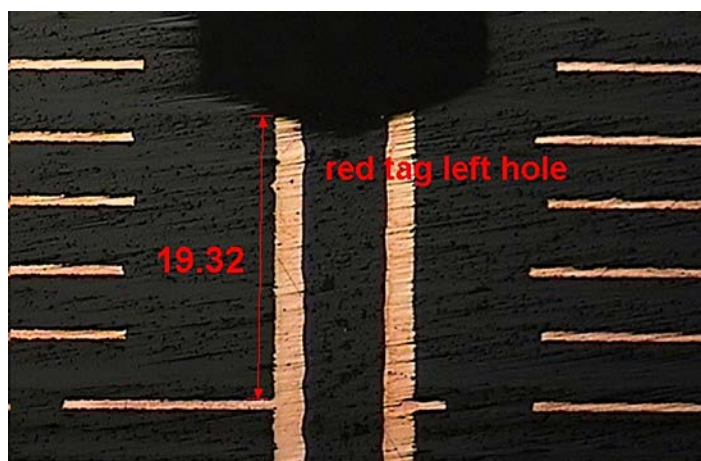


图1：背钻孔切片图

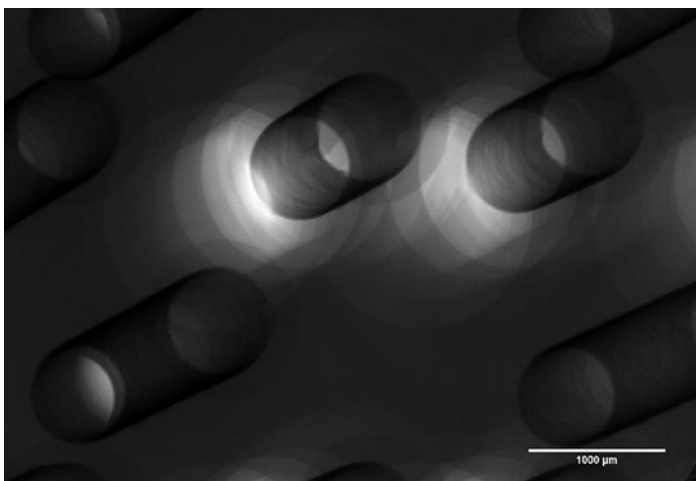


图2：多层印制线路板的X光，对各个信号层进行宽动态检测

和高分辨率。通过把先进的图像分析和机器学习软件与这种新型的高速X光解决方案结合起来，一个高速X光时代在向我们迈进！目前具有这些功能的工具还在开发阶段，预计将于2018年第一季度商用。

这对PCB制造商意味着什么？

1. 短柱合规性。出货板不再只有板边取样测试数据。出货前，100%高速网短柱都会通过快速准确的测量。
2. 不再有背钻没对齐产生的碎片。碎片是杀手级问题，会在板上随机出现。随着层数增加，背钻对准变得更困难。同时，更加密集的设计限制了可用于背钻的钻头尺寸，减少了更多的设计余量。
3. 56Gbps及更高的高速板不再有短柱长度限制。现在的最新技术对短柱长度的限制大概是最长为7mil。对PCB行业来说，继续缩短短柱的技术是非常重要的。这只能通过层叠信号层的线路测绘来实现。高速X光计量是唯一可行的办法，可以测绘信号层在板堆叠中的位置，并把相关信息加入钻孔

设定方案，从而分别定位好各个网络的钻孔深度。

客户怎么看？

1. 缩短上市时间。高速X光是确保成品板尺寸与设计尺寸相符的唯一方法。新产品导入(NPI)可以在单个周期内快速找出任何性能问题的原因。
2. 更多的设计余量。设计师可以使用设计余量优化成本和性能，而不只是用于调整制造不良的线路板。
3. 实际使用中的可靠性。当制造商销售可以现场升级的路由器或交换机时，他们必须知道，背板会在比原来发货时更快的速度下运行。换线路卡最终变成全部更换，对每个人而言都是一个可怕的结局，这种情况可以通过加强PCB制造工艺控制和确保产品合规性来避免。

结论

电子行业的特点是规模和性能的持续改进。随着行业进步，拐点出现了，用同样的方式做事，但却再也不能取得满意的结果。我们现在正处于高速网络应用的年代，而对这些更严格规范的板卡的数量需求只会继续增长。高速X光计量提供实际信号层的线路测绘，以加强定位、短柱合规性测试以及与设计相符的其他特性。



Scott Jewler是SVXR联合创始人，SVXR是一家X光计量公司，为印制电路产业带来了新的创新技术。联系Jewler，请[点击这里](#)。

高密度互连 (HDI)对高频 信号完整性的 有利影响

by Happy Holden

I-Connect007

微通孔的优点

随着细间距球栅阵列 (FBGA)、芯片级封装 (CSP) 等技术日益广泛的应用, 以及其他技术发展对尺寸外型的不断影响, 导致必须引入新的印制电路板 (PCB) 制造技术。此外, 极高的时钟频率和高信号带宽对系统设计人员提出了挑战, 促使他们寻找更好的方法来克服噪声、射频干扰 (RFI) 和电磁干扰 (EMI) 对其产品性能的负面影响。最后, 找到日益严苛的成本与当今更小、更密、更轻和更快系统要求之间的平衡。

为保持竞争力并交付满足用户期望的产品, 就意味着需要寻求并使用最佳技术和设计方法。采用含有微通孔电路互连的PCB, 是目前最可行的解决方案之一 (图1)。采用微通孔技术, 就意味着可以在产品中使用最新、最小和速度最快的器件, 并能够满足严苛的射频干扰/电磁干扰要求, 同时又能达到成本不断下降的目标。

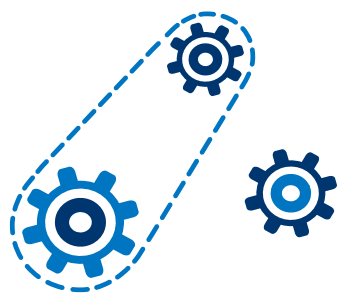
何为微通孔技术?

微通孔指的是孔径不大于6mil (150 μ m) 的导通孔。这种导通孔一般用在盲孔或埋孔中, 可用来穿过PCB介电层形成互连。微通孔通常用在多层PCB板的盲孔结构中, 它们将电路板的外层连接到下一个相邻的信号层。将微通孔应用于所有形式的电子产品中, 可有效降低HDI的制作成本。IPC已将高密度互连结构 (high-density interconnection structures, 简称为HDIS) 作为专指各种微通孔技

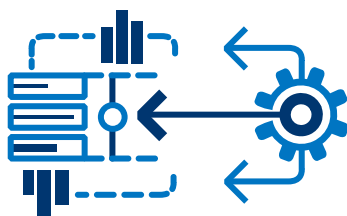
SMART ORBOTECH FACTORY

Your Partner for Industry 4.0

收集并分析来自所有奥宝产品的整合集中的数据，实现一个连接点和 *PCB* 制造商 *IT* 的连接。



自动化



连接性



可追溯性及
数据分析

如需了解详情，请与我们的业务代表联系
www.orbotech.com

术的术语。但这个定义并非是通用的。在日本，微通孔指的是薄介质层中的任何激光钻孔。

为何要在PCB中使用微通孔？

从物理学和电气学的角度来看，与同类机械钻孔相比，微通孔具有明显的优势。通过引入微通孔，具备更高电路密度和更好电气性能的系统就可采用体积最小和最为先进的电子元件来制造。因此，我们可以开发出更小、更轻和更稳定的产品^[1]。

微通孔的主要优势为：

- 可通过减小电路板的尺寸（很容易就可达40%）和减少电路板层数（高达33%）来降低成本。
- 减小产品尺寸：减小基板的重量、厚度和体积。
- 增加布线密度：更密的元器件间距，允许在更低成本的情况下实现更高的布线密度。在更高的密度下，每条走线上的HDI（high-density interconnection）成本将会更低。
- 提高可靠性：微通孔薄的特性和1：1的厚径比具备比普通通孔更高的可靠性。
- 改善电气性能（信号完整性）：HDI只有通孔十分之一的寄生电感和寄生电容，并具备更小的残桩效应，更小的反射、地弹和更好的噪声容限。
- 更低的射频干扰/电磁干扰：由于接地层靠近或位于电路板表面，并且分布电容会发挥作用，因此射频干扰/电磁干扰会显著下降。
- 提高热效率：HDI的薄介质层和更高的T_g值有助于改善散热性能。

- 提高设计效率：使用微通孔，便于将元件放置在电路板的两面，并能够改善元件的迂回布线（焊盘内导通孔）。
- 加快上市时间：完全由HDI自动布线工具完成，并且内层有更多空间易于布线。

降低PCB成本

HDI电路板通常可以用更低的成本实现更高的布线密度（超过过去8层板的密度）。复杂的盲孔和埋孔是通过顺序层压来制造的，一块较简单的HDI电路板通常成本会更低。

减小成品尺寸

设计时可布线区域的扩大减少了PCB层数，电路密度的增加可减少产品的外形尺寸。这有利于实现更好的元件布局，改善布局选项并提升电气性能。这点将在后面提供的案例研究中进行阐述。

增加电路密度

由于微通孔可以加入到焊盘内，因此可以大幅减少扇出。此外，微通孔不仅可以增加布线区域，还可以在制造过程中提升成本效益。每个给定区域的导通孔密度越大，在同一区域可实现的布线路径就越多。这样的好处是双重的——设计人员可以将元件更为紧密地放置在一起，同时又能够相应增加可布线区域。

提高可靠性

微通孔薄且厚径比为1：1，与机械大钻孔相比，具备更高的可靠性。HDI电路板已长期应用于欧洲的军事、运输系统和航天器。可从IPC工业技术研究院对HDI多层板可

靠性的测试中得到相关数据。

改善电气性能（信号完整性）

微通孔的物理结构有助于降低开关噪声。这是由于微通孔物理尺寸更小和更短，因而其电感和电容也就会变得更小。微通孔只有普通通孔将近十分之一的电气寄生效应。使用微通孔技术形成互连的另一个优点是可以降低走线之间的电路噪声、信号反射和串扰。小型化技术为在关键网络上实现更小的电流环路提供了契机。同时，可布线区域的相应增加允许设计人员加大走线距离以减小串扰。本文将在后面对此进行更多的讨论。

降低RFI/EMI

在RFI/EMI方面，将增加的可布线区域同打在焊盘上的微通孔结合起来，可使设计人员在元件周围放置更多的接地层。通过这样的做法，减小了接地回路的尺寸，并改善了RFI/EMI性能。HDI的绝缘介质特性连同成对的PWR/GND（电源/接地）也会减小EMI和辐射。本文将在后面对此进行更多的讨论。

改善散热效率

HDI材料的薄介质层及其更高的T_g值改



图1：HDI的5个主要优势

善了散热效率。很多复杂的增强型BGA都是用聚酰亚胺薄膜制成的。

提高设计效率

使用微通孔，便于将元件放置在电路板的上下两面，并能够改善元件的迂回布线（焊盘内导通孔），从而更容易在内层空间中实现自由布线，并可由HDI自动布线工具来完成。可以十分容易地采用新型细间距元件。

HDI特性	信号完整性	串扰	开关噪声	电磁干扰
短互连线长度	×	×		
低介电常数	×	×		
小导通孔和小特征	×		×	
焊盘内导通孔			×	
细连线和薄介质层		×	×	×
对细间距元件的支持			×	×

表1：HDI特性及其可以解决的信号完整性问题

加快上市时间

将微通孔放置在电路板两面，可以加快布局和布线速度。手动或自动布线，盲/埋孔叠层可为每个信号层提供高于普通层2~4倍的布线密度，使得布线更为快捷简单。

关于信号完整性和HDI电气性能的详细信息

本节内容由北卡罗来纳州立大学的Eric Bogatin博士和Paul Franzon博士^[2,3]等专家提供（欲获取更多信息请点击参考文献2和3中Bogatin博士的论文链接）。

信号完整性改善对那些愿意花时间遵守设计规则的设计人员来说无疑是适用的。HDI的贡献主要来自于“越小越紧凑就越好”这句格言。也就是说，HDI的主要贡献是实现小型化。HDI对信号完整性的改善表现为三方面：噪声的减少，EMI辐射的降低，以及信号传输的改善和更小的衰减。

降噪

4类噪声的各种影响（见表1）^[2]。

1. 某个网络及其返回路径的信号质量（因反射而导致的振铃）
2. 两个或多个网络之间的串扰（由于邻近线路的切换而产生的噪声脉冲）
3. 开关噪声（电源和地线/平面上的噪声）
4. EMI

4类噪声中的每一类均有其特殊成因（见图2）。通过鉴定每一类问题的成因，可以鉴定并实现基于设计和技术的解决方案^[3]。

噪声可能来源于电路板布局中的许多细节，例如：

走线宽度的变化
电源层分割

1. 一条网络的信号质量：由信号或返回路径中的阻抗不连续性带来的反射和扰动

2. 多条网络之间的串扰：含理想返回路径，并且不含（SSO）

3. 电源和接地分布网络中的轨道塌陷噪声

4. 来自元件或系统的EMI

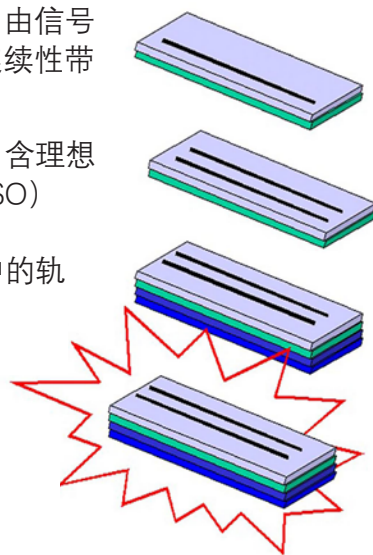


图2：信号完整性的4类问题（来源：Eric Bogatin^[3]）

电源/接地层有切口

导通孔反焊盘（电源层或接地层中为钻孔留出的开口，使导通孔不会与电源层或接地层形成连接）

电源层性能的不足

过多的短柱，走线分支或分叉

元器件引线框架

不当的阻抗匹配和端接网络

信号间的耦合

不同的负载和逻辑标准

网络及其返回路径的信号质量

HDI是一种小型化的制作技术，该技术具备2个主要优点：制作时可使用更小的基板并能改善信号完整性。可使用更小的基板是由于互连线的长度更短，导通孔尺寸更小，介电常数较低的介质材料更薄。这些特点也有助于改善信号完整性。

借助于HDI，元器件可以紧密地连接在一起（从电路板互连线的正面、辅面或背面均

典型的HDI材料	介电常数	介质损耗因数	相对成本
液态环氧树脂	3.1-3.48	0.018-0.021	0.8
NanYa覆铜板四官能环氧粘胶 (CCL FR-4)	4.4	0.01-0.016	1.0
NanYa覆铜板NP170环氧粘胶 (CCL FR-4)	4.3	0.01-0.016	1.11
带树脂涂层的金属箔	3.1-3.5	0.018-0.021	1.26
Aiinomoto 介质薄膜	3.6	0.037	1.36
Isola FR406 FR-4(170)	4.6-4.3	0.023-0.014	2.09
典型感光性介质树脂	3.9-4.1	0.025-0.020	2.5
Nelco-4000-4 FR-4 (180C)	4.4	0.012	4.19
Nelco-408(低Dk值, 低损耗)	3.8	0.010	3.08
Nelco-4000-13(低Dk值, 低损耗)	3.9-3.7	0.009	4.19
GE的Getek(低Dk值, 低损耗)	3.8-4.2	0.013	4.84
Rogers R04003(低Dk值, 低损耗)	3.4	0.0027	15.2
Rogers R04350(低Dk值, 低损耗)	3.5	0.004	15.62
*在1 MHz和25℃下, 特性将随频率、温度和湿度变化			

表2：HDI材料及其电气性能

是如此），以致不需要端接信号。“延迟时间比信号上升时间短约20%的互连可能不需要端接^[2]。”互连线长度可表示为：

$$Length_{short} < 20\% \times \tau \times 12in/nsec \div \sqrt{\epsilon_r}$$

式中：t=信号上升时间（单位：ns），而 ϵ_r =材料的介电常数。

对于FR-4材料，1ns的上升时间，长度仅为1.14英寸。

不论你是否提供了信号的返回路径，这条返回路径都是存在的，并且该返回路径和信号路径一样重要。信号返回路径造成了信号所经过时的电感、电容和电阻。信号返回电流将寻找一条最小能量的路径，该路径具有最小的阻抗。对于低频而言，这条路径的阻抗将会最小；对高频而言，该路径可以尽量缩减电流环路。在较高的频率下，电感相较于电阻占据着主导地位，因此即便是返回路径遇到更高的阻抗，其也将遵循信号路

径。

由于使用了很多新型的HDI材料，故介电常数较低。这些材料中有许多并没有采用玻璃增强复合材料，因此具有比玻璃增强层压板更低的介电常数。许多介质为液态，例如高Tg环氧树脂或聚酰亚胺树脂，或者感光性介质树脂（PDR）等。一些材料是含有较高

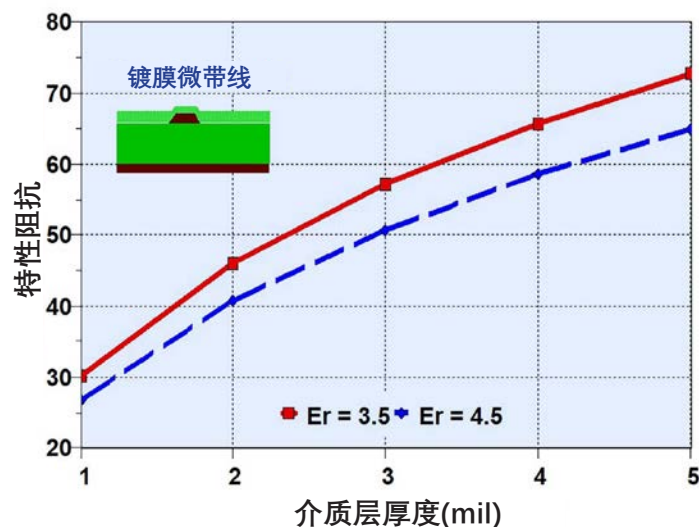


图3：低介电常数材料的特性阻抗

的热塑性薄真空夹层介质。然而，所有材料的薄度都是均匀一致的，这有助于降低线路延迟和减少噪声。表2列出了部分新型材料及其电气特性。相对成本是亚洲地区的大批量成本，包括了经销商的报价。

图3给出了细间距HDI微带线（3mil的线宽）在2种介质下（Dk分别等于3.5和4.5时）的特性阻抗。较低的Dk值可使介质厚度减小到1mil至0.5mil。

两个或多个网络之间的串扰

HDI的小型化为电路板提供了更短的互连长度，而且如果使用低介电常数的材料，HDI基板上的串扰就会减少。Bogatin举例说明：“HDI技术中的典型线宽为3mil（75μm）。图3给出了3mil宽的走线在不同介质厚度下的特性阻抗。对于更低的介电常数，介质厚度将会更小。这意味着由介电常数较低的材料构成的系统，在与普通材料相同的间距下，其引入的串扰会更少，或者说在介电常数较低的材料构成的系统中，走线可以更为紧密，并具有和普通材料相同的串扰^[3]”。

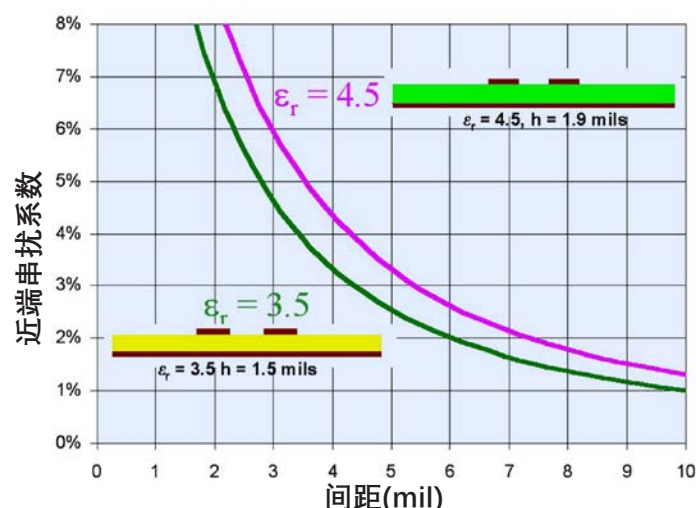


图4：近端串扰系数 来源：Eric Bogatin^[3]

Bogatin还说，“50欧姆微带线在2种情况下近端串扰系数上的变化，如图4所示。在这两种情况下，线宽为3mil，并且介电质厚度根据2种不同的介电常数进行了调整，而线路的阻抗是相同的。从这些曲线可以看出，如果走线的间距受到串扰的约束，那么HDI材料系统的低介电常数可以使电路板的尺寸缩小达28%。对于小于饱和长度的耦合长度来说，近端电压噪声的幅度将随长度的增加而增大。饱和长度将取决于上升时间。对于1纳秒的上升时间，有效介电常数为2.5的饱和长度约为7.6英寸，这个长度可包含智能卡应用中的很多种走线。相对耦合近端噪声通过下列公式给出。”^[2]

$$\frac{V_{noise}}{V_{Signal}} = \frac{len_{coupled}}{len_{sat}} K_b = \frac{len_{coupled} \sqrt{\epsilon_r}}{\tau 12 \text{ in/nsec}} K_b$$

可通过缩短耦合长度和减小介电常数（减小约50%）来降低HDI基板中的串扰。走线长度越短，辐射越少；介质越薄，辐射越少。图5所示的例子表明，耦合长度越短，互感（Lm）就越小，并且走线越薄，互电容（Cm）就越小。此外，与基准面的距离越

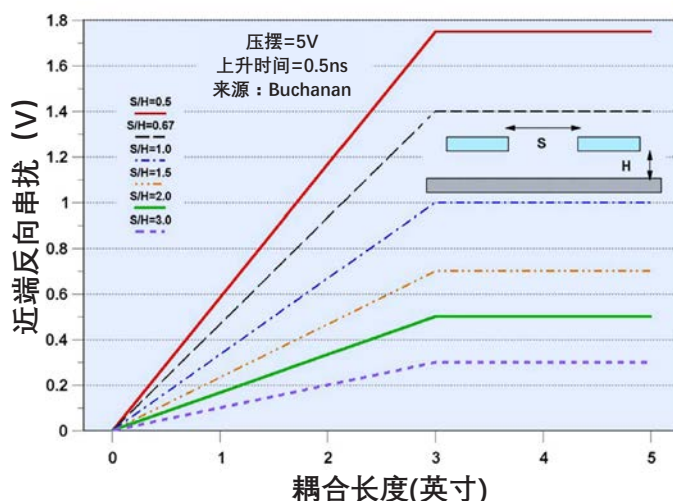


图5：串扰和长度对应关系 来源：Buchanan^[6]



環球集團

World Wide Group



INTERNATIONAL PRINTED CIRCUIT & APEX SOUTH CHINA FAIR

2017国际线路板及电子组装华南展览会
Presented by HKPCA & IPC 由HKPCA及IPC联合主办

MITSUBISHI ELECTRIC
三菱电机授权代理商
双台面CO₂激光打孔机



SCREEN
網屏
全自动直接成像机 LEDIA 6(DI)



Hakuto
自动贴膜机 (硬板及FPC软板)
FPC片对卷贴膜机



MITSUBISHI ELECTRIC
三菱电机授权代理商
双台面UV激光打孔机



SCREEN
網屏
自动光学外观检查机
MIYABI 7(AOI)



SCREEN
網屏
最终外观检查机
FP9000 (AVI)



Hakuto
FPC 卷对卷曝光机 (单卷/双卷)



sales@worldwidegroup.com.hk
www.worldwidegroup.com.hk

香港总公司
电话: (852)2415 6686
传真: (852)2415 3130

东莞
电话: (0769)8700 1101
传真: (0769)8862 5400

上海
电话/传真: (021)6418 6946



环球集团 科耀机电



小，近端串扰越低；或者串扰相同，则耦合长度越长。如果长度和介电层厚度比传统电路板小2倍，其HDI信号环路的辐射场可降低4倍，至12dB。

同步开关噪声和电压轨

实际电路的性能会随信号的上升时间而变化。这是由于大部分大版面/高性能HDI

电路板一般用于高速计算机总线及通讯信号的处理，它们对噪声和信号反射非常敏感。同步开关噪声（SSN）是最难控制的噪声类型。开关噪声源于器件打开和关闭时对电流的瞬时要求。电源电压的任何下降都会对元件、电路板的功率分布以及器件的接地方式产生不利影响。将电源和接地电感维持在较低水平，减少连接到地的电感，可降低这种

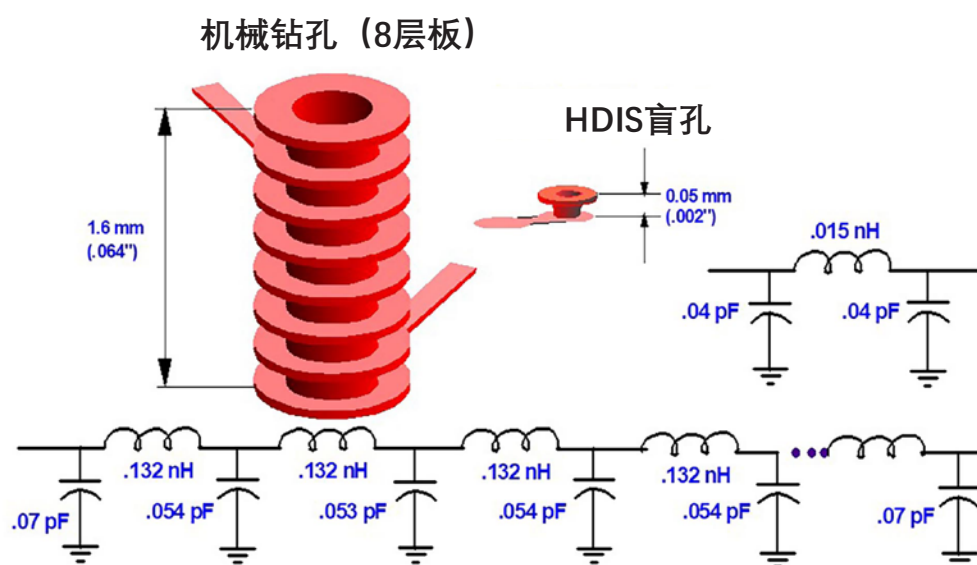


图6：导通孔的对比

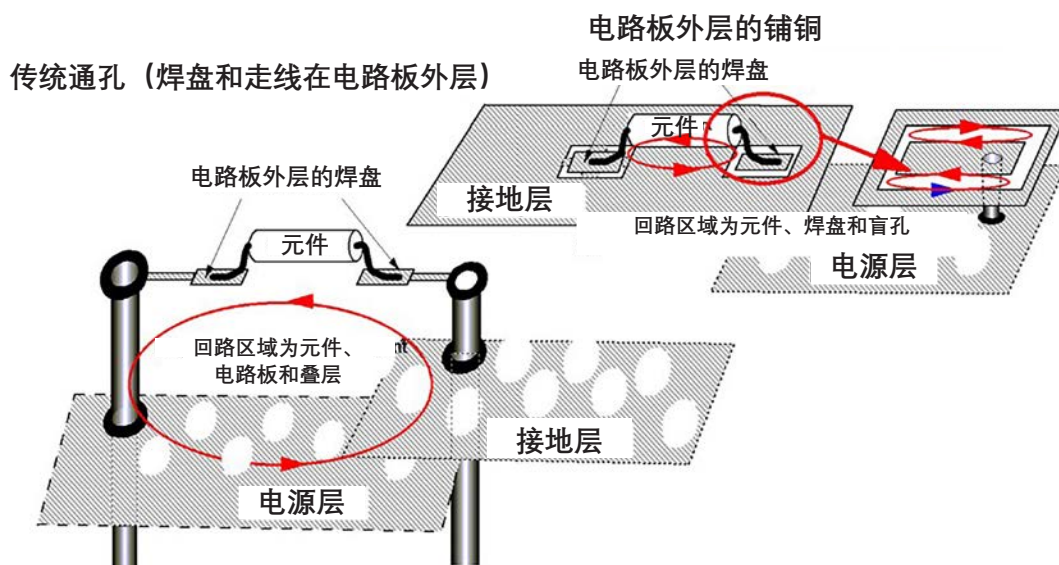


图7：回路差异

类型的开关噪声或“接地反弹”。从概念上讲，这种降低类似于下述公式：

$$\Delta V = N_{\text{switching}} L_{\text{effective}} \frac{di}{dt}$$

为控制同步开关噪声（SSN），我们应把重点放在：

- 1) 尽量减小 di/dt 的值；
- 2) 选择合适的去耦电容；
- 3) 小心控制电感量。

可借助于HDI技术减小 $L_{\text{effective}}$ 。一种方法是采用面阵列封装来代替四周有引线封装。另一种方法是地线合理地分配给四周有引线封装。增加封装的电源/地引线的数量，并在封装中引入电源/接地面（甚至可以是浮空面）也会有所帮助。然而，主要问题是电路板的布局。将近70%的BGA和QFP封装在电路板上的寄生电感来源于与PCB或接地返回路径的分叉布线。现在微通孔的引入提供了一个优势。观察图6中PCB导通孔的简单集总电路模型可知，尺寸较小的微通孔比普通通孔小

将近1/10的电感和电容。

焊盘内导通孔和短导通孔长度

Bogatin的文章给出了一个微通孔局部自电感小于10pH（皮亨），微通孔的深度为2mil、孔径为1mil。而一个孔径为10mil，深度为32mil的常规钻孔，局部自电感几乎可达200pH^[2]。这对于高频应用的不利影响是显著的。Bogatin进一步指出，在300MHz的频率下，相较于普通通孔400毫欧的阻抗，HDI微通孔的阻抗仅为18毫欧。

焊盘内导通孔电感量的下降更大。元件和去耦电容上的电感最大来源之一是走线—导通孔的组合与电源/接地形成的电感。通过在SMT焊盘内放置微通孔，这样的电感会降低至忽略不计。而相较于将常规走线与20mil孔径的钻孔相连，其回路电感可高达500pH。这种回路上的差别如图7所示。

通过使用焊盘内的微通孔和表面接地层，接地电感基本上就不会存在，并且如果电

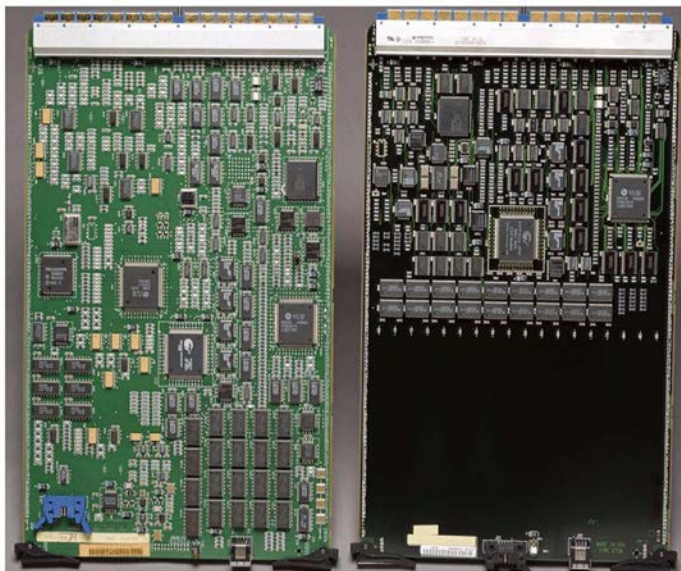


图8a：重新设计的多层板（元器件面）

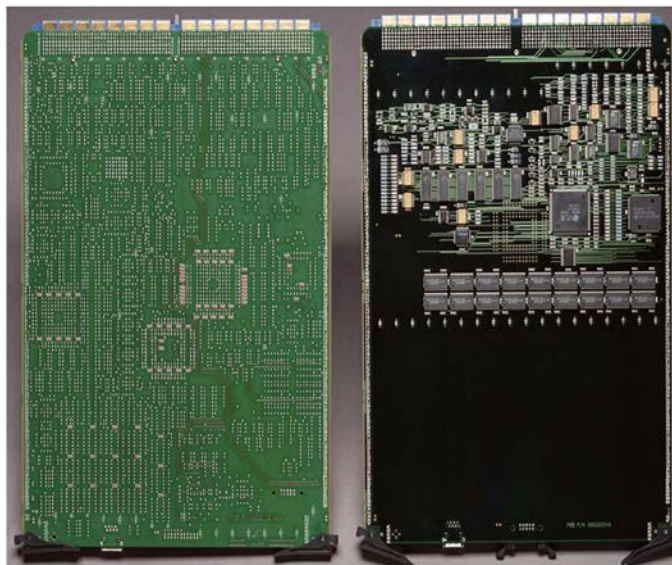


图8b：重新设计的多层板（电路面）

源层处于微通孔下面的一层，那么只会存在一个极小的连接到电源的寄生电感。这种电源/接地的紧密结合特性会降低回路电感并会提供相当可观的去耦电容。最后一个优点是减少了部分间距并缩短了所有的信号走线长度。图8a和图8b显示了重新设计阻抗受控的高速多层电路板^[5]，只采用了焊盘内微通孔。电路板未更换元器件，可以观察到当前板上的最小间距。从成本和尺寸的角度来看，其优点是将成本降低了近40%，电路板层数从12层降到8层，尺寸也缩小了40%，更易于制作拼板。信号完整性也得到了显著改善。

需要注意的是，图8a给出的是一个经过重新设计的、只使用打在SMT焊盘内的微通孔的12层阻抗受控多层板。原先的通孔版本如图左侧所示，而如图右侧所示为采用微通孔后，仅需要8层。此外，图8b显示了该重新设计的多层板的辅面，体现了利用盲孔和焊盘内导通孔设计理念的优势。

电源/接地分布

如果要使用具备快速上升时间的电路，那么将电源和接地的分布电感维持在较低水平则是首要任务。产生电源和接地互连电感的2个因素分别为：路径的物理长度；实际电源层和接地层之间的间隔。

而且，Bogatin的建议是^[3]，“如果在电源和接地层之间使用了非常薄的介质层，那么对于电源和接地电流来说，回路电感就会非常低。对于两个由介电层厚度隔开的矩形导体片，电流流经一个面并从另一个面返回的回路电感 h 可表示为

$$L_{loop} = \mu_0 h \frac{(len)}{W} = h \times \frac{(len)}{W} \times 33pH/mil$$

其中 len 为电流通道的长度，而 W 为其宽度。回路电感随着电源和接地层之间距离的减少而减小。

“当介质层厚度为1mil时，回路电感可低至33pH/□。当电流在类似于正方形的导体中（指的是长等于宽的平方单位）传播时，回路电感与正方形的大小无关。这为电源层和接地层中典型的互连电感给出了一个粗略的近似值。在去耦电容焊盘和芯片连接焊盘之间，连接回路电感的值大约等同于一个平方单位的值。薄的HDI层可以将电源层和接地层电感保持在非常低的水平^[3]。”

信号传播延迟和互连延迟

通过提高导通孔密度，并使用微通孔（更小的导通孔）和焊盘内导通孔，可令元件更为紧密地放置在一起，减少布线延迟可达50%。通过传输线传播的信号具有一个特征速度，并主要由周围介质的有效介电常数的平方根决定。这个速度的倒数即为每单位导体长度的信号传播延迟。这是一个经典的微带拓扑结构，但是如果导体位于两个基准层之间，那么它将与材料介电常数的平方根成正比：

$$Propagation Delay(ns/in) = 0.847\sqrt{\epsilon}$$

其中 ϵ =基板的介电常数

延迟时间比信号上升时间短约20%的互连可能不需要端接。

电磁干扰辐射

接地返回路径

电压和电流波得到了电场和磁场传播的支持。理想的返回路径是连续且均匀的。然

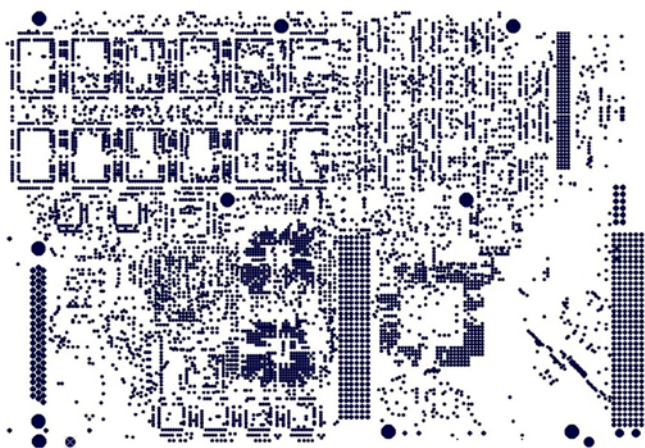


图9a：电路板内层接地层

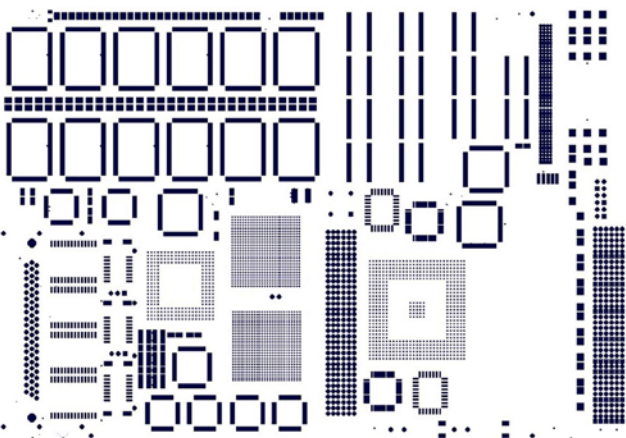


图9b：主面接地层（为了可见性将接地移除）

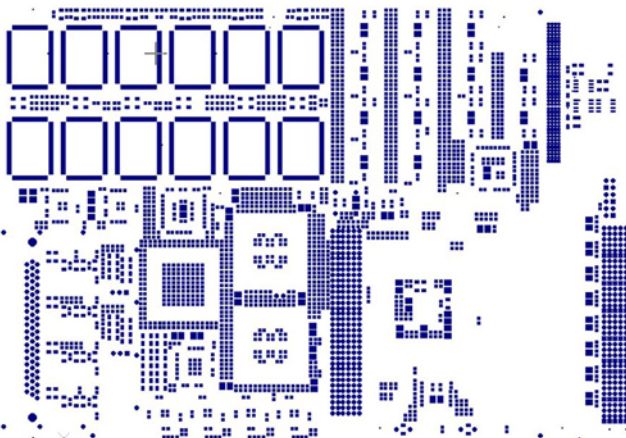


图9c：辅面接地层（为了可见性将接地移除）

而在高密度的高速电路板中，通常情况并非如此。返回路径越是不理想（不连续），产生的接地回路就越多。先前我们对含内部电

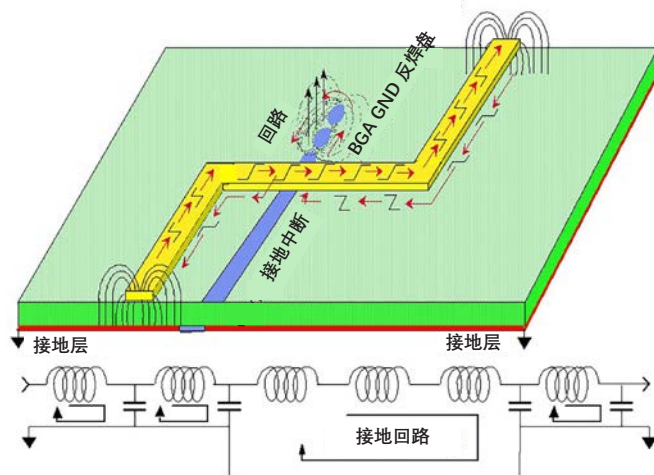


图10：接地回路（来源：Steve Bird^[7]）

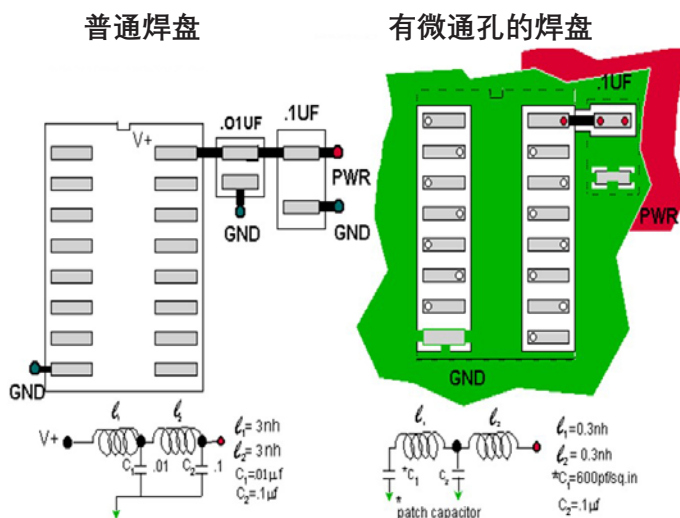


图11：传统去耦电容与HDI方法的对比。在HDI中GRN布满表面，而PWR为第2层（来源：Steve Bird^[8]）

源层和接地层的传统通孔，其接地回路进行了讨论（如图7和图10所示）。这种连续和均匀的特征如图9a，9b和9c所示。

图9a给出了高密度高速电路板的接地层。对于这块9.2×6.3英寸大小的18层板，有8.46平方英寸的铜被蚀刻掉，以便为通孔腾出空间。图9b是用于取代原先18层板的10层HDI多层板。只有6.63平方英寸的电路板表面接地层（主面，图9b）被移除，并且辅面

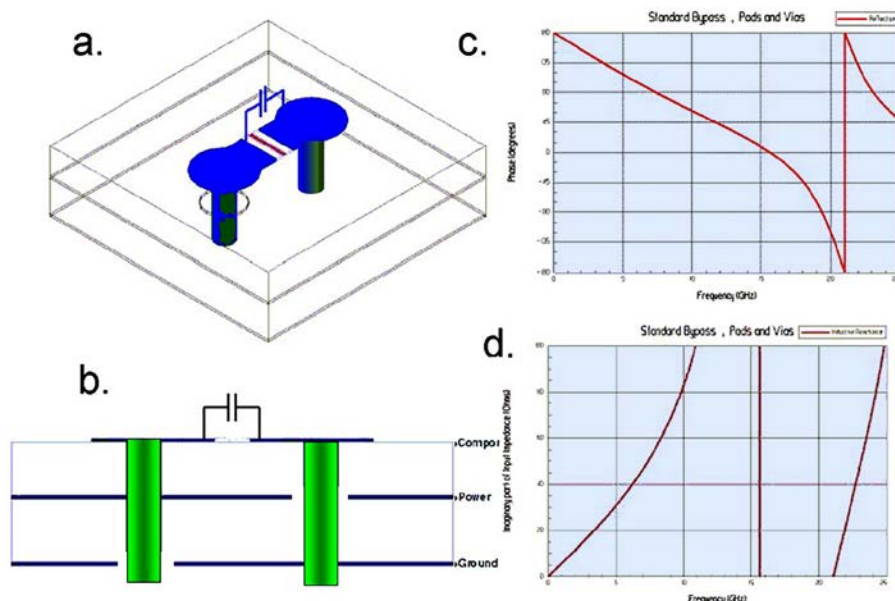


图12：旁路电容上普通通孔的仿真，已将焊盘、导线和导通孔考虑在内（a，b）。仿真结果显示了相位（c）和阻抗（d）（来源：Ansoft公司的C. Grasso）

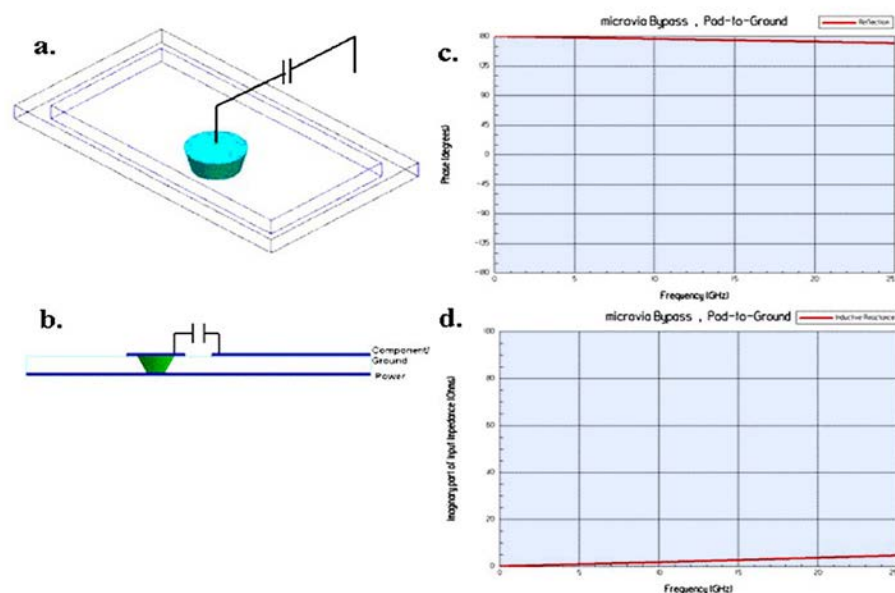


图13：旁路电容上微通孔的仿真，已将焊盘、线路和导通孔考虑在内（a，b）。仿真结果显示了相位（c）和阻抗（d）（来源：Ansoft公司的C. Grasso）

（图9c）只有6.35平方英寸的接地层被移除。返回路径的不连续比分别降为21.6%和

24.9%。此外，可以看出在细间距BGA（球栅阵列封装）器件处，接地铜事实上完全是和元件中央的接地引脚相连的。

在接地层中，返回信号可能会遇到中断，这是一个已知的噪声来源，但很多人可能并未意识到位于更细间距BGA元件下PWR/GND层的大尺寸通孔，其反焊盘同样会带来引入噪声的接地回路。当BGA元件下方产生噪声时，接地回路是非常难定位的。这种情况如图10所示。

改善后的RFI和EMI技术细节

在1mm的细间距BGA焊盘处（任意2个焊盘的中心距为0.04英寸），孔径为0.013英寸的反焊盘之间剩余的铜不会大于0.007平方英寸。当采用更小间距0.8mm（0.032英寸）元件时，先前所使用的孔径为0.013英寸的通孔会挤占掉所有的铜。将钻孔的孔径缩小到0.008英寸时，反焊盘之间只能提供0.004平方英寸的铜。这种理想的情况没有考虑钻孔精度和金属化如此小孔的难度。对于多I/O引脚的BGA封装，在相邻的导通孔之间只可布一条走线。由于基准面太小，电路中将会出现许多信号畸变。在0.65mm（0.032英寸）的间距下，你不仅必须采用HDI，而且还可能需要对微通孔进行堆叠。

CPCA 2018
SHOW



第27届中国国际电子电路展览会

China Int'l PCB & Assembly Show

March 20-22, 2018

国家会展中心（上海）

**National Exhibition and
Convention Center (Shanghai)**



展览联络：
CPCA展览部



上海颖展展览服务有限公司
Shanghai Ying Zhan Exhibition Service Co., Ltd.
Tel: +86-21-54900077
Fax: +86-21-54904537
E-mail: cpcashow@ying-zhan.com
QQ: 800 055 702



关注微信 更多分享

www.cpcashow.com

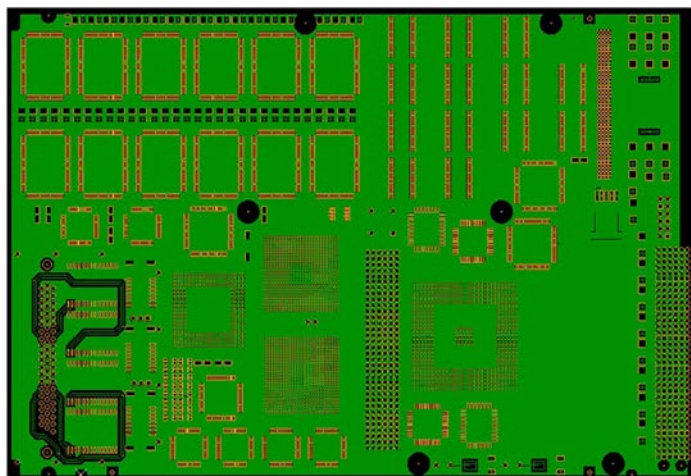


图14a：原来18层通孔多层板，采用HDI技术重新设计后，变为10层HDI多层板的元件面（A面）

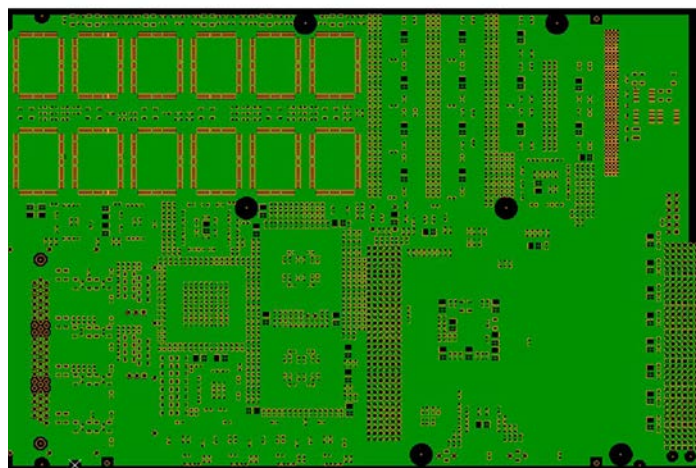
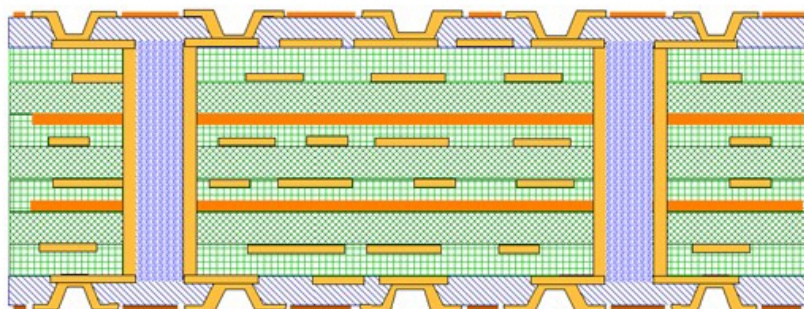


图14b：原来18层通孔多层板，采用HDI技术重新设计后，变为10层HDI多层板的元件面（B面）

10层板

- 1621个元件
- 12456个引线
- 216个引线/平方英寸
- 线路总长6028英寸
- 42%布局效率

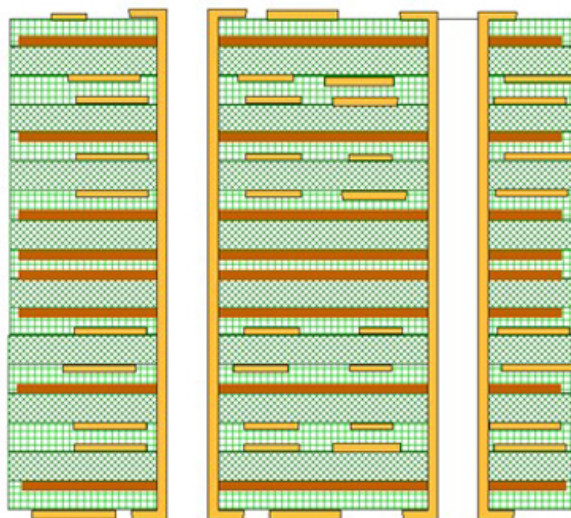


- 1 - SMT/GND
- 2 - SIG_1
- 3 - SIG_2
- 4 - PWR
- 5 - SIG_3
- 6 - SIG_4
- 7 - PWR
- 8 - SIG_5
- 9 - SIG_6
- 10 - GND - SMT

尺寸缩小35%，层数减少44%，厚度减少33%，可多容纳10%的元件，缩短25%的实际时间，并降低40%的成本

18层板

- 1410个元件
- 10530个引线
- 120个引线/平方英寸
- 线路总长6560英寸
- 28%布局效率



- 1 - SMT
- 2 - GND
- 3 - SIG_1
- 4 - SIG_2
- 5 - GND
- 6 - SIG_3
- 7 - SIG_4
- 8 - GND
- 9 - PWR
- 10 - PWR
- 11 - GND
- 12 - SIG_5
- 13 - SIG_6
- 14 - GND
- 15 - SIG_7
- 16 - SIG_8
- 17 - GND
- 18 - SMT

图15：高性能高频多层板采用HDI前后的切面

将GRN层移到SMT层后增加了22%~25%的接地返回面积，不但能够减少噪声，而且位于外层的2个接地面还可以等效为一个法拉第笼（Faraday Cage，起到电磁屏蔽的作用），从而最大限度地减小辐射。

去耦

HDI可以显著增强多层电路板的能量储存能力。图11比较了一个改进后的HDI结构其常规去耦过程。图12a到图12d给出了对常规通孔多层板的仿真。随着工作频率的增加，普通通孔的电感会让电容的作用下降。如图12c和12d所示，普通通孔就像过多的分叉线会影响阻抗、相移和信号反射。每个孔有大约3nH的电感量。

Bogatin指出，“即便是花费很大功夫来尽量降低基板的电源和接地分布电感，引线键合的电感值也能够让任何的努力付诸东流。如果引线键合的部分自电感约1nH/mm，一个典型的引线键合约为1mm长，那么它的电感就是1nH。为了让电感值下降到10pH内的范围，为了电源和接地至少需要200个引线键合。而位于一个8mil（200 μ m）间距上的微通孔就可为大多数多引脚倒装芯片（或BGA封装的芯片）提供连接。借助于长度仅为5mil（125 μ m）的焊球，芯片的连接电感可比引线键合减少一个数量级以上。”^[2]

图11中的HDI结构接地层在外层，电源层在第2层。微通孔实现了电源焊盘与电源层的连接。这些导通孔的电感仅为40pH，而接地连接不存在电感或电容。图13a、13b是对微通孔去耦电容的仿真。我们注意到图13c和12d中的响应几乎是平的。这对电路来说可忽略不计，并且不会影响能量储存的能力。

辐射

当PDN中出现谐振时，能量通常会从电路板端逃逸，一些元件甚至会充当天线并引发电磁干扰（EMI）。随着频率的上升，辐射将成为大问题。现已证明，减小PDN中的噪声可降低电磁干扰。以一个14层PCB板为例（出自《Ch5-HDI手册》），我们测得由电路板释放的辐射频率从1到7GHz。美国联邦通信委员会（FCC）要求以时钟频率的5倍进行测试。介质层越薄，电磁干扰越低。Dk值较高的材料（相较于其他材料4.4的Dk值，本实例中的Dk值为10）具备最低的平均电磁干扰，并且也会改变电磁干扰的分布。Sun Microsystems公司在他们的服务器设计案例研究中举例说明了如何对电磁干扰进行改善。

降低成本、尺寸、厚度和设计时间的案例研究

图9a、9b和9c中所显示的电路板不仅得益于信号完整性的改善，而且与采用普通通孔的电路板相比，HDI微通孔电路板的价格便宜43%，设计时间减少30%。原电路板的尺寸为11.75英寸×8.75英寸，18层，并且全部采用普通通孔。改进后的高速电路板采用了2个新型的BGA封装，每个含676个引脚，引脚间距为1.00mm，采用了微通孔。通过设计前的软件分析，总层数为10层的HDI电路板仅需要用到6层信号层。图14a和14b给出了完成后的设计。通过使用SMT焊盘内的导通孔和带埋孔的表层接地层设计，电路板尺寸减少了35%，为9.2英寸×6.3英寸。图15详细说明了这2种设计的前后特性。

结语

你可以把问题归咎于麦克斯韦方程组，信号完整性问题正变得越来越重要，同时越来越难处理。HDI可实现更小的物理尺寸和介质层厚度。如果你利用了HDI的其他优势，如更低的成本和更高的密度，那么信号完整性方面也会受益。随着信号上升时间减少，所有列出的这些问题都会变得更为突出，并且随着当前集成电路尺寸的缩小，我们可以确定信号上升时间必然会降低，同时解决这些问题所给予的时间也越来越短。因此，一家成功的公司必将是一个全盘掌控信号完整性和HDI技术且具备降价优势和更短产品上市时间的公司。**PCB**

参考文献

1. Happy Holden, "Micro-Via Printed Wiring Boards : The Challenges of the Next Generation of Substrates and Packages," Future Circuits International, vol. 1. (1997).
2. Eric Bogatin. "Signal Integrity and HDI Substrates," The Board Authority, vol. 1 (2). (June 1999) pp. 22-26. (Available for download [here](#).)
3. Eric Bogatin. "Signal Integrity" The Board Authority, vol. 2 (1). (December 2000) pp. 2-7. (Available for download [here](#).)
4. Paul Franzon, "Electrical Modeling, Simulation and Design of Interconnects," vol. 1-Design, A short course by North Carolina State University. (November 8-11, 1998).
5. Richard Charbonneau, "A Comparison of Through Hole and Microvias in Printed Circuit Design," The Board Authority, vol. 1 (2). (June 1999) pp. 88-94.
6. Rod Strange and Greg Doyle, "Getting a Grip on Crosstalk," PC Design. (November 1998) pp. 32-35.
7. Steve Bird, "Designing Out Emissions," Proceeding of IPC Works '97. (Arlington, VA : October 5, 1997)
8. Steve Bird, Gary Brist, and John Stewart. "Advantages of Microvia Formation Using DYCO strate Technology," SMI. (September 1996)
9. Holden Happy, "HDI's Influence on Signal Integrity," EE Times, 2001.



Happy Holden自1970年起就在印制电路技术领域工作，先后工作过的公司有Hewlett-Packard, NanYa/Westwood, Merix, Foxconn和Gentex。他目前担任I-Connect007的顾问。

阅读以往专栏或联系Holden，请[点击这里](#)。

1 [奥士康首发获通过！拟赴深交所上市](#)

10月17日，中国证券监督管理委员会第十七届发行审核委员会2017年第3次发审委会议召开，据会议审核情况公告，奥士康科技股份有限公司首发获通过！

2 [深南电路上会](#)

中国证券监督管理委员会第十七届发行审核委员会定于2017年10月24日召开2017年第10次发行审核委员会工作会议，会议将对深南电路股份有限公司首发申请进行审核。深南电路招股说明书显示，本次公开发行股数不超过7,000万股，不进行老股转让，每股面值币1元，本次发行股数占公司发行后总股本的比例不超过25%。

3 [东方材料：国内领先PCB材料供应商登陆上交所](#)

2017年10月13日，东方材料(股票代码：603110)在上海证券交易厅挂牌上市。公司A股股本为10266.67万股，本次上市数量为2566.67股，发行价为13.04元/股。此次，开启公司发展历史上的一次重要跨越。

4 [台耀携手日立化成 跨足高阶IC基板](#)

台耀科技10月4日与日商日立化成签约，制造铜箔基板技术将跨入集成电路基板领域，预计明年第4季投产，公司评估对财务、业务有正面助益。

5 [工业4.0纸牌屋](#)

这种想法就好比用纸牌造屋，虽然有趣可是也属于一种无法持续的艺术形式。把东西组装到一起比表面看起来的要难多了。像工业4.0这样的革新现象让制造业发生了颠覆性的改变（而且我认为积极的改变），我们看到有一些解决方案是通过收购或建立合作关系，简单粗暴地把公司组合在一起，而人们期望把这种方案当作未来的解决方案。

6 [解决电子产业部门技术工人短缺的新方法](#)

技术工人紧缺是美国电子产品制造业的一个长期存在的问题，其实对于全世界来说都是如此。近日，一项针对组织内美国成员公司的调查显示^[1]，大多数公司表示在公司运营中遇到了国内人才紧缺问题。

7 [Altiumlive 2017大会吸引了数百名设计师](#)

Altium日前召开了第一次用户大会，即“Altiumlive 2017：PCB设计年度峰会”，会议为期2天，主办方邀请了一众行业大咖分别进行了4项内容的主题演讲。大会吸引了数百位PCB设计者参加一系列分组讨论，这些讨论都是围绕本次大会的宗旨——“学习-连接-捕获灵感”。

8 [挠性电路与人造卫星](#)

挠性电路应用于人造卫星制造已有几十年了。它们被用于天线、电源总线、电子互连、太阳能阵列、电池连接及热管理。在太空应用继续激增的同时，由较轻的高可靠性FPC提供的设备也在稳步增长。

9 [快速领悟树脂行业](#)

树脂有很多种形式，有一长串让化学专业毕业生都挠头的属性。谢天谢地，大多数PCB制造商不必花太多时间去细究其中差异，只需要找到一种可以用来制板的树脂材料。

10 [PCB产前工程的最新技术](#)

Ucam最初是在1992年发布，作为Ucamco的核心CAM软件产品，它得到了全世界的认可。Ucamco经历了多次发展，最终在2015年一月发布了UcamX，为速度和性能又制定了新标准——通过使用并行处理算法，将CPU密集型任务分配给一个多核64位工作台中的几个不同的CPU，从而实现速度加快。他们最近发布了v2017.04版本，并与UcamX用户一道讨论新版本都有哪些改进。

阻抗板介质厚度均匀性控制探讨

by 卫雄 林映生 陈春

惠州市金百泽电路科技有限公司

深圳市金百泽电子科技股份有限公司

摘要

基于多层板介质层厚度对阻抗的影响，了解其均匀性分布及掌握其控制方法对阻抗产品阻抗控制至关重要。本文从PCB层压介质层设计及层压工艺相关控制点着手探究介质厚度均匀性的控制方法，指出提升介质厚度匹准度以满足阻抗设计要求的有效途径。

前言

随着电子行业朝高端化发展，作为支撑其主体的PCB也随之发展，表现为对生产技术要求越来越高，对生产设备要求越来越苛刻，

对阻抗控制要求越来越严格等。因此，作为对阻抗控制影响最为重要的介质层厚度控制就被突显出来：层间介质层公差一般按10%控制，实际上阻抗板件，尤其是介质层设计小于4mil的阻抗板层间需要高很多的公差要求。然而，PCB层间介质控制又是一个涉及面广且较为系统的工程，它不仅涉及到工程设计、来料控制，而且还涉及到层压等生产工序。本文运用实验的方法，从不同层压参数对介质层厚度的影响，以及介质和阻抗分布等方面入手，探讨了阻抗板介质厚度分布，为阻抗板件阻抗设计、控制提供参考。

检测IC载板的终极AOI

Phoenix Maxima

- ◆ 具备全新的 μ MICRO™技术
- ◆ 可检测细至10 μ m线宽及线距
- ◆ 快捷, 灵活且可靠



[更多资讯...](#)

CIMS CHINA



如需了解更多信息, 请咨询当地康代销售代表。

康代中国 | WWW.CIMS.COM

1 实验

1.1 试验物料

采用某公司普通Tg板和半固化片1080、2116、7628和7628H进行压合。

1.2 不同层压参数对介质厚度的影响

取半固化片1080、2116、7628H，按图1叠层结构，分别采用表1 快升温慢加压力和采用慢升温快加压力的两组参数压合。

1.3 压合过程半固化片流胶状况

取半固化片1080*2、2116*2、7628H，分别在其表面用油性笔做好位置标记，如图2，

按图3叠层结构压合试验样品。

1.4 阻抗值在板面上的分布状况

取半固化片1080*2、2116*2、7628+1080按图4叠层结构压合，在板面整面设计上内外层阻抗线（阻抗线宽线距根据理论介质厚度不同分别模拟设计）如图5，生产至外层蚀刻后测量阻抗值。

2 结果和讨论

2.1 不同层压参数对介质厚度的影响

两组压合参数压合后半固化片厚度数据

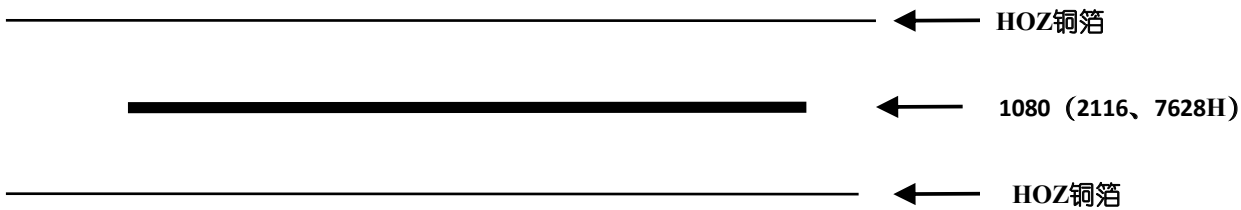


图1：层压结构图

层压参数	升温速率 (°C/min)	上高压时外层 温度(°C)	上高压时内 层温度(°C)	上压时间 (min)	高压压力 (kgf/cm2)	备注
1#	2.0	100	80	5	28	1#快升温慢加压力，2#慢升温快加压力
2#	1.45	90	80	10	24	

表1：层压参数

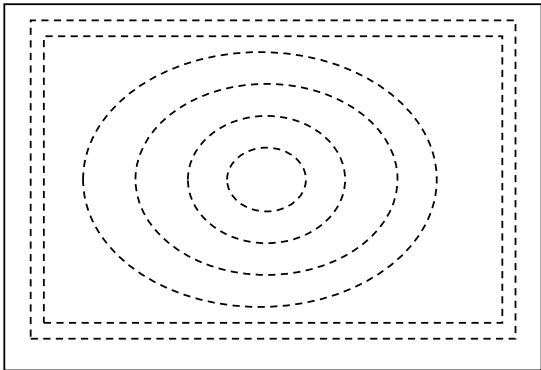


图2：压合前位置标记

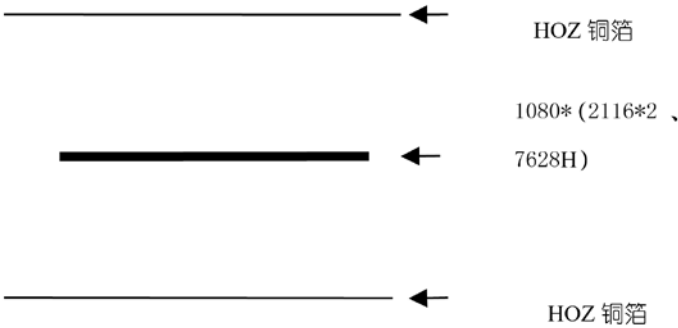


图3：叠层结构

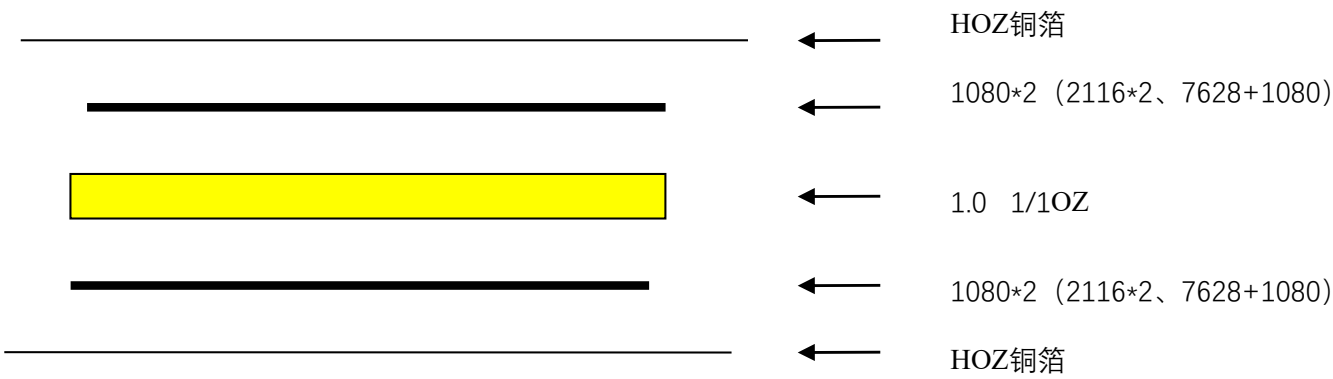


图4：层压结构

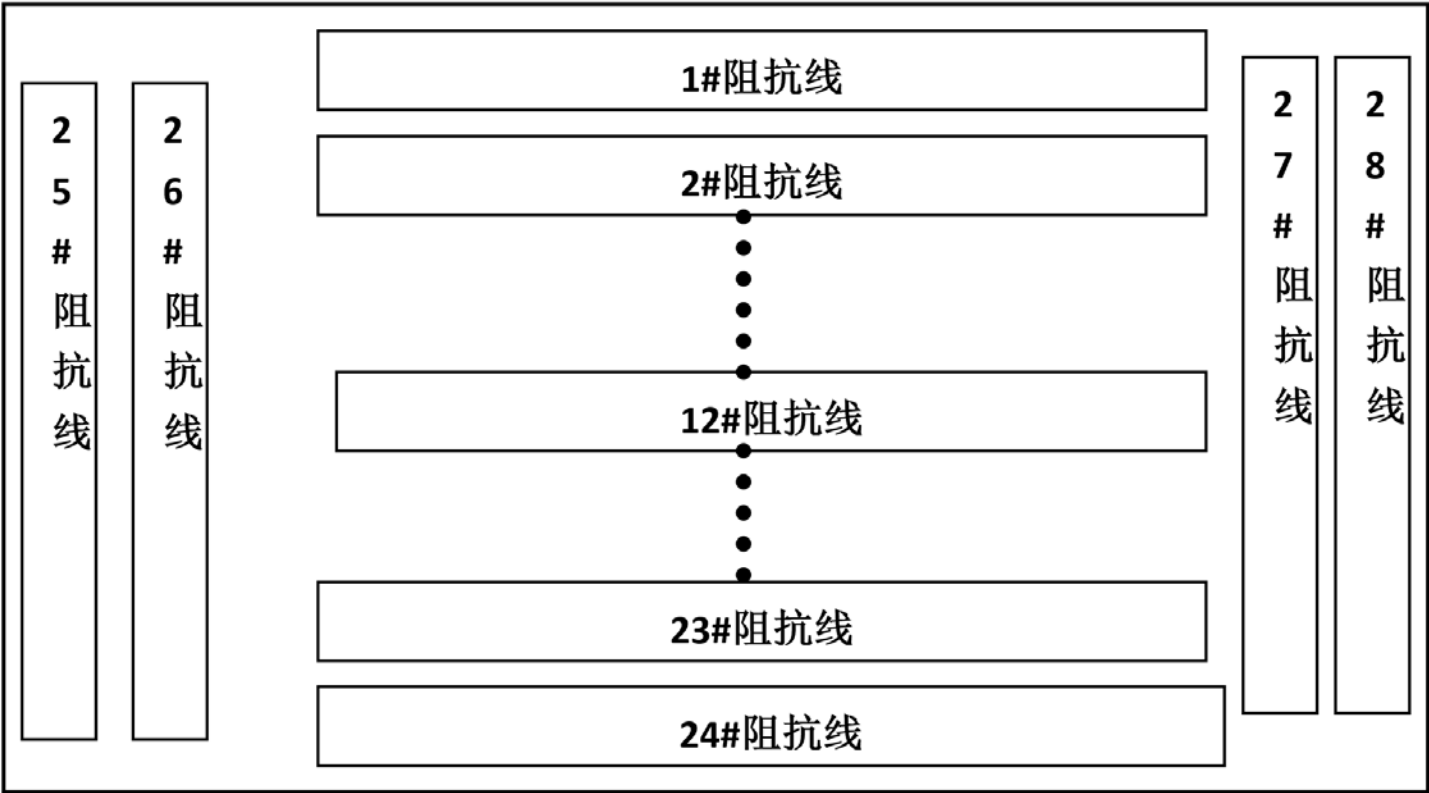


图5：阻抗线在板面上的分布状况

如表2所示。

应用两种不同的层压程序，拟合得到的半固化片理论厚度差异很小。这是因为热压时，树脂经历了由B-阶段——粘弹态——粘流态——粘弹态——C-阶段的层压转变过程，树脂单体交联反应，树脂聚合后的密度主要由材料配方决定，不同的层压参数（前

提是温度压力条件满足树脂正常结晶需要）对其没有影响。由树脂平均厚度= 质量/密度/面积可知，平均厚度没有变化。

可认为不同层压程序对半固化片介质厚度差异没有影响。

2.2 板面介质分布状况

压合前后树脂流动的移动状况，如图6所

半固化片类型	1#压合厚度(mm)	2#压合厚度(mm)	两种压合程序厚度差异(mm)	相对偏差(100%)	平均值(mm)
1080	0.0821	0.0807	0.0014	1.7199017	0.0814
2116	0.1225	0.1208	0.0017	1.3974517	0.12165
7628H	0.2132	0.2186	-0.0054	-2.5011579	0.2159

表2：不同压合参数半固化片厚度

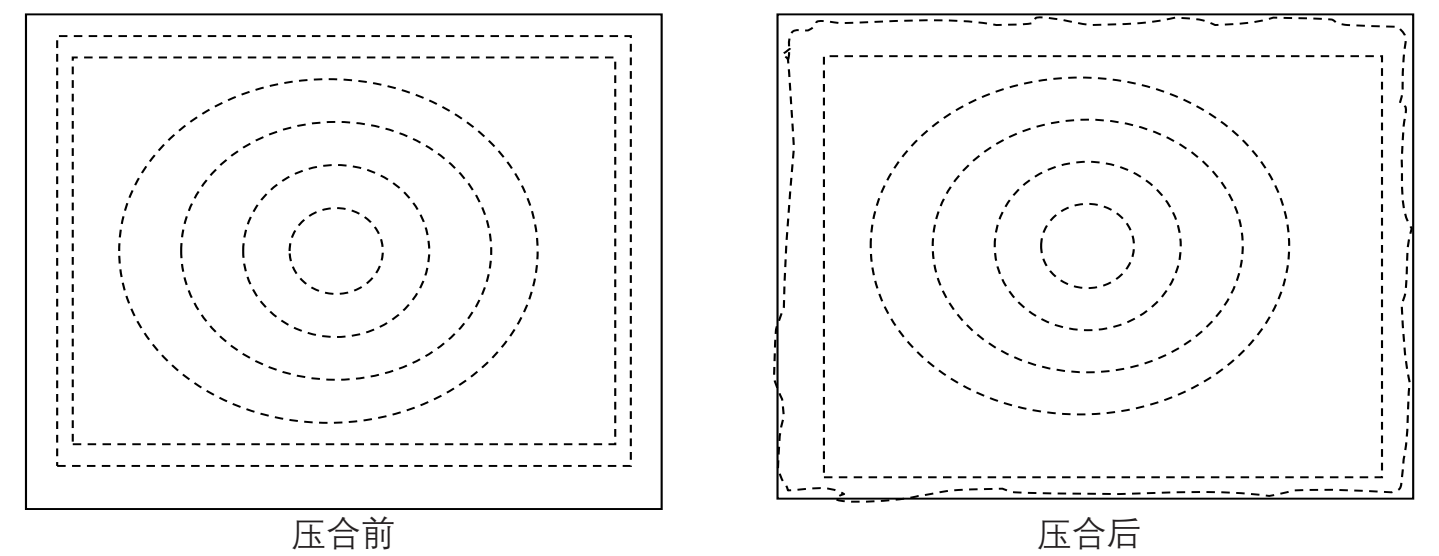


图6：压合前后位置标记移动

与板边缘距离(cm)	图形变化	树脂平均位移(mm) (取24点平均)	实际厚度与理论厚度平均 差距 (mm)(取24点平均)
0	无图形	无法测量	0.085
0.5	残缺模糊	无法测量	0.101
1	残缺模糊	无法测量	0.123
1.5	严重变形模糊	5.774	0.139
2	严重变形，局部模糊	5.017	0.142
2.5	矩形四角严重变形	4.326	0.151
3	矩形四角变形	3.154	0.159
3.5	矩形四角变形	1.246	0.163
4	矩形无明显变形	0.754	0.164
4.5	矩形无明显变形	0.221	0.165
5	矩形不变形	0.136	0.166
50	圆形不变形	0.054	0.164
100	圆形不变形	0.075	0.165

表3：1080*2结构板面介质分布

示。

压合前后介质分布的状况如表3、表4、

表5所示。

从表5可知，在板边与板内介质层差异性

与板边缘距离(cm)	图形变化	树脂平均位移(mm) (取24点平均)	实际厚度与理论厚度平均 差距 (mm)(取24点平均)
0	无图形	无法测量	0.162
0.5	残缺模糊	无法测量	0.181
1	残缺模糊	无法测量	0.202
1.5	严重变形模糊	6.247	0.209
2	严重变形，局部模糊	5.122	0.218
2.5	矩形四角严重变形	4.467	0.209
3	矩形四角变形	3.241	0.244
3.5	矩形四角变形	1.366	0.247
4	矩形无明显变形	0.647	0.249
4.5	矩形无明显变形	0.187	0.248
5	矩形不变形	0.155	0.249
50	圆形不变形	0.068	0.248
100	圆形不变形	0.058	0.25

表4：2116*2结构板面介质分布

与板边缘距离(cm)	图形变化	树脂平均位移(mm) (取24点平均)	实际厚度与理论厚度平均 差距 (mm) (取24点平均)
0	无图形	无法测量	0.167
0.5	残缺模糊	无法测量	0.178
1	残缺模糊	无法测量	0.184
1.5	严重变形模糊	5.442	0.195
2	严重变形，局部模糊	4.981	0.203
2.5	矩形四角严重变形	4.322	0.209
3	矩形四角变形	3.165	0.212
3.5	矩形四角变形	1.817	0.213
4	矩形无明显变形	0.772	0.214
4.5	矩形无明显变形	0.316	0.214
5	矩形不变形	0.147	0.215
50	圆形不变形	0.065	0.215
100	圆形不变形	0.045	0.214

表5：7628H*1结构板面介质分布

方面，层压后板边介质层厚度相对较薄，距离板边位置越近，与板中间厚度相差越大，并且不同含胶量板达到稳定厚度离的板边距离不一致，但基本在板边4cm处均可以达到稳定，可认为4cm是流胶区域的最大值。

2.3 阻抗值在板面上的分布状况

从表6、图7、图8数据可知，板件介质厚度及阻抗值均从板边向板内逐渐增大，直到离板边3.5cm，阻抗值达到稳定。

阻抗线序号	到板边距离(cm)	设计特性阻抗(欧)	实测特性阻抗(欧)	特性设计与实际差距(欧)	设计差分阻抗(欧)	实测差分阻抗(欧)	差分阻抗设计与实际差距(欧)
1#	0.5	52	41.4	-10.6	108	93.1	-14.9
2#	1.5	52	44.9	-7.1	108	98.3	-9.7
3#	2.5	52	49.2	-2.8	108	102.5	-5.5
4#	3	52	51.4	-0.6	108	106.2	-1.8
5#	3.5	52	51.8	-0.2	108	107.7	-0.3
6#	4.5	52	52.5	0.5	108	108.2	0.2
7#	5.5	52	51.5	-0.5	108	107.9	-0.1
8#	6.5	52	52.1	0.1	108	108.5	0.5
9#	7.5	52	51.8	-0.2	108	108.2	0.2
10#	8.5	52	51.6	-0.4	108	107.9	-0.1
11#	9.5	52	51.4	-0.6	108	108.5	0.5
12#	10.5	52	52.1	0.1	108	108.2	0.2
13#	10.5	52	51.8	-0.2	108	107.9	-0.1
14#	9.5	52	52.2	0.2	108	108.5	0.5
15#	8.5	52	51.4	-0.6	108	108.2	0.2
16#	7.5	52	52.1	0.1	108	107.9	-0.1
17#	6.5	52	51.5	-0.5	108	108.1	0.1
18#	5.5	52	52.2	0.2	108	107.8	-0.2
19#	4.5	52	51.7	-0.3	108	108.5	0.5
20#	3.5	52	52.4	0.4	108	107.6	-0.4
21#	3	52	52	0	108	106.8	-1.2
22#	2.5	52	49.5	-2.5	108	102.3	-5.7
23#	1.5	52	43.7	-8.3	108	97.9	-10.1
24#	0.5	52	40.4	-11.6	108	94.6	-13.4
25#	0.5	52	43	-9	108	98.7	-9.3
26#	2	52	50.6	-1.4	108	107.3	-0.7
27#	2	52	50.2	-1.8	108	106.4	-1.6
28#	0.5	52	42.8	-9.2	108	99.2	-8.8

表6：阻抗值在板面上的分布状况

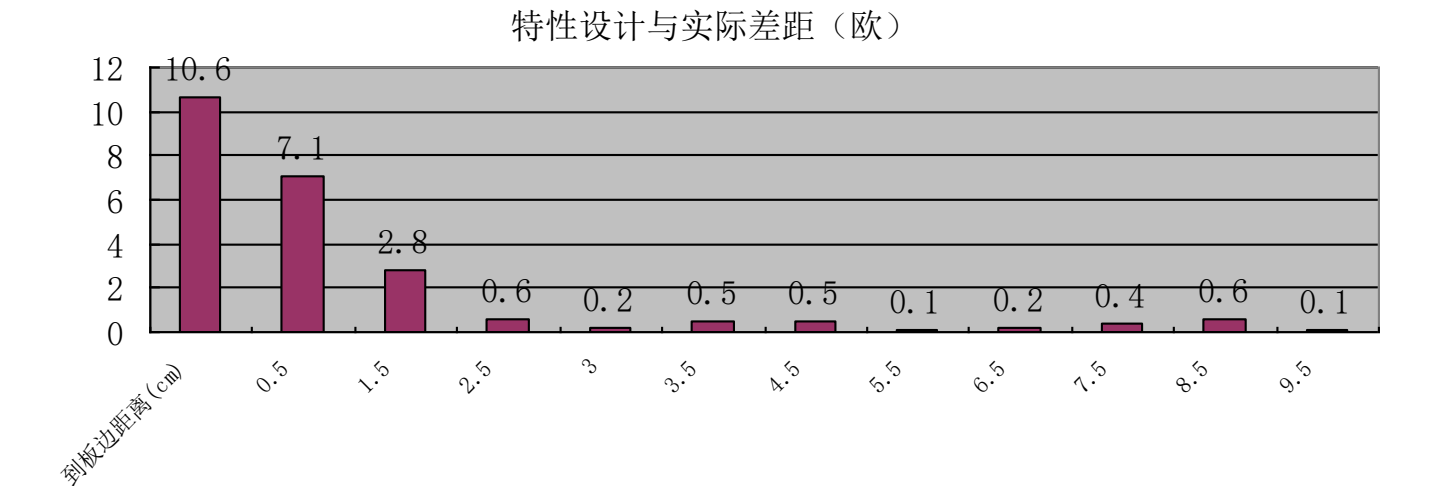


图7：特性阻抗随板边距离变化

差分阻抗设计与实际差距（欧）

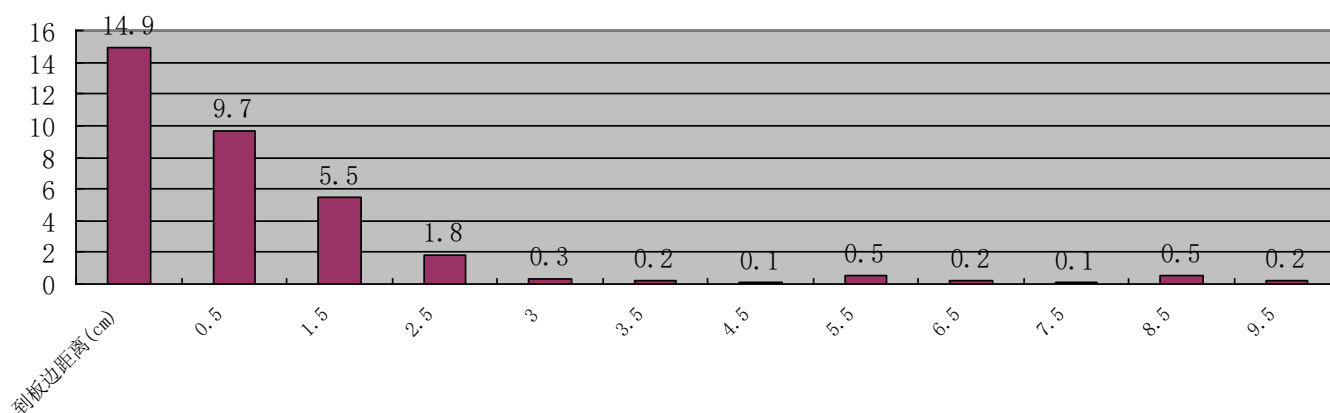


图8：差分阻抗随板边距离变化

3 结论

(1) 不同压力温度条件的层压参数对介质厚度没有明显影响；

(2) 层压后板边介质层厚度相对较薄，距离板边位置越近，与板中间厚度相差越大，并且不同含胶量结构达到稳定厚度离的板边距离不一致，但基本在板边4cm处均可以达到稳定，可认为4cm是流胶区域的最大值。

(3) 板件阻抗值从板边向板内逐渐增大，在离板边3.5cm以内的中心区域，阻抗值基本稳定一致，所以，阻抗线设计位置需要距离板边至少3.5cm才有代表板件阻抗值的意义。当

成型线离板边过近，不足以保证阻抗线距离板边大于3.5cm时，可以把阻抗条设计于拼板中间。

参考文献

[1]王红飞,陈蓓.含胶量对介质厚度均匀性及阻抗控制的影响[J].印制电路信息 2012 (z1)



卫雄现任深圳市金百泽电子科技股份有限公司技术中心主任，主导新产品新项目研发工作。联系卫雄，请[点击这里](#)。

生益科技覆铜板新项目落户九江，总投资将达到20亿

2017年11月2日，广东生益科技股份有限公司总经理陈仁喜代表公司与九江经济技术开发区管理委员会主任叶心林签署《江西生益覆铜板项目投资协议书》，正式揭开了广东生益科技股份有限公司进军中国中部和长江经济带发展的序幕。



广东生益科技股份有限公司董事长刘述峰携集团公司相关管理人员及项目组成员参加了项目签署仪式，九江市市委书记杨伟东、市长林彬杨出席仪式。开发区主任叶心林致欢迎辞，林彬杨市长与刘述峰董事长分别致辞。

阅读原文，请[点击这里](#)。



智慧大汇·实地创成

——访2017HKPCA & IPC Show主办方

全球其中一个规模最大的线路板及电子组装行业展2017国际线路板及电子组装华南展览会（2017HKPCA & IPC Show）将于2017年12月6-8日，在中国深圳会展中心的1、2及4号馆举办。本届展会规模继续打破历届记录：展商数量超550家；展位数量超2,600个，其中已有近100家新展商参展；展览面积预计超过52,000平方米。近期，我们采访到了HKPCA和IPC，请两家协会就整个展会的情况给大家一个全面的介绍。

香港线路板协会(HKPCA)



记者：2017年度的HKPCA & IPC SHOW的主题是“智慧大汇·实地创成”？如何理解这八字，针对目前市场的热点展会及配套的各项活动又是如何体现出这次主题的？

答：作为业界首屈一指的商贸及技术交流平台，HKPCA & IPC Show是一个汇聚全球业界精英及革新技术的领先平台，一直引领行业

向前发展。今年展会以“智慧大汇，实地创成”为主题，彰显展会旨在汇聚全球智慧，帮助业内企业将全球的高端技术应用于当地实际生产，从而有效提升业务发展的愿景。

展会透过参展商带来最新产品及技术，以及同期精彩活动如国际技术会议，IPC中国PCB设计大赛、2017IPC中国PCB设计研讨会、欢迎晚宴等，让观众能成功采购产品、结识合作伙伴及获取行业资讯，推动公司业务发展。希望参展商通过展会，展示企业形象及综合实力，高效地向客户发布他们革新的产品、技术、解决方案以及科研成果，找到新的客户来源，从而提高销售及推动企业未来的发展。

记者：您如何看目前整个中国电子电路产业的变化风潮，如并购、扩张、整合，您认为中国要保持在全球的竞争优势，还有哪些需要取长补短的方向？

答：近年行业是有一些公司并购、扩张及整

HDI手册 免费下载



我们广受欢迎的HDI中文版手册是您电子藏书库中不可或缺的一本。

HDI手册由行业专家撰写，他们是HDI的奠基人与开拓者，其中就有HDI教父 Happy Holden。

现在注册，免费下载该书 @
www.hdihandbook.cn



合，但中国电路板行业并购这些动作相对比较少。因为这些PCB厂商本身自有资金充足情况下，他们一般会选择扩产或开新厂，能生存下去的就会积极扩产或开新厂，生存不下去的，也会自然消失。

记者：作为2017收官之月举办的这次展会，可是行业上交年度成绩单之际，请总结一下国内电路板产业的近况，有什么亮点？并可针对目前环保严查等问题，我们的企业和行业有无什么应对措施？

答：目前PCB行业的亮点是智能化设备的普及与提升。因为智能化设备对PCB产品的品质和效率提升作用很大。未来3-5年，PCB行业应该会全面推动智能化。

而针对目前整个产业的环保严查，应做好以下几个方面工作：

1. **符合行业规范要求：**根据行业专用标准，加强环保治理设备、人员的投入；
2. **加强危废管理：**对企业生产过程中产生的废物进行统计整理，属于危险废物的应规范标识并按规定处理；
3. **确保环评与生产一致：**自查企业目前的生产项目是否和环评一致。如有改扩建项目

未经审批应依法取得审批；

4. **污染物达标排放：**加强环保处理设施的日常管理维护，避免超标排污；
5. **做好环保台帐：**危险废物、水污染物、大气污染物是重点，应详细记录环保台帐。

记者：今年的展会在规模上又将超越往届，从中您是如何看待整个PCB市场的发展的？

答：整个PCB市场在智能自动化带动下，品质及效率提升越来越高，如此将带动新一轮设备更新及PCB产品的升级。亚洲占世界电子产品的比重越来越重，而中国电子产品的比重也更多地推动PCB的发展。所谓客户在哪里，市场在哪里。在中国国内PCB产品在体量上已经超过世界一半产量的情况下，之前国内PCB产品以中低端产品为主，现在已逐渐走向高端，这一转化过程也势必影响全球PCB发展的进程。

**国际电子工业联接协会
(IPC)**



记者：今年的展会在规模上又将超越往届，请问IPC对于电子组装市场又是怎样看待呢？

答：电子组装行业整体进入平稳微增长期，经过几年的产业区域迁移，已经基本淘汰技术含量低的产能，在汽车电子、军工/航天、医疗、工业自动化等中高端市场已完成产业布局并进入快速发展期。特别是随着工业4.0战略的实施，对电子组装行业仍是一个发展机会。

记者：目前印制电路生产技术发展是否遇到



瓶颈，您最期待看到哪方面的技术突破？主办方会否对此进行技术上的交流与推广？

答：技术瓶颈有很多，具体需看各个应用与产品。但是现在我们希望看到的是厚板VCP电镀均匀性和深镀能力的提升。主办方有很多VCP电镀设备及电镀药水方面的交流与推广。

记者：结合IPC标准的推广与相应培训，请与我们分享下今年的各项赛事与活动。

答：今年我们还将继续举办IPC中国PCB设计大赛（第五届）及PCB设计师研讨会。这2项活动是我们为PCB设计师们搭建的旨在帮助提升满足下游制造需求的综合设计能力的平台。创新来自需求，需求的多样化设计带来了诸多挑战。

我们IPC特别为资深PCB设计师开设有CID/CID+认证培训，同时IPC也有许多关于各类型印制板及元器件组装实施艺和可靠性设计相关的标准；这对于提高实际设计能力，考虑下游制造工艺和设备工作环境做好PCB设计很有帮助。今年的设计大赛除了自行讲解选手设计产品的特点和要点外，还增加了自选答题、集体答题的现场应变能力的考核。研讨会从以往几届的举办来看也是场场爆满，广受欢迎，此次我们会结合往届观众意见和关注的问题，更广泛地寻找业内专家出席设计相关课题的分享。**PCB**

Mentor 公布第 27 届年度 PCB 技术领导奖获胜者

Mentor, a Siemens business 今天宣布第 27 届年度印刷电路板 (PCB) 技术领导奖获胜者。本大赛始于 1988 年，现已成为电子设计自动化 (EDA) 行业持续时间最长的竞赛评比项目。大赛设立了若干奖项，旨在表彰采用创新的方法和设计工具来解决当今复杂的 PCB 系统设计难题并制造出业界领先产品的工程师和设计师。

由 PCB 业内权威专家对来自世界各地的参赛作品进行评审，涉及代表各个行业的以下类别：



- 电脑、刀片和服务器、存储系统
- 工业控制、仪器仪表、安全与医疗
- 军事与航空航天
- 电信、网络控制器、线卡
- 运输与汽车

任何采用 Mentor® PCB 解决方案的设计都可以参加 PCB 技术领导奖大赛。根据设计复杂性和克服相关难题的情况进行评审，例如小封装技术、高速协议、多领域团队合作、先进 PCB 制造工艺以及设计周期时间缩短等。

阅读原文，请[点击这里](#)。

挠性线路进化到激光加工

第三部分：准备工作和现场部署

by Mike Jennings and Patrick Riechel
ESI

本专题系列由六部分组成，它将分析探讨如何通过实施激光加工有效增加挠性线路生产产能。

通过激光加工增加挠性线路产能，会让你受益匪浅。它不仅扩大了你可以服务的客户范围，而且还扩展了你的市场，使你可以进入其他本来还没能力服务的市场。采用激光技术是能跟上PCB加工潮流的最佳方式之一，因为它能实现柔性制造和快板制造，且达到比机械加工更精确和/或更小的性能。本专题系列的目的是用充分的信息，帮助你了解有关激光加工的机会和应用，从而更清楚地了解激光加工能力的实现会如何有助于进一步优化生产。

本系列的[第二部分](#)概述了与挠性激光加工

相关的各种成本和收益的组成部分，以及如何管理这些部分来提高效率，最终达成拥有更低的成本。详述了在考虑FPC加工相关的成本和收益时，应该有怎样的预期，以及应该关注哪些方面。

第三部分讨论现场实际应用挠性激光加工系统要考虑的相关因素，这样你就很快能获利了。

引言

制造商通常会忽略为了适应新加入的加工工艺而更新设施的成本因素。对于考虑在挠性线路生产中加入激光加工的PCB制造商来说，要了解一套全新的考虑因素，并有效地加以管

RealTime^{with...}

EXCLUSIVE EVENT COVERAGE 独家展会报道

全球唯一的行业盛会实时在线报道。

访问我们的网站，获取I-Connect007为您带来的
行业盛会报道视频与照片！



I-Connect007
GOOD FOR THE INDUSTRY

RealTimewith.com



理。及早着手处理这些问题，有助于避免一旦实际生产时发生常见且严重的问题。

谈到如何正确进行激光系统的现场部署，通常要研究的方面包括现场的电源配置、抽真空能力、压缩空气配备、环境空气管理，以及充分的温湿度控制。忽略以上任何方面都会导致产品产量下降、产品报废，甚至导致你宝贵的UV激光系统损坏乃至停工。此外，一旦开始上线运作，往往很难确认工艺问题是由于系统造成的还是现场其他问题引发的。因此，很显然，最好要在产出、报废和问题发生之前，确保生产现场的部署完全满足要求。

温湿度控制

挠性材料加工需要温度和湿度稳定的环境。因为挠性加工需要的环境控制方案比其他PCB加工工艺要严格得多，所以精确度通常是必需的。不管是激光系统还是挠性材料本身，两者对温度和湿度的变化都很敏感。

随着挠性加工技术的不断发展，导线越来越细、导通孔越来越小并且焊盘也越来越小，钻孔的精准度水平也必须随之增加。而鉴于挠性加工的高精度要求，不仅需要尽量减少温湿度变化对钻孔操作空间的影响，而且还需要减少温湿度变化对下游工序的影响。

激光系统精度和光斑质量会受到因各种原因造成的温度变化的影响，原因包括与系统框架热胀冷缩有关的定位问题、光学定位位移、热误差等问题。某些光学涂层也会因为湿度变化遭到破坏。综合诸如此类的温度和湿度变化对挠性材料的尺寸稳定性的影响，精确钻孔需要控制很多变量。

考虑温度控制时，常常会忽视空调通风位置和相关的缺乏空气混合问题。恒温器和温度

监测器可能会自动记录远离空调通风口的微小温度波动。然而，如果激光系统直接放置在某一个通风口之下，且未采取措施进行阻隔和混合通风口排出的冷/热气与周围空气，那么显然这时激光系统会经历更高的温度波动！同样，要注意任何大型发热源，了解它们相对于激光工具的放置位置和通风情况。

另一个通常会被忽视的问题，与系统最初调试时的环境条件有关。如果激光系统是在夏季车间温度和湿度很高时安装和调试的；到了冬季为了节约水电费，工厂的温度和湿度显著下降，您可能会发现，这可能导致加工精准度和质量问题。同样，如果工厂计划停工要关闭空调，或者激光系统刚刚搬进工厂时，确保系统在设定的温度中“保温”并稳定几小时后再开机调试或加工生产。

电源

电力供电不良会导致不可预料的系统出错、产量问题和产品报废，更不用说停电和间歇性限电的危害了。虽然大部分时候可以通过优质的电压调节器、电源调功器、不间断电源（如需要）加以控制，但最好还是从源头抓起，确保激光加工系统有洁净、可调节并且可靠的电源供给。停电或许是造成报废的最显而易见的原因，但限电和电力质量问题却可能是最麻烦的，这是因为限电和电力质量问题的症状看上去会和加工及系统故障非常相似，而事实上，根本原因却是输入功率差。应该由合格的电工提供电气服务，并遵循当地法律法规。

真空

挠性线路激光加工设备通常包括真空除尘设备，以及能把柔韧而又易损的板子固定在稳

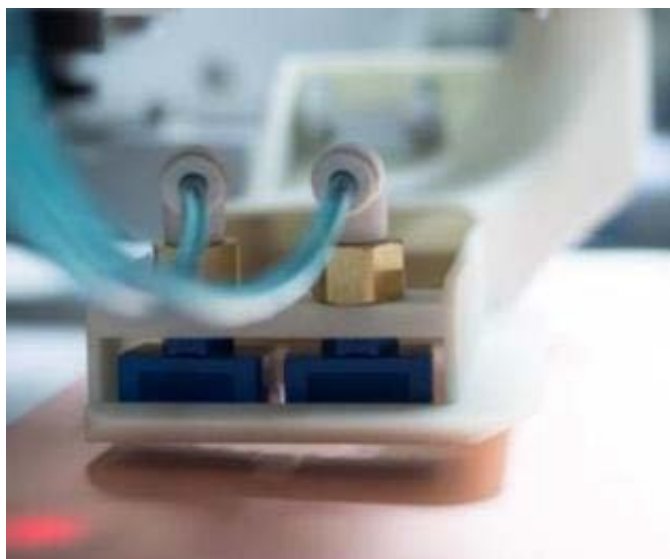


图1：ESI碎屑清除喷嘴

定平整位置的真空吸盘。虽然许多设备制造商会附加一个独立的真空泵，但使用现有设施的真空显然更经济划算，特别是考虑到安装多个系统。然而，如果不考虑单个真空管上安装多个系统的后果，这么做会带来一些风险。安装新的激光设备时，要花时间检查设施的真空性能和管道结构。在系统投入生产之前还有最后一步要做，就是测试所有系统运行时每个系统输入的真空压力和流量，以便在真实的生产场景下检验设备。

设备扩容时会发生一个普遍被忽视的问题，即使指定的真空泵和真空管在扩容之前能满足系统要求，扩容后额外的真空部分也会导致总的真空性下降，最终压力不足。另一个常犯的错误是在其他系统关闭真空除尘设备或真空吸盘完全被挡住时测试压力和流量，这两种情况并不都代表最不利条件的生产场景。实际操作时，应在所有设备都被连接到真空系统后，而且在真实的面板材料上操作时再次测试真空压力和流量，理论上，可以进行这样的生产应用，在真空吸盘上陈列最大数量的开放式真空孔时进行测试。

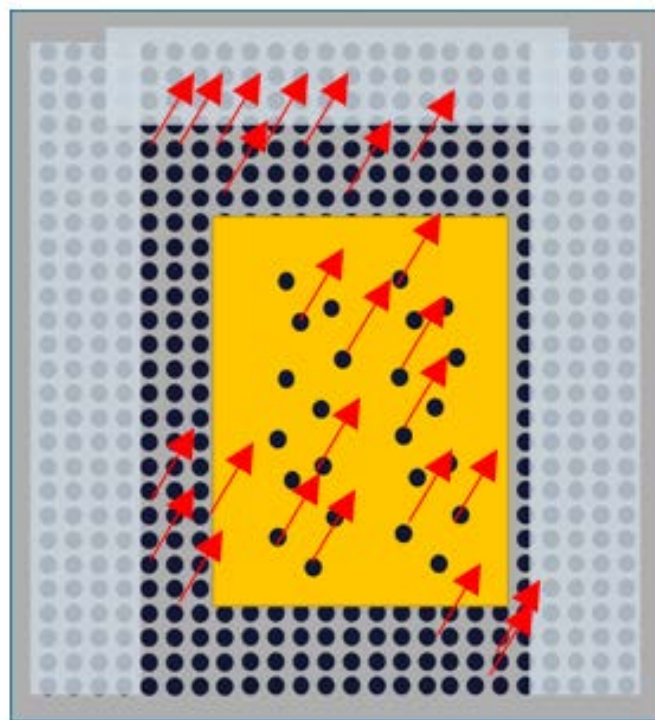


图2：在最坏情况下，测试通常的真空泄漏对所有系统真空吸盘去除颗粒性能的影响

真空设备的压力和流量不足，会阻碍系统除尘设备正常运行。由于激光加工过程中溅出的颗粒不能有效去除，会落到附近的光学元件上，并最终侵蚀这些光学元件，经过一段时间后，就会损害系统的光学性能。除尘差还会导致钻孔缺失或未完全钻孔，原因也是由于光学污染、颗粒和离子干扰了激光直达被加工件。最后，真空不足也可能是造成工作台上面板移动或面板材料不平整的原因，从而导致产量下降。

以上每一个问题都可能导致系统停工，因为要花额外的时间进行光学清洗或调查根本原因。更糟糕的是，如果无法满足这些现场要求，可能需要频繁更换光学元件，代价更大。

压缩空气

压缩空气常用于净化UV激光系统内部的

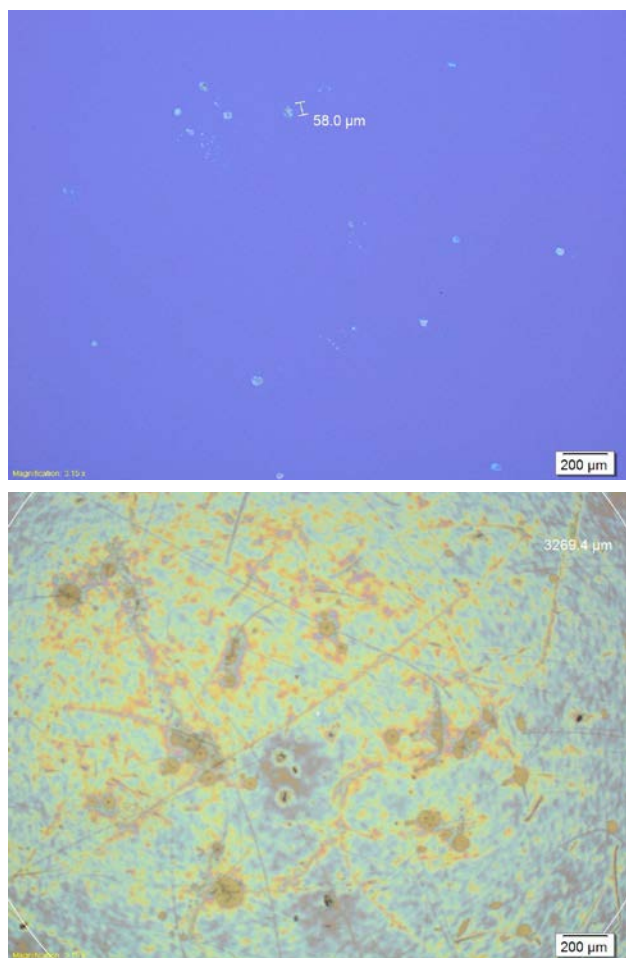


图3：由于空气质量差或真空不足颗粒附着在光学件上如果没被检查出来，会引起大问题

光学区域，在某些情况下，可以帮助真空除尘设备去除加工区域的颗粒。鉴于压缩空气也流经系统的激光器和光学元件，不仅要考虑空气的压力和流量，还务必要考虑空气质量。而薄膜型油水分离器的使用可以保证激光有优质的压缩空气。

应该遵循标准气动工程标准，让空气在进入系统前适当排放油水。

环境空气质量

空气质量问题并不仅局限于压缩空气质量。设施周围的环境空气质量也是一个要考虑的因素。尽管在UV激光加工系统中空气净化

设计很常见，高含量的颗粒和油还是会导致环境空气的高维护成本，因为需要更频繁地清洗和更换光学元件。

地板振动

尽量减少地板振动也很重要，它会影响系统精度。激光系统可以位于制造车间的任何地方，从多层建筑的底层到顶层。虽然设计良好的系统包括减振机制，如振动吸收脚垫，但这通常只是为了把本系统的振动与工厂其余部分隔离开来。显然，大家要避免把激光系统放在重型机械附近，不要离多层机械钻孔太近，也不能放在其他强振动机械如真空泵、空气压缩机或备用发电机附近，在激光系统位于较高楼层时尤其要注意这些问题。通常，在同一区域放置多个激光系统不会引发问题，一个车间里常常会放上40到50个激光系统。

结论

因为挠性板生产线中有这么多的流程需要跟踪，你很容易迷失在细节中，开始一味依赖供应商来解决可能出现的任何问题。然而，鉴于激光加工设备及挠性材料都会受到设施的影响，所以，关注并投资洁净、稳定、强大的设施和辅助设备，一定会让你迅速获益，减少停机，增加产量，还有，或许也是最重要的，让你少伤脑筋！**PCB**



Mike Jennings(左)是ESI工业产品部的产品营销总监。

Patrick Riechel(右)是ESI挠性电路微加工工具的产品经理。

挠性电路技术手册：免费下载



示例页面



目录

- 第一章 挠性电路技术综述
- 第二章 挠性电路驱动力、优点和应用
- 第三章 挠性电路材料
- 第四章 挠性电路技术的实施
- 第五章 挠性电路实际设计指南
- 第六章 挠性电路制造工艺
- 第七章 挠性电路装配
- 第八章 挠性电路检查与试验
- 第九章 挠性电路文件要求
- 第十章 挠性电路规范

点击下载

25项工程师必备技能

科技写作

by Happy Holden

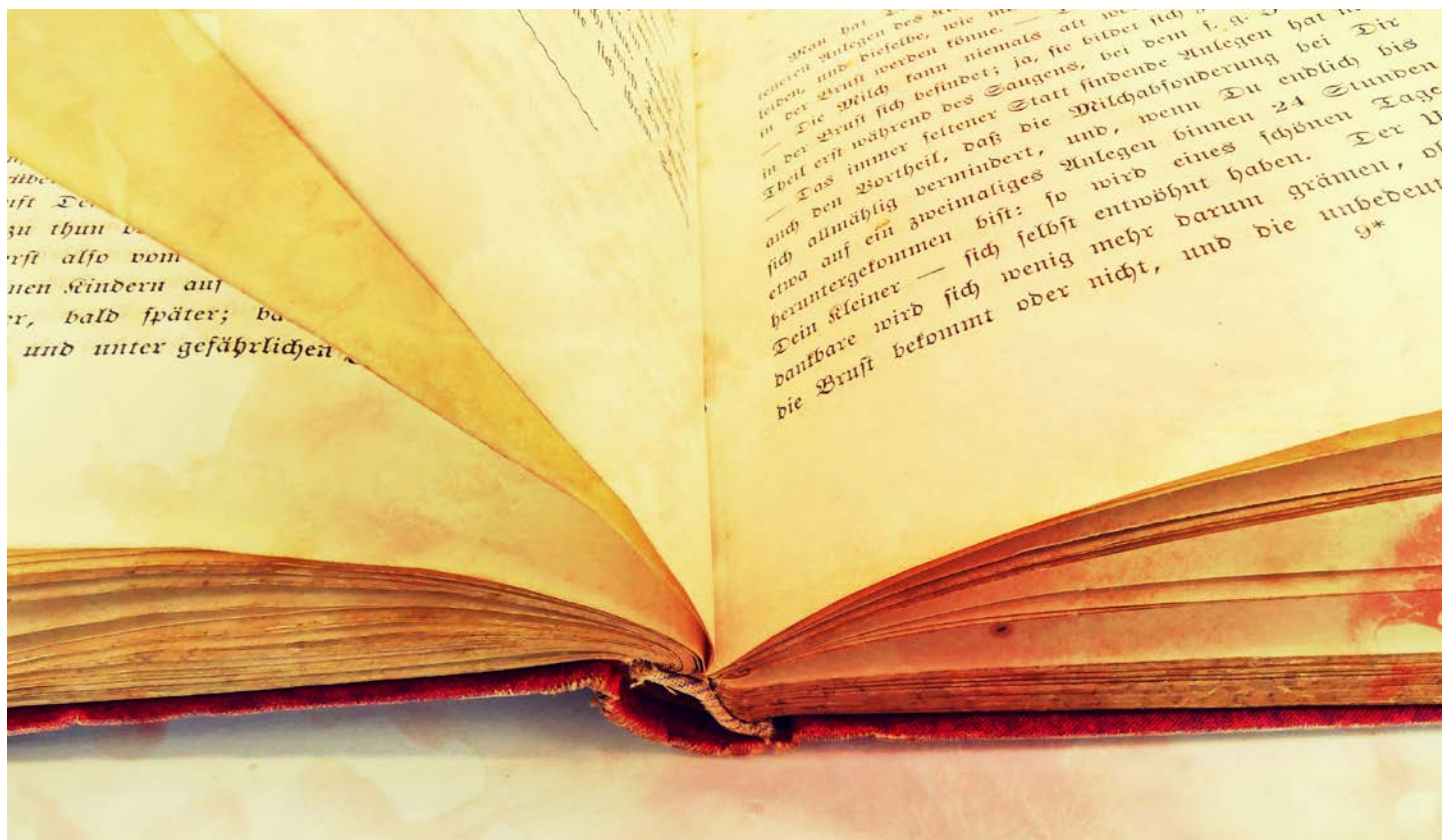
I-Connect007

科技写作在大学里不会教——至少我所在的大学是这样。于我而言，与科学和数学相比，写作和英文不是我的强项，所以我在英文上花得时间并不多，相反我会用自己最擅长的方法写我的实验报告。即使是我的高年级项目和毕业报告，也大多是由曲线表、表格、数据和图案组成，只是加了必要的文字说明来解释这些图表。

我人生中的第一份工作是在惠普公司，在开始这份工作后，我花了一年的时间意识

到一个惊人的事实：只有老板们才可以出席各大会议。初级工程师是无法参加各种会议的。可是我想学习更多知识、结识更多印制电路制造业的其他工程师、看一看最新设备、听一听有关这个新领域的技术论文讲解。之后我发现了一个解决办法：如果我可以进行相关技术论文的演讲，公司就会愿意派我去参加会议。

我开始写我平生第一篇传统意义上的技术论文，在这个过程中我了解了科技写



自动预对位的冲孔机

ATP-1000Auto PE冲孔机

板尺寸范围: 12"×14" ~ 24"×28"

模具: 4槽+4圆孔, 4圆孔

冲孔槽定位精度: $\pm 0.001"$

冲孔槽重复精度: $\pm 0.0005"$

冲孔圆定位精度: $\pm 0.001"$

冲孔圆重复精度: $\pm 0.0005"$

影像到孔的精度: $\pm 0.0005"$ (板中心)

液压输出: 最小12吨

速度: 8-10片/分钟

Camera: 2 or 4

电力: 380V 3 ϕ

气压: 20cfm, 100PSI, 1/2"管



香港集团总部

香港九龙湾临泽街8号
傲腾广场17楼
电话: +852 2357 8888
传真: +852 2341 9339
电邮: wkk_hongkong@wkk.com.hk

深圳公司

中国广东省深圳市福田区
新洲南路新洲花园大厦裙楼3楼
邮编: 518048
电话: +86 755 8348 8888
传真: +86 755 8348 8899
电邮: wkk_shenzhen@wkk.com.hk

WKK

www.wkkdistribution.com

成都公司

中国四川省成都市成华区
建设路9号高地中心1205室
邮编: 610051
电话: +86 28 8432 3383
传真: +86 28 8432 3263
电邮: wkk_chengdu@wkk.com.hk

上海公司

中国上海市普陀区金沙江路
1340弄172支弄14号1号楼
邮编: 200333
电话: +86 21 5283 3303
传真: +86 21 5283 3028
电邮: wkk_shanghai@wkk.com.hk

重庆公司

中国重庆市九龙坡区科园
一路6号渝高未来大厦17-3室
邮编: 400039
电话: +86 23 6819 3303
+86 23 6819 3363
传真: +86 23 6819 3353
电邮: wkk_chongqing@wkk.com.hk

北京公司

中国北京市经济技术开发区荣华中
路10号亦城国际中心B座1801室
邮编: 100176
电话: +86 10 5778 0051/
5778 0052/5778 0053
传真: +86 10 5778 0059
电邮: wkk_beijing@wkk.com.hk

江西公司

江西省南昌市湖滨南路99号
凯美开元名都大酒店裙楼6楼602室
邮编: 330077
电话: +86 791 8612 0833
传真: +86 791 8612 0832
电邮: wkk_jiangxi@wkk.com.hk

西安公司

中国陕西省西安市高新区
唐延路1号旺座国际城D座2206室
邮编: 710065
电话: +86 29 8928 1076
传真: +86 29 8928 1079
电邮: wkk_xian@wkk.com.hk

苏州公司

中国江苏省苏州市高新区邓蔚路
9号润捷广场北楼901室
邮编: 215001
电话: +86 512 6807 8793
传真: +86 512 6807 8795
电邮: wkk_shanghai@wkk.com.hk

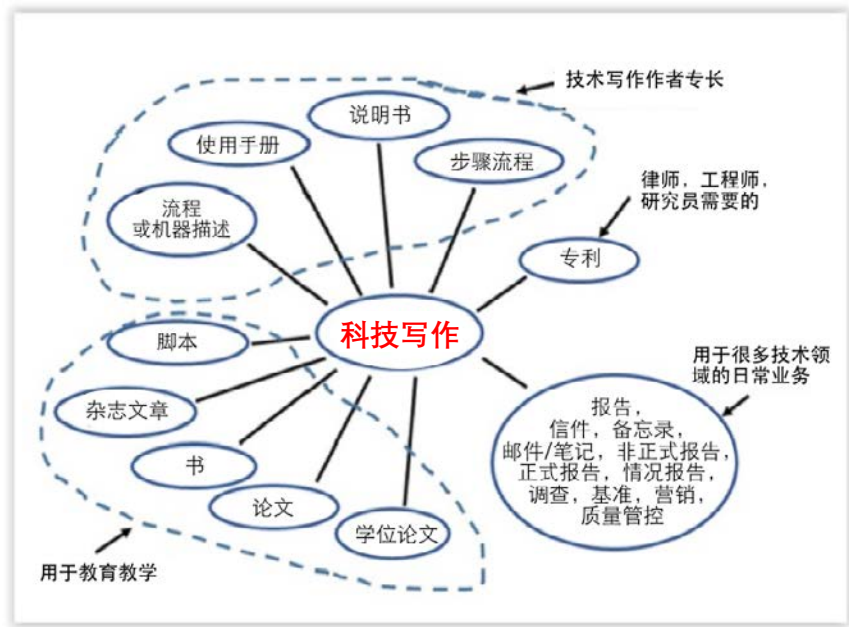


图1：科技写作应用概述

作的流程和公司的法务审查流程。1971年，NEPCON在Anaheim举办，我在这次展会上发表了第一篇论文，主题是关于我公司的自动电镀项目。一切都非常顺利——于是我决定以后每年都要写一篇技术论文。这种模式持续了一段时间，我一开始是每年发表一篇技术论文，之后是每年为杂志写2~3篇文章，因为我写了很多有关HP硬件和软件的文章，不久之后市场部要求我每年写5~6篇。在接下来的40年里，我的文章所覆盖的领域从专栏到博客再到书本章节，最终我写了一整本书。

科技写作为何重要？

科技写作由简单明了、易于理解的解释性语言和/或说明组成，专门针对某一特定主题。它能清晰有效地解释一些事情及其工作原理。作者所写的特定主题要有方向、用法说明和解释。与其他种类的写作（如创意写作、学术写作或商务写作）相比，科技写作

的目的与众不同，它是由不同特性组成的。

科技写作的主题可以是以下两者之一：

- 有形的：可以被看到、触摸到的实物（例如，计算机或软件程序，或是如何组装一件家具）。
- 抽象的：涉及到与有形物体无关的一系列步骤（例如，完成实验过程需要的步骤）。

科技写作的一些例子包括：

- 技术论文
- 操作手册
- 政策手册

- 备忘录
- 授权书
- 白皮书
- 工艺手册
- 用户手册
- 分析报告
- 产品组装说明书

写作流程

我认为做事最好有个流程，而科技写作和流程是最完美的搭配。本系列前几部分讨论的一些问题解决流程是非常有用的，比如科学方法。但所有的流程都是以一个想法或者类似于“你要写什么”这样的问题为开端的。

思维导图

维基百科给思维导图的定义是“用来直观组织信息的图表。思维导图通常围绕着一个核心概念展开，在空白页中心放上一个核心词，然后以辐射线形式连接衍生的想法，这

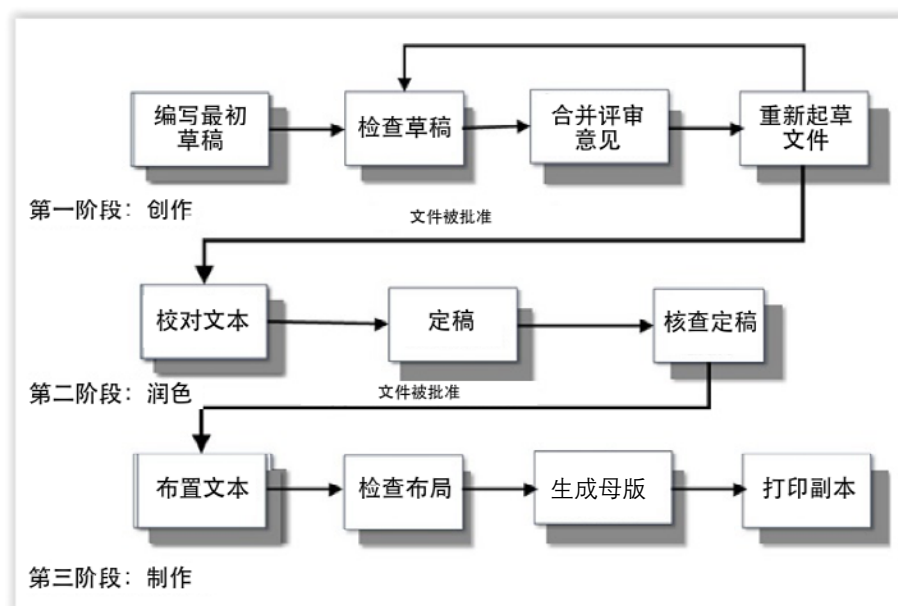


图2：科技写作的一般流程

种想法可以是图像、单词或部分单词。主要的想法会直接连接在核心概念上，其他想法会以分支的方式连接在主要想法上。”图3展示了维基百科上一幅典型的思维导图。

我发现把任何形式的题目组织图形化都非常有助于理解，在这些图形化方式中我强烈推荐思维导图。在记录会议笔记时这种方式也非常棒——我曾经在会议召开过程中对笔记做了投影，这样一来每个人就能看到自己都讲了些什么以及上下文关系！

图4和图5演示了这种方法，图中的核心概念是模板印制变量。在最完整的思维导图版本中，会绘制出一些分组和因果联系，还会添加一些适当的说明。

思维导图也被看作是一种蜘蛛图。类似的概念还有头脑风暴。我会在下次专栏中介绍头脑风暴。

Happy的科技写作流程

以下是我的科技写作流程——希望能够

帮助到你们。我的写作流程是在完成日常任务时得到的副产物。一般情况下，会遵循以下步骤：

1. 针对一个主题创建一份详细提纲；
2. 为口头演示制作一份Powerpoint幻灯片；
3. 使用Powerpoint幻灯片进行口头展示（这一步很重要；你必须提到幻灯片上的文字）；
4. 在你的提纲和Powerpoint幻灯片中挑选出5~12张图片，

以便加进你的论文中；

5. 参照Powerpoint幻灯片开始写一篇文章，把你讲过的话都记在脑子里；
6. 如果你的幻灯片包含了编号、数据等等，添加表格和编号进去，直到你得到满意的结果；
7. 添加图形并继续，直到所有的Powerpoint幻灯片已用完；
8. 重读已写内容，确保思路完整、主题流畅；
9. 你可以将第3步录下来之后再回放，或者在第5步的时候使用语音转换文字软件。

为了举办一次时长为3小时的技术课程，我需要收集一系列技术论文和文章，两到三节技术课程就能编成一本书的一个章节。正如你看到的，我是抓紧一切机会来完成写作的，根本没可能让我坐下来从头开始写作！

密歇根大学的《科技写作指南》

密歇根大学出版的《科技写作指南》是

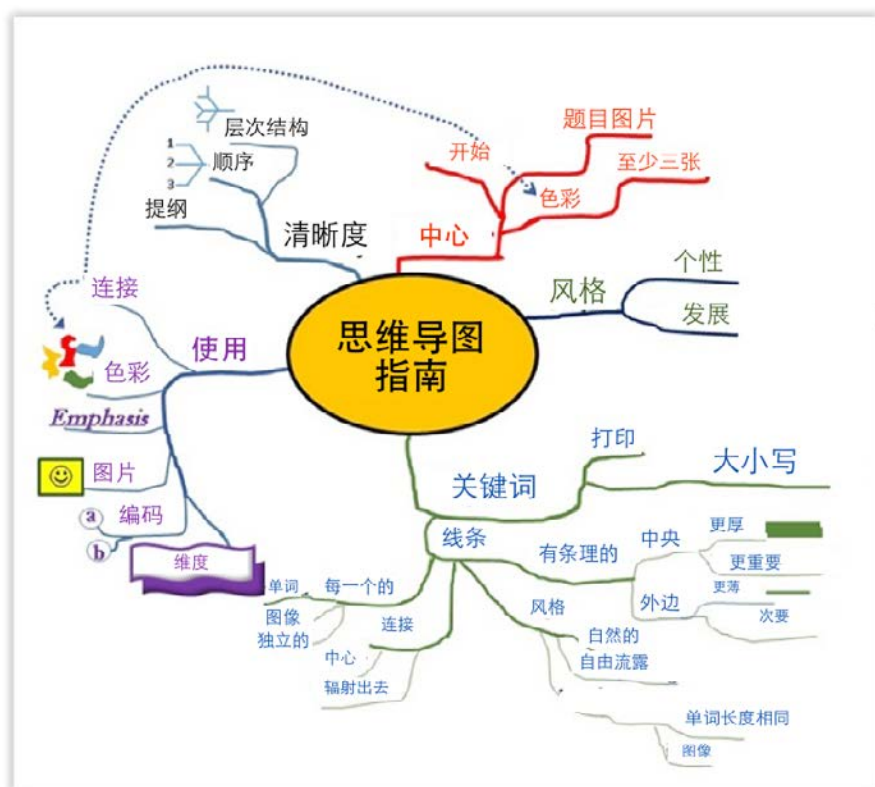


图3：维基百科上的思维导图典型指南

一本全面的61页指导手册，对科技写作进行了完整介绍。这本书分为五部分和八条附录，涉及的话题范围从普遍语法和标点指导，到合并实验报告、完成理论分析和构建参考部分等。这是份完整的指导手册，任何想要涉足科技写作领域的人都应该经常翻阅参考这本书。

MIT的《科技写作流程》

另一本实用参考书是由MIT写作中心汇编的科技写作讲座集。以下内容是24张Power-point幻灯片提纲的一部分，题目是“科技写作的句子结构”，作者是Nicole Kelley。

优秀技术文章作者的常用做法：

- a. 规划——在你开始之前
 - i. 了解你的读者和期望值

b. 清晰度——避免使用行话和不常见的术语

- i. 读者对话题的熟悉程度决定了你对行话和TLA的合理使用

c. 文字简练——有效地使用字词，如果一个词能表明意思就绝不使用两个词

- i. 把你的语言简化到只剩下必要信息

ii. 把关键信息放在主句开端

iii. 通过合并重叠句子消除冗余文字

d. 简明——为了保持文章清晰度，根据读者需求合理平衡细节

- i. 很多工程师都想尽可能地提供更多具体的细节，但这可能会造成读者的理解偏差、文章重点偏移。选择能够清晰表达出你的观点的词语。

e. 恰当选词——避免使用太多抽象名词和不必要的词语

- i. 确定句子的用词顺序，避免出现歧义

f. 主动语态——使用主动语态比被动语态能更直接、更强烈地表达出你的观点

- i. 当你有疑问时，用大声朗读文章段落的方式来确定句子通顺

g. 把写作当成一个循序渐进的过程——优秀的文章不是一蹴而就的；它需要规划、起草、重读、修改和编辑

- i. 学习和提高需要自我审视、同行评审、与主题相关的专家反馈和不断实践。

h. 这个领域没有捷径——熟能生巧。优秀

IPC 60周年暨 IPC中国15周年优惠活动

尊敬的各位行业同仁，

2017年是IPC—国际电子工业联接协会成立六十周年，也是IPC中国成立十五周年。同时，在2017年，IPC亚太区会员客户达到了1,000家。

在过去的十五年里，我们通过组织标准开发、标准培训和认证项目以及开展各类技术活动帮助了1,000家亚太会员客户完善生产工艺流程，提高产品质量并降低次品率。这些客户几乎覆盖了整个电子制造业，这些企业来自航空、航天、汽车、通讯、医疗、能源、IT及教育等高可靠性产品要求领域。

在此特别的时刻，IPC推出周年优惠活动，邀请更多的电子行业企业及服务机构加入进来，使用IPC的各项服务以获得更多收益。

参与周年优惠活动的企业需同时满足以下条件

- 注册在大中华区的企业及服务机构；
- 首次加入IPC会员客户；

优惠细则如下：

- 活动时限：2017年10月1日—12月31日，以款到帐为准；
- 年费：3,500RMB/年，仅限一年。
- 会员客户裨益保持不变。

说明：IPC现有会员客户及曾经加入过IPC的企业不在此列，此活动不叠加其它优惠活动。
我们真诚地希望能为贵企业提升竞争力、获得财务成功贡献一份力量。

诚挚的问候，

Helen Guo

IPC大中华区会员服务总监

2017年9月30日

详情联系IPC大中华区BDA，会员裨益



IPC微信公众号

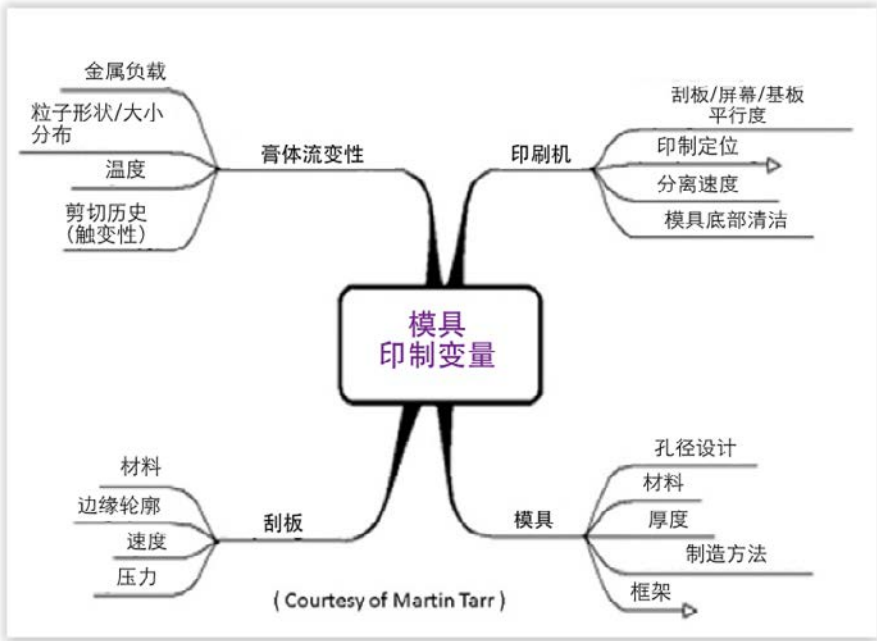


图4：思维导图演变过程中的不同阶段

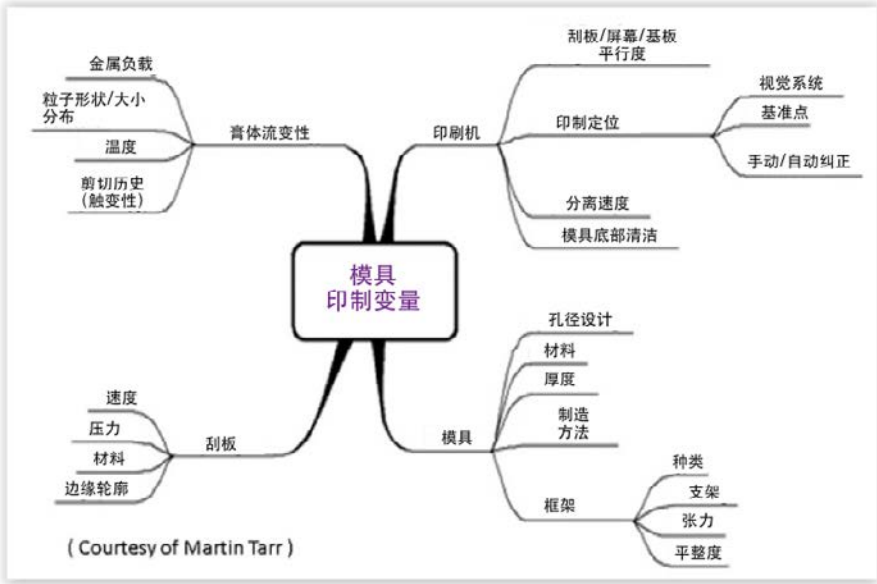


图5：思维导图上添加的关联和注释

格、对题目进行大量研究。这些方法可以让作者写出清晰的说明和解释。

- 了解你的读者。这个领域内的专家都知道某些缩写、首字母缩写以及一些该领域的隐语。但初学者就无法理解这些表达方式，所以你要在文章中把每个细节都解释清楚。
- 省略个人意见。使用客观语态。从第三人称视角写文章，就像一名教师在指导学生。
- 描述性的语言风格可以帮助读者快速理解信息。

请谨记以下四点：

- 为了确保读者可以理解流程或说明，写作风格要尽可能简洁明了。这可能仅仅是为了实现某一目标要实施的一系列步骤，或是一份关于某概念或抽象概念的简短/长篇解释。
- 知道如何为你的目标读者展开研究。通过一些可靠渠道搜集信息，了解收集到的信息以便对其进行透彻分析，之后将这些信息以比较容易理解的形式传达给读者，起到指导作用。你的读者越缺乏相关经验，你就越应该

收集更多的信息并加以解释。

- 在表达观点的时候尽量描述完整、提供足够多的细节，但同时要用词简洁，避免提及无意义的细节。
- 自上而下的策略（先告诉他们你会提到哪些内容，然后再展开）

的写作能力是一种习惯，需要花时间去培养。

忠告

不论写哪种类型的文件，科技写作都要求作者了解读者、使用清晰且客观的写作风

- 标题（就像是报纸的大字标题）
- 抛掷观点（短段落）
- 使用朴实、客观的文体，以便读者能轻易掌握具体细节

一位优秀的科技写作者可以化繁为简并且迅速对复杂的信息做出解释。

延伸阅读

密歇根大学的《科技写作指南》包含了参考部分，里面有其他文件供你下载使用。上面给出的《MIT科技写作》链接也给出了此类下载资料。

结论

你准备好开始写自己的第一篇技术论文了吗？它没你想象的那么困难，一旦你开始

下笔，你会发现这种技能对你的事业大有裨益。不久之前，IPC号召大家为明年在圣地亚哥举办的APEX EXPO积极投稿。在芝加哥举办的SMTA会议也已经开始征集文章。如果你想在I-Connect007 出版物上刊登自己的技术文章，请联系[Patty Goldman](#)。

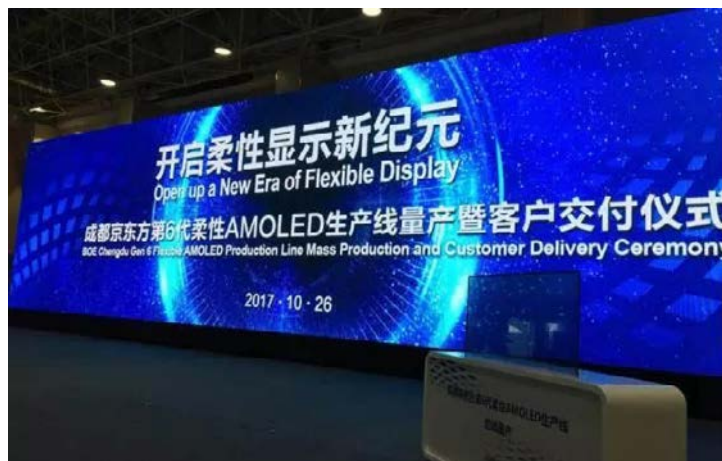


Happy Holden自1970年起就在印制电路技术领域工作，先后工作过的公司有Hewlett-Packard, NanYa/Westwood, Merix, Foxconn和Gentex。他目前担任I-Connect007的顾问。

阅读以往专栏或联系Holden，[请点击此处](#)。

中国首条第6代柔性AMOLED生产线量产 BOE（京东方）引领全球新型显示产业发展

在5月成功点亮第一片柔性AMOLED高分辨率显示屏后，时隔不到半年，BOE（京东方）成都第6代柔性AMOLED生产线提前量产，再次以“京东方速度”向全球展示了中国显示企业的强大技术实力。10月26日，全球半导体显示产业链上下游企业齐聚成都，共同见证了中国首条第6代柔性AMOLED生产线——BOE（京东方）成都第6代柔性AMOLED生产线量产。该生产线的成功量产



不仅开启了柔性显示新纪元，也预示着中国企业开始在新型显示时代引领全球AMOLED产业发展。

BOE（京东方）成都第6代柔性AMOLED生产线是中国首条全柔性

AMOLED生产线，也是全球第二条已量产的第6代柔性AMOLED生产线。该生产线应用全球最先进的蒸镀工艺，并采用柔性封装技术，可实现显示屏幕弯曲和折叠。

阅读全文，请[点击这里](#)。

印制电路组装 厂商指南™： 恶劣环境下的 敷形涂覆

by Phil Kinner

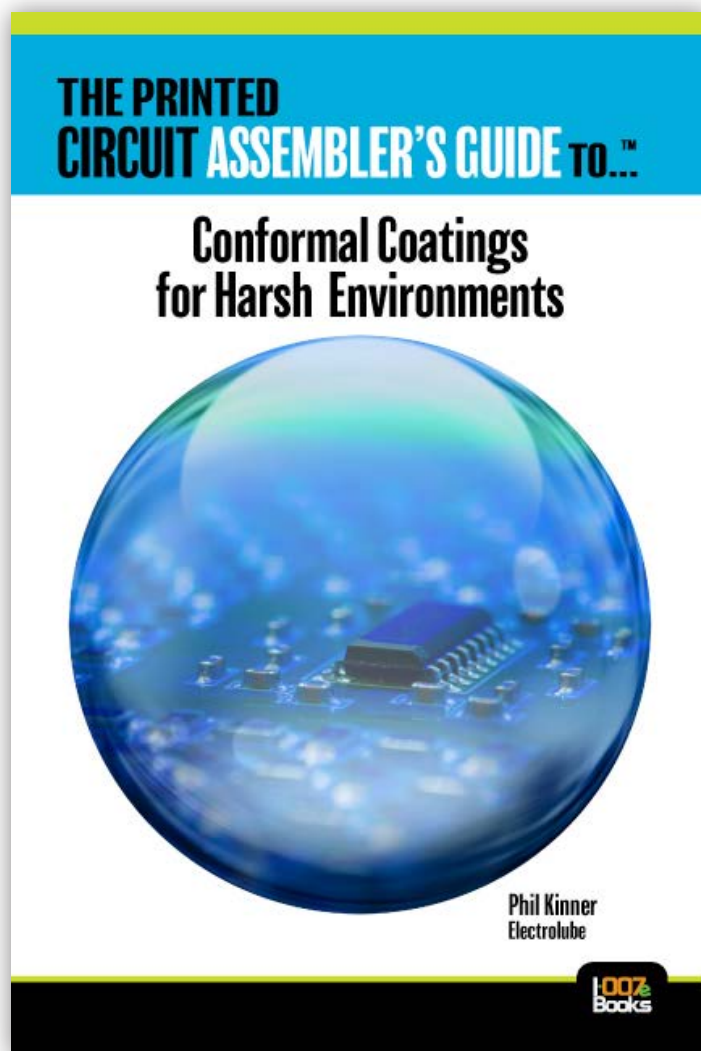
Electrolube

设计、构建、生产各种元器件要投入大量的时间、精力及资源，那么技术人员应该如何保护那些在有害环境下运行的关键元器件呢？答案是敷形涂覆。Electrolube公司敷形涂覆部门的Phil Kinner撰写了这本微电子书。该书详细介绍了为了达到元器件在恶劣环境下的可靠性能，各种敷形涂覆材料及工艺需要考虑的因素。Kinner简化了很多可用的材料类型及应用方法，详述了每种材料的优缺点。这本eBook使用方便，是电子行业同仁更深入了解敷形涂覆的必读经典。

章节简介

第1章 材料类型——有多少种选择？

第1章详述了敷形涂覆的主要化学物质类型，并对其进行了分类。本章概述了每种类型的强度及缺点并讨论了已受到广泛关注的一种新材料。



第2章：保护，保护，保护

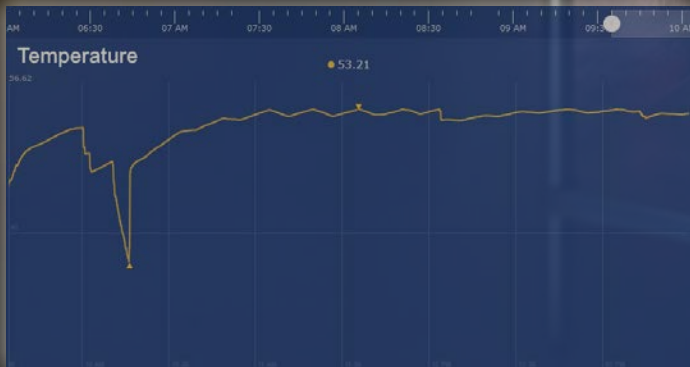
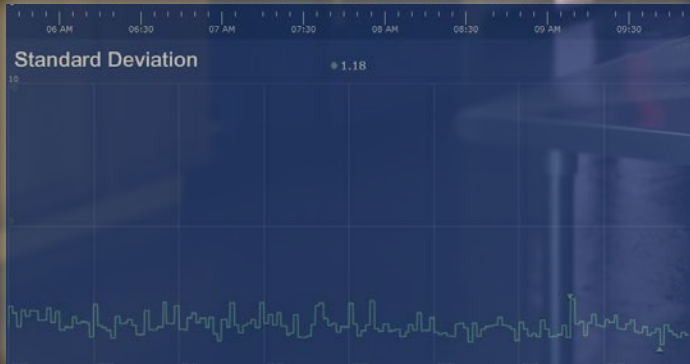
第2章强调了在决定使用敷形涂覆后遇到的4种常见问题及其原因。本章还包括了两个实际案例的研究分析，进一步说明敷形涂覆的问题及解决方案。

第3章：可靠性测试的真正价值

第3章探讨了如何达到适当的厚度并实现极佳的覆盖率，及为确保高性能环境下的可靠性对测试的需求。

第4章：冷凝测试

第4章说明了进行冷凝测试的原因。冷



KYZEN ANALYST™

全球首个通用型 浓度监控和分析系统。 适用于多种清洗剂。

本公司推出的KYZEN ANALYST是一款精确可靠的清洗剂浓度监控系统，可以最大程度上提高所有化学清洗剂的性能，而不仅仅是其中一种。此外，用户在任何地方均可轻松获取实时数据，可快速、便捷地进行SPC报告检索、记录和制图，为用户节约大量时间和人工成本。现在，监控变得更快、更安全、更精确，这一切都要归功于全球领先的清洗工艺和控制技术公司KYZEN。

现在登录KYZEN-Analyst.com网页观看视频

享誉全球的环保清洗技术



KYZEN-Analyst.com

版权©KYZEN公司2017 版权所有

凝测试是由英国国家物理实验室（National Physical Laboratory，简称NPL）开发的一种新测试方法。该方法旨在确定在给定的恶劣环境下，哪种敷形涂覆材料运行最好。

第5章：工业标准及最佳实践

第5章重点介绍了敷形涂覆的标准、实践及要求，为工艺提供了指南。此外，本章详述了敷形涂覆厚度及覆盖率的盲目评估现状。

第6章：少绝对是多

第6章讨论为了实现更好地保护，为什么不需要增加额外的敷形涂覆层，并对使用过厚敷形涂覆层的用户提出了警告。

第7章：已经选择了涂覆——如何涂布？

第7章提出了敷形涂覆采用的各种涂布方法。本章重点关注那些用于恶劣环境下的涂敷所采用的涂布方法，并探讨了每种方法的优缺点。

读者反馈：



该书提供了保护涂敷工艺的选择、实施及测试方法，读者可进行轻松快捷地查阅。它对于初学者非常有帮助，可作为操作实施的检查表。

Dr. Helmut Schweigart, Zestron Europe 技术开发主任

本书是关于敷形涂覆的一本入门书籍。它介绍了用户在选择敷形涂覆并评估其保护电子



组件能力时的很多技巧。它将是敷形涂覆新用户加速其学习进程的佳作。

Doug Pauls, IPC清洗及涂覆技术组前任主席，IPC特使



对于那些想要深入了解敷形涂覆技术的人，从敷形涂覆的基础及测试，到工业标准及最佳方法，本eBook是最佳的入门读物。这本书不仅提供了最

重要的信息，还给出了案例分析，可以帮助你为你的应用制定成功的敷形涂覆策略。

Stephen Las Marias, 《SMT Magazine》，主编

关于作者Phil Kinner



Phil Kinner是Electrolube敷形涂覆部门的全球业务及技术主管，在敷形涂覆行业有16年之久的从业经历，对相关的材料及设备都非常精通。Phil

利用他丰富的知识，专注于新产品开发，他还拥有化学及商务管理的双硕士学位。Phil是IPC敷形涂覆任务组的积极成员，经常在IPC及SMTA的学术活动上发表演讲，同时他还是英国SMART技术委员会的成员。

更多详细内容，请访问我们的电子书主页，[免费下载该书](#)

您的公司是否使用波峰焊？

不要把宝贵的炉渣半卖半送得处理了！



使用MS2®把炉渣变成可再利用的焊锡条。从今天起开始省钱。
MS2®产品是清除炉渣的第一品牌。
实现高达90%的回收率！

从今天起开始省钱 @ pkaymetal.com

pkaymetal.com

+1 323-585-5058

PK
M·E·T·A·L

全球经济背景下的材料成本分析

第1部分

by Tom Borkes

The Jefferson Project

“这是考验人类灵魂的时代。”

据说这是18世纪行动主义分子、美国的开国元勋Thomas Paine在1776年圣诞节前两天写出的句子，出自于题为《危机》的短文。这篇文章早在出版之前一年，就已经印在了宣传册上，传遍了这片前殖民地的大江南北，宣布了美国独立战争的打响。

1775年4月19日，自治模式首先在马萨诸塞州的Lexington开始实行。在那时，世界上大多数人对自治这一概念是感到可笑的，超过三分之一的殖民地都反对这种做法。

然而，对美国现在的情况做个快速评估的话也可以发现，可以引用同样的句子来描述现在的情况。那时，刚刚建立的美国正遭遇危机，我认为现在也正在遭遇。

但我们不是在大叫着“英国人来啦”，而是大叫着“机器人来啦！”智能机器对劳动力的入侵会导致社会错位和社会动荡。这种混乱是由于很大一部分没有工作技能的人想要夺回被自动化所取代的职位。你可以从YouTube上搜索“快餐公司研发机器人”来看一个实例。

随之而来的就是社会动荡。受到影响的人们会要求政府补偿他们。政府福利中将会加入个人自由和自治。既然政府给了你一切，那个人自由还有什么重要的呢？因此而出现的反乌托邦现象会被随之而产生的抵抗势力打击，但正如之前所说到的，“反对圣诞老人是很难的

事情。”

在未来，科技会成为我们的敌人吗？这是否意味着我们会像19世纪英格兰的鲁德分子一样抗议（并摧毁）织布机，因为织布机取代了织布业很多操作工¹。

自动化设备代替了一些劳动力，我们是否应该抵制这类机器的使用——不论是快餐制作还是先进线路板组装生产线旁的工人？在这两种情况下，抵制自动化设备的使用很明显是治标不治本的。

有趣的是（尽管有时这个例子会显得不太恰当），这种社会权力下放反映在了1976年科幻电影《我不能死》（Logan's Run）当中，该电影是以William Nolan和George Johnson在1967年写的小说为原型。在我看来，很值得花两个小时好好看一下这部电影。请记住，有些时候，想法才是最重要的。实际上，这又是Jefferson主义和Hamilton主义的再次对



2018年4月24日-26日

上海世博展览馆

诚邀参观
YOU ARE INVITED



NEPCON China 2018 (第二十八届中国国际电子生产设备暨微电子工业展) 是电子制造行业内集中展示先进SMT和电子制造自动化技术的专业展览会。这一名声卓著的行业交流平台汇聚超过450个来自全球电子制造业的知名品牌, 为观众带来了覆盖SMT、电子制造自动化、焊接及点胶喷涂、测试测量等各环节的革新设备, 创新材料和系统集成方案。此外, 现场多种技术论坛更让观众有机会接近行业领袖和精英, 面对面交流热点动态, 洞察行业趋势和技术应用, 把握更多发展机遇。

主办单位
ORGANISED BY

CCPIT Electronics & Information Industry
Sub-council
中国国际贸易促进委员会电子信息行业分会

Reed Exhibitions®
励展博览集团

支持单位
SUPPORTED BY



NEPCON官方微信



NEPCON 手机应用

www.nepconchina.com

参展事宜, 请联络 王永婷 先生 021 2231 7016 tim.wang@reedexpo.com.cn

参展事宜, 请联络 李海宾 小姐 010 5763 1818 haibin.li@reedexpo.com.cn

决！是独立个体的价值和不可剥夺的权利与政府管控的对决。你来选择。

在第二届大陆会议发表了《独立宣言》之后，美国发起的第一次军事行动是长岛战役，也叫做布鲁克林战役。华盛顿将军带着他的残兵败将越过了东河防止部队进一步出现伤亡，英国人把叛军击溃到了大多数人都以为战争已经结束的地步——就连乔治·华盛顿都感到了绝望。这次从新泽西州曼哈顿到宾夕法尼亚州的传奇大逃亡得以让华盛顿在1776年圣诞节转天在特伦顿的德拉瓦河对英军发起了突袭（实际上，Hessian雇佣军是受聘袭击英军的）。接下来的一周，美国人民在新泽西州普林斯顿的陆地战中大获成功。九个月后，美国人民在纽约州第二次萨拉托加之战中取得了巨大的胜利，1777年的十月初是这场战争的转折点，因为法国（以及西班牙和荷兰）与叛军结成联盟共同对抗他们永恒的敌人——英格兰。

Jefferson认为，人们自治的能力是建立在接受教育并诚善做人的基础之上的（也就是即使没有人监督，也会坚持做正确的事情）。

如果人们颠倒是非地做决定，那么他们的自治政府就会崩溃。

快进到20世纪。在过去的几十年中，我们在电子产品组装业中也经历了类似的转变——从“集中”管理转变成了“个人负责”。也就是用“公司管理”代替了“政府”。如何做到的呢？我们从检查成品质量的生产策略转变成了组装产品时在每位操作工和装配员后面安排一位检验员，以此来强化产品的质量。我们根据统计数据开发出能力过硬的组装工艺，并确定好生产平台以便控制工艺流程。

生产平台是什么？它是工艺、质量管控措施和一名接受过教育的劳动力组成的组合。也

正是这个环节出现了问题。这个组合很大程度上与工厂车间中“未受教育的”操作工和装配员是直接劳动力有关。当故障发生的时候，就需要用到“高级”资源（例如技术员或工程师）了。通常情况下，呼叫高级资源都会不够及时，出现缺陷的产品会移到返工操作员那里。线路内测试（ICT）和自动光学检测（AOI）已经成为了良好（但昂贵）的工具，可以区分出好产品和有缺陷的产品。

一种高等级的生产机器数据交换出现了²，我把它叫做“元工艺控制”。在很多圈子中，这种技术叫做“工业4.0”。它是“主动工艺控制”的衍生技术。它利用大数据、互联网和机器间的交流和理论支持，预先对材料、设备和其他工艺变体进行处理，这期间不需要人为干预。

但是，这些复杂的系统需要劳动力具有高水平的工程技术技能。他不仅要会写代码、还要了解电子产品装配工艺中所涉及的科学理论。这是未来十年里高技术制造和生产要面临的主要问题。所以说，所有的发展都是以教育为基础的。

我认为，当前引发社会焦虑和社会动荡的根本原因不是自动化技术消除了人类的工作。那么到底应该是什么呢？是教育体制没有响应自动化技术创造出的新行业的需求。

然而，这种错误并不只存在于中学和中学以上的教育结构当中。小学（基础）教育正在渐渐减少教授人们赖以生存的基本技能——听说读写。

这些基本技能是中学以上的教育结构（大学）和真正的工作场所（行业）中让个体更加有竞争力的技能，所以必须恢复这些技能的培训。

我们中小学教育体制的社会推广必须要终

止。

在很多情况下（高科技电子产品装配就是一个好例子），不成功的体制都是因为一部分成年人与现实社会脱轨造成的。学生的社会推广和对学校评级的执迷已经成了学校的目标。而现实生活中，取得成功是以听说读写这四项基本技能为基础的。康涅狄格州的高中毕业生甚至连五年级的阅读水平都达不到。而且，50%的高中毕业生都是如此！这些刚成年的年轻人在现实职场中能有什么机会呢？

这又和高科技电子产品的材料成本有什么关系呢？人们通常都是根据自己的利益来做决定的。这是否意味着他们就是自私的，并且会以牺牲大多数人的利益为代价？他们可能会这样，但他们大可不必这样。这就回到了这几个月以来我们在这个专栏里一直反复讨论的问题。把经济这张饼分成3亿3千万个等份比较好，还是推行政策加大这张饼的尺寸比较好？这就等于是要选择让人与人之间具有贫富差距还是让人们一起不富裕。

1620年，朝圣者尝试了“平均主义”的方法，最后失败得一塌糊涂。印第安纳州Harmony人民也尝试过创建一个乌托邦小镇，在那里人们根据自己的能力工作，根据自己的需求领取补偿——同样以失败告终。如今的委内瑞拉，一个石油资源十分丰富但人民却遭遇着饥荒的国家³。

所有中央集权的政府体制都会面临着同样的问题：想要用政府狭窄的漏斗式筛选系统过滤所有的公共政策。历史表明，这种做法永远都不会有好结果。永远不会！尝试这种方式的人最常使用的借口是“集中控制型经济是行得通的，它之所以失败是因为那些领导者不知道实现集中控制经济的最佳方式——但我们知

道！”这种方式最终都会发展成专制、腐败的体制，给人民带来痛苦。

我在上篇专栏中提到过，在与低劳动力价格环境的产品组装进行竞争时，需要解决四个问题⁴：

1. 较低的组装良率会导致昂贵的返工费用，这在劳动力价格高的环境下会造成劳动力成本激增。（在劳动力价格低的地区不成问题，因为返工劳动力成本可以抵消工艺开发不良和管控不当的影响。）
2. 间接成本、一般成本和行政成本更高，从而大幅抬高劳动力销售价格。
3. 材料成本差异——也是一个潜在的大问题。尤其是对于3、4、5级规模的公司运营，这些公司在低劳动力价格地区没有设厂，也无法使用集中采购的方式来平衡批量生产与当地更低的材料价格。
4. 如企业税、关税和法规等政府政策会影响运营成本。

前两项是可控的。但后两个就不可控了。但真的是这样的吗？在为产品生产购买装配材料时，如何消除环太平洋地区和新泽西州Paramus地区的元件价格差异？除非你是1或2级规模的产品装配公司，在全球范围内（包括低劳动力价格区域）都有采购团队负责进货，否则不要犯任何错误，在高劳动力价格市场（比如美国）购买装配材料的成本会高很多。这是为什么呢？2010年的一篇论文解答了这个问题⁵。

解决这种不平等现象有2种方案。一种“不可思议”的方案是在美国竞争性生产0402（英制）/0201（公制）电阻、微型BGA和线路板裸板等。这种方式真的“不可思议”吗？为什么呢？我们会在下个月的文章中详细讨论这一问

题。

你们应该还记得自己总是听到政府应该遵从人民的意愿，“公平竞争的环境”是根据宪法创建的这类说法，另一个方案就是要求我们的政府使用它们的国际影响力。政府就是产生自人民又服务于人民的机构，人民放弃了自己一部分不可剥夺的自由换取了政府有限的权力。在劳动力价格高的环境中组装产品时，中小型高劳动力价格装配公司没有理由应该多支付10%、20%、30%或更多。不要尝试用“运输成本”当借口——它几乎可以忽略不计。你去读一读那篇文章然后来和我讨论。如果能帮我理顺这层关系，那我会十分感激你的。

在理清这层关系之前，计算出总成本中劳动成本的比例就好比是朝风中吐口水或是往海里填沙——都是白费力气。

我们怎样才能让政府去考察对材料成本的操控？只有一个方法——组织人员并进行游说。也许电子产业联盟（EIA）就是代表电子产品装配公司去行动的好方式。但他们在2011年就停止运营并解散了。ECA（电子元件联盟）的职责是开发无源元件的标准。它们和NEDA（全国电子产品经销商协会）合并后成立了ECIA（电子元件行业联盟）。当然，负责有源电子元件标准制定的是JEDEC（电子元件工业联合会）。这些都是以技术标准为基础的组织，不会涉及到业务问题。也许IPC（被牵扯进了无铅争议当中）是最大的希望。或者我们需要成立一个新的游说组织。这不是个简单的任务，因为像汇率操纵这样的现象也在全球材料定价中发挥了一定作用。

社会非常需要听说读写技能十分优秀的人才！你认识这样的人吗？

至少我是这样认为的。你怎么看呢？我很

愿意听一下你的想法和观点。PCB

参考内容

1. K. Sale, “Rebels Against The Future—The Luddites and their War on the Industrial Revolution: Lessons For The Computer Age,” Addison-Wesley, 1995.
2. T. Borkes, L. Groves, “Reducing Labor Content as a Strategy to Improve Competitiveness: An Analysis that Addresses the Value of Designing for Automation and an Empirical Analysis that Exploits the Automation using Meta Process Control,” SMTA International Conference Proceedings, Chicago, Illinois, September 30, 2015.
3. O. Hernandez, M. Castillo and D. Bloom, “Venezuelan food crisis reflected in skipped meals and weight loss,” CNN, February 21, 2017.
4. T. Borkes, “Toward a New Organizational Model that Embodies Logic, Cost-Effectiveness and Customer Service, Part 4 (Conclusion),” SMT Magazine, March 2017.
5. T. Borkes, “Electronic Product Assembly in the Global Marketplace: The Material Piece of the Competitive Puzzle,” SMTA International Conference Proceedings, Orlando, FL, October 2010.



Tom Borkes, Jefferson项目创办者，也是即将成立的Jefferson Institute of Technology创始人。联系Borkes请[点击此处](#)。

Global Wisdom · Local Presence
智慧大汇 实地创成



**全球最具代表性的线路板及
电子组装行业采购及信息交流平台！**

- 规模再度打破历届记录，逾2,600个展位，三馆齐开，共计超过52,500平方米。近550家国内外展商，一站式呈献业内革新及领先的产品及技术方案
- 创新推出与香港生产力促进局合办的香港展团，助您认识更多香港线路板厂商的产品技术及未来发展动向
- PCB设计大赛及PCB设计研讨会将再度举行，为PCB设计师提供展示技能及技术交流的机会
- 其他精彩活动如国际技术会议，助您掌握行业知识；欢迎晚宴、高尔夫球公开赛，助您搭建商贸人脉，促进行业交流及合作

观众预先登记，享免费及便捷入场！

请即到官网www.hkpcapc-show.org登记！

扫一扫！
关注展会官方微信
获取最新资讯



2017.12.6-8 中国深圳会展中心
1、2及4号展馆 www.hkpcapc-show.org

2017 HKPCA & IPC Show

主办单位：

HKPCA 香港线路板协会
黄敏华小姐
T: (852) 2155 5099
E: secretary@hkpcapc.org

李明宇小姐
T: (86-755) 8624 0033
E: amandali@hkpcapc.org

IPC国际电子工业联接协会
李金山先生
T: (86-21) 2221 0072
E: chuckli@ipc.org

参展查询：

承办单位 — 柏堡活动策划
中国 — 陈涓女士
T: (86-20) 133-6057-8272
E: may.chen@baobab-tree-event.com

香港及海外 — 刘美儿女士
T: (852) 3520-3612
E: faye.lau@baobab-tree-event.com

主办单位

HKPCA
Hong Kong Printed Circuit Association
香港线路板协会

IPC

承办单位

BAOBAB TREE
柏堡
柏堡活动策划

电路板故障 谁之错？



by **Gaudentiu Varzaru**

Politehnica University of Bucharest

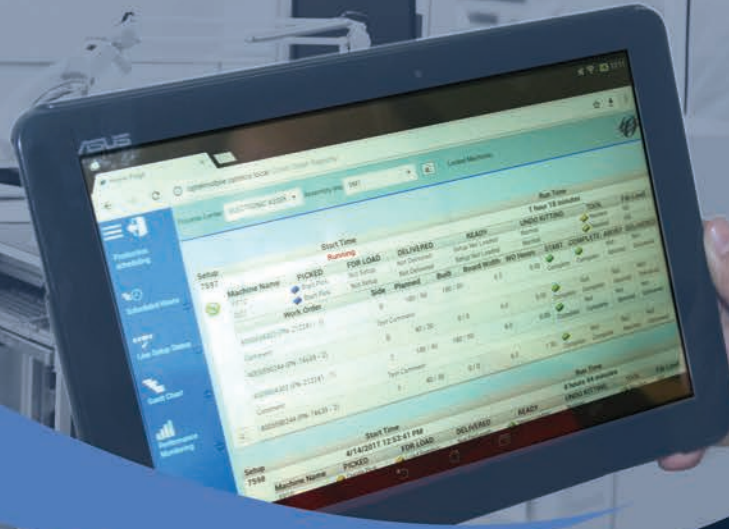
不久前，我对编辑Andy所做的“电路板故障，谁之错”这一问卷调查进行了回答。当我回答第一个问题——如果电路板在实际使用中发生故障，通常会是谁的过错？令我失望的是，该选项只能单选而不能复选。我不想把任何电路板的故障都怪在设计师身上，Andy是想让我选一个被责难最多的对象吗？

PCB设计师就像魔术师那样——他们可以从一张纸开始实现一个想法，并且他们当中的许多人也是产品的创造者。设计师创造

了很多就业机会。他们的项目可能会存在不足，但我不会把任何电路板的故障都怪在他们身上。对于一个全新的产品来说，设计师在其生命周期上迈出了第一步，因此他们通常可能位于被指责对象的首位。设计师是会犯错，但有时他们的错误在于过于信任那些执行后续工作的人。

我认识一位美国企业家，他在波兰开设了一家PCB设计机构并聘请了制图员和架构设计师，但工程师的数量并不多；他很高兴在罗马尼亚能够找到许多电子工程师，然而

工业4.0近在眼前 实时移动端生产控制， 尽在Optimal电子！



创新软件解决方案的全球供应商

致力于改善电子组装领域的生产力，实时控制和可追溯性
先进且独特的动态生产计划，提供即时的生产改进，
更可实时移动端生产控制Optimal提供真正的精益制造环境
投资回报率超高！

100%是必须的！

保证100%组件可追溯

符合第4级IPC-1782可追溯性标准。

“Optimal电子通过不断推出创新的功能和提供卓越的技术支持，不断刷新其在我们脑中的印象。”

- National Instruments



OPTIMAL ELECTRONICS

Optimal Electronics, 13915 N. Burnet Road, Suite 312, Austin, TX 78728
Phone: (512) 372-3415, www.optelco.com, info@optelco.com

否所有的工程师都有资格成为优秀的PCB设计师呢？

一年前，我曾在一家EMS公司工作，在那里，每个项目在被送上生产线之前都会先进行分析。我们发现某些即使是最好且最有创意的电路却不能被制造出来。这是由于PCB设计者作为一个电子工程师，并不熟悉制造流程：他并不了解电子产品制造业所需的技术要求。

这里有个有趣的故事：我认识一位设计师，后来他终于意识到用于限制热量的退热焊盘在回流焊时对于良好焊接的重要性。他的反应是，“哦，原来是这个作用？我还花了很多时间移除这些焊盘呢！”

CAD程序在连接到大片铺铜区的焊盘时会引入导热桥，但设计师却不喜欢这样的外观。这个案例还好，由于设计师在生产订单发出之前先沟通了制造商，因此避免了加工问题的发生。但在其他案例中，问题更为严重。当需要对一个电路板进行装配时，有必要用2个烙铁对焊盘和元件进行手工加热。部分设计师了解该情况（特别是当他们到工厂参观过整个工艺过程后），但也有人会很生气并大声抱怨说，“我会把这个项目送到中国去生产，他们一定能够加工出来！”没错，他们会完全按照所发送的内容来进行制造——但有时设计本身就是错的。

部分设计师乐意将原理图放置在一整张图上。有位设计师表示他了解通过合理的修改，可以减少印制电路板的尺寸，从而降低生产成本。但他却不这样做，“这是军用的，他们不在意成本，因此不用担心板子的尺寸！”

我认为这样一支军队甚至在设计阶段就

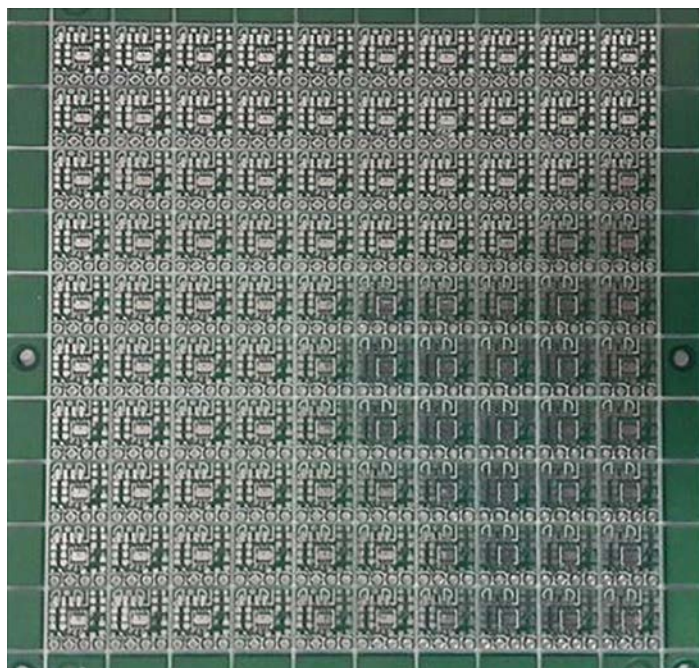


图1：开V型槽的10" × 10"电路板拼板

已经输掉了战争：更多的材料意味着武器将更重，运输过程将产生更多燃料消耗，外观尺寸将会更大，而且会制约用于进一步研发的资金等等。因此，要想成为当今电子产品的专业设计师，仅仅做一个电子工程师是不够的，还需要有相当的技术知识，或者同相关的技术人员合作。这是我们决定将DFM（可制造性设计）课程包含在我们大学电子学课程中的原因之一。

当前，印制电路板制造已变得更为复杂。现在许多PCB有阻抗控制的要求。刚挠结合板比以往任何时候都更为普及，并且我们还看到了玻璃基板PCB和多种金属背板。它们已成为专用的无源器件。某些公司表现尤为活跃，如Würth Elektronik伍尔特公司的芯片嵌入技术，这种技术可以将倒装芯片嵌入到多层结构中。此外，一个装配好的电子组件可以包含上千焊点。

正如我的同事Ioan Plotog曾经说过的那

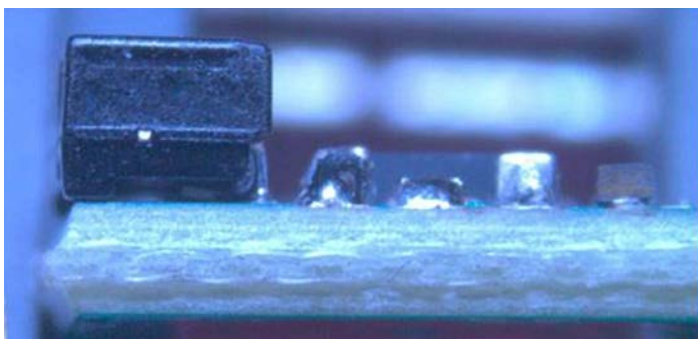


图2：如果使用PCB切割机，元件就会被损坏

样，“焊点是有生命的。”它们并非是一成不变的；考虑到环境条件、不同的压力（机械压力、热压力）和老化作用，它们的外部（锡须）和内部（微观结构）不断发生变化，因此它们的电气、机械和耐热性能都会受到影响。众所周知，ESD（静电放电）可能会在产品上市后的相当长时间内带来麻烦。

在电路板应用过程中，对每个方面的考虑并不总是面面俱到的。例如，零部件供应商或电子装配供应商是否遵守所有避免静电放电的标准？我曾听说一块电路板原本可以在一个支架上正常工作，但当它被移动并插入到几米以外的另一个支架上时就停止工作。这个问题是机电电话交换机的操作员发现的：人在地毯上行走会让人带上几千伏的静电，因此不可以直接触摸电子组件的电路层。电路板的清洗是另一个可能因电化学迁移而产生延迟效应的原因。

有一次，一位客户带来了一块需要装配的面板。该面板是由100片以V型槽划分成10"×10"的小块电路组成的拼板（图1）。为了将焊膏印刷在电路板上，需要先制作一个钢网模版。设计师并没有整个面板的Gerber文件，但有单个电路的。然而，当面板设计完成后，我们发现面板中的尺寸并不能和实

际面板的尺寸相匹配。我们查找了原因，并认为PCB制造商没有根据IPC标准来进行V-CUT拼板；相反，制造商是根据每个电路的有效面积来提取V-CUT间距的。这导致分板必须通过手工完成，以避免元件被切割机切掉。

这是一个可划为PCB制造商所造成失误的案例，原因是其工作人员未遵守IPC-7351A“表面贴装设计和焊盘布局标准”的建议。因此我们大学决定，老师应当将IPC标准（特别是2221、2222、600、610、7351）包含在大学工科学生的课程中。我曾经对青年学生设计师们建议：“不要让别人为你做决定，你需要为厂家提供完整的信息”。

下面是一系列错误的案例：电子模块在用户端进行最后测试时不能正常工作。在对这一情况进行调查后，发现某些印制电路板出现了诸如断线和过孔电镀不良等缺陷。电路板没有任何飞针测试过的痕迹，因此可以得出结论，印制电路板制造商没有进行过电气测试。尽管某些板子有缺陷，但仍被用到

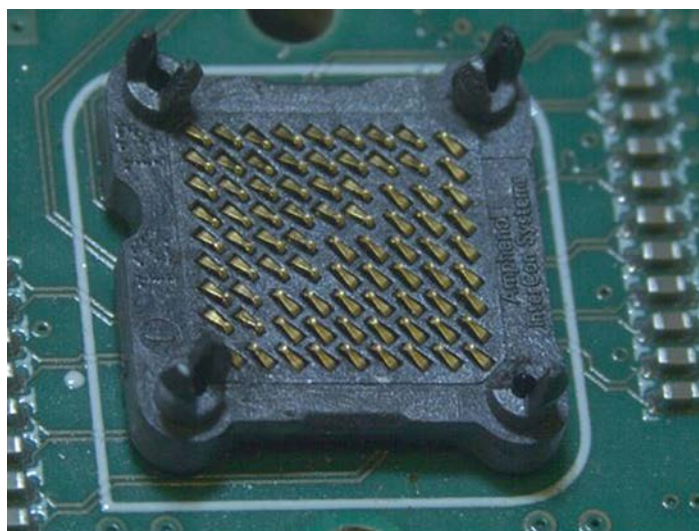


图3：BGA（球栅阵列封装）插座

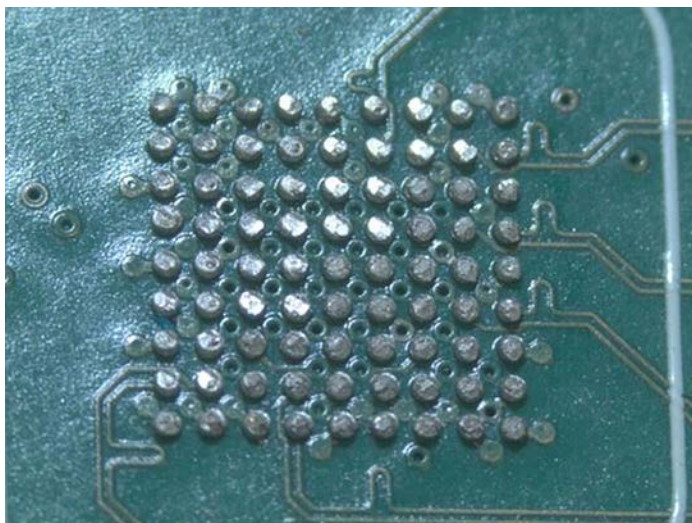


图4：焊膏熔化并与插座上的焊球形成连接



图5：焊球在哪里呢？

了产品中。随后，制造商一致认为是他们设在中国的电子组装厂没有把工作做好。这是第一个错误：PCB制造商没有遵循测试程序，电子组装生产商的质检部门也没有检查来料裸板，这是由于他们太过信任韩国PCB公司产品的质量。第二个错误是：电子装配制造商再一次没有遵循测试程序。他们组装了所有的板子，在经过一次常规的光学检查后就得出结论：所有的部件都是正确焊接的。PCB设计师没有为这些装配中的电子组件提供测试方法，因此EMS公司在没有进行测试的情况下，仅仅对焊点进行光学检测后就交付了这些电路板。第三个错误是：客户没有向EMS公司交付电路板的任何测试方法。这些有缺陷的电路板无法得到令人满意的修复，因此上面所有的电子元件（总成本超过1200美元）都报废了。

而另一系列错误的示例为：当试图对BGA插座进行维修时，它很容易从PCB板上脱落下来（图3）。在同一个电子组件的12个插座中，有4个存在这样的问题。通过对电子组件上走线的观察可以发现以下的错误：一个客



图6：这个新的元件是良品还是次品

户（也是设计师）向EMS公司下了一个十分昂贵的电路板订单，并提供了除一个带1156个球状引脚的FPGA器件以外的所有元件（经销商无法将该FPGA器件和元件清单上的其他元件一起提供）。这是第一个错误：装配的电路板没有完整的元件清单。

考虑到FPGA的组装需要进行3次回流焊过程，EMS公司的技术人员会利用无铅焊膏将电路板的一面先组装起来，而其他部分利用锡铅来进行组装。他们认为，在第二次回流

焊过程中，电路板第一面的焊点不会熔化，并且元件不会掉落在烘箱中。这是第二个错误：他们把焊料合金SAC与SnPb混合在了一起（FPGA含有SAC合金焊球）。为了将FPGA焊接到具有18层的FR-4电路板上并采用上下两面贴元件的方式，装配过程引入了无铅焊接温控技术。热处理过程是在SMT返修站上完成的，并利用热空气和红外线分别进行正面和背面加热。

从本质上讲，热效应会对FPGA封装附近的元件带来影响，板子上包含若干个BGA插座。由数据表可知，这些插座含有SAC焊球，但它们之前也是用SnPb合金焊接过的。焊膏熔化后形成了与插座焊球的连接（图4）。然而非常奇怪的是，插座的弹簧上几乎没有留下一个焊球（图5）。焊球看起来似乎没有正确地连接到插座的弹簧上。这种分布问题是造成电路板故障的另一个原因。

当一系列错误发生时，10倍规则（若不在现阶段发现问题的话，在下一生产阶段发现该问题的成本为当前的10倍）就开始起作用了。以上是对此问题的说明。

你可能会认为这些都不足以回答Andy所

列出的简单问题，这是由于在此情况下，电路板还没有交付给用户：这一切都发生在生产阶段。此前，当由德州仪器公司制造的巡航控制失效开关存在问题而导致安全气囊系统缺陷迫使日产公司从市场上召回汽车时，会是谁的过错呢？PCB设计师？电子组件制造商？汽车制造商？还是所有人？

尽管工作人员采取了多种设计上的措施（包括零缺陷设计和六西格玛设计方法），那么为何这些错误仍然会发生呢？从根本上说，规则是对人而言的，需要所有人遵守。

我读过一篇专栏文献，作者认为实现机器人化是将电子信息产业重新带回美国的最好方式，如果发生这种情况，这些错误将会消失吗？

我认为不一定——如果机器人是由人类控制的话，这还会应验一句古老的谚语：“人无完人”。PCB



Gaudentiu Varzaru是布加勒斯特理工大学研究员，同时也是TIE PCB设计研讨会事务经理。

伍尔特电子和奥迪签署 Formula E 赛事的新合作伙伴协议

瓦尔登堡（德国），2017年10月23日 – 从 ABT Sportsline 成立 Formula E 车队伊始，伍尔特电子便一直是该车队的技术合作伙伴。现在已官方确认：在奥迪接管由FIA Formula E 世界冠军 Lucas di Grassi 领导的该车队后，伍尔特电子已经成为以奥迪 Sport ABT Schaeffler 命名的新车队的



技术合作伙伴。新伙伴关系协议由 AUDI AG 的赛车运动主管 Dieter Gass 和伍尔特电子的三位总经理 Oliver Konz、Thomas Schrott 和 Alexander Gerfer 于

2017 年 9 月 27 日签署，作为在诺伊堡的首个纯电动赛车团队的高端制造商独家团队展示的一部分。阅读原文请[点击这里](#)

因果电源平面模型

by Istvan Novak

Oracle

因果和频响相关模型及仿真对如今的高速信号完整性仿真非常重要。但因果模型对电源完整性仿真也是必要的吗？进行信号完整性眼图仿真时，要界定源信号，如果为无源通道使用正确的因果模型，将会获得正确的波形和眼图减小，它们体现出了来自自主通道的失真和来自耦合通道的噪声。

眼图闭合程度会随仿真波形的具体信息而不同，这时无源元器件模型的因果关系就尤为重要。在波谱另一端进行负载点PDN仿真时，目前因果关系就不那么重要，不是因为不关心结果的精度，而主要是因为对激励信号、负载在各个时间点所要求的电流了解得不够。做SI-PI协同仿真时，包括PDN模型并要求好的因果模型是这些未了解的领域之一。例如，由于存储器信号上的同步开关噪声和PDN噪声，想要仿真眼图闭合时，存储器激励信号是由我们设置的，因而为了获得精确的结果，为PDN采

用好的因果模型是明智的。本文将详述达到这个目标的关键点。

对于任何互连，在特殊应用中，如其没有延迟(用专业术语来讲，不是电气短路)，就需要采用仿真模型，该模型不仅要描述其互连阻抗，还要描述其传输延迟。从集总电路推断，串联电感和并联电容的级联单元是模拟阻抗和延迟的简单而有效的方法。图1给出的简单梯形电路可用于仿真封装引线、连接器插针、导体走线及线缆的近似行为。

该模型用50欧姆的特征阻抗和每级150ps延迟，三级共450ps延迟代表无损耗的互连。

如果通过该电路的信号等效上升时间远比一级延迟时间长得多，则该模型能够正常工作。如果只想精确仿真通过该电路信号的上升时间，这个比值要低至3到4。如果需要整个波形的良好精度，比如达到1%时，比值需要达到10到20。如果采用更严格的精度估值20，

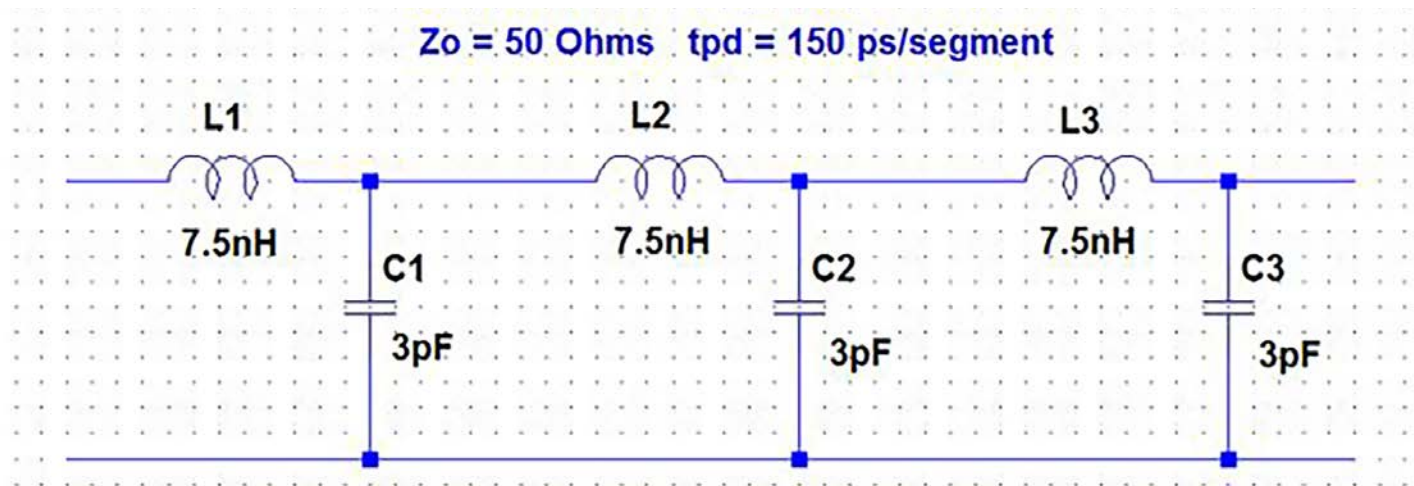
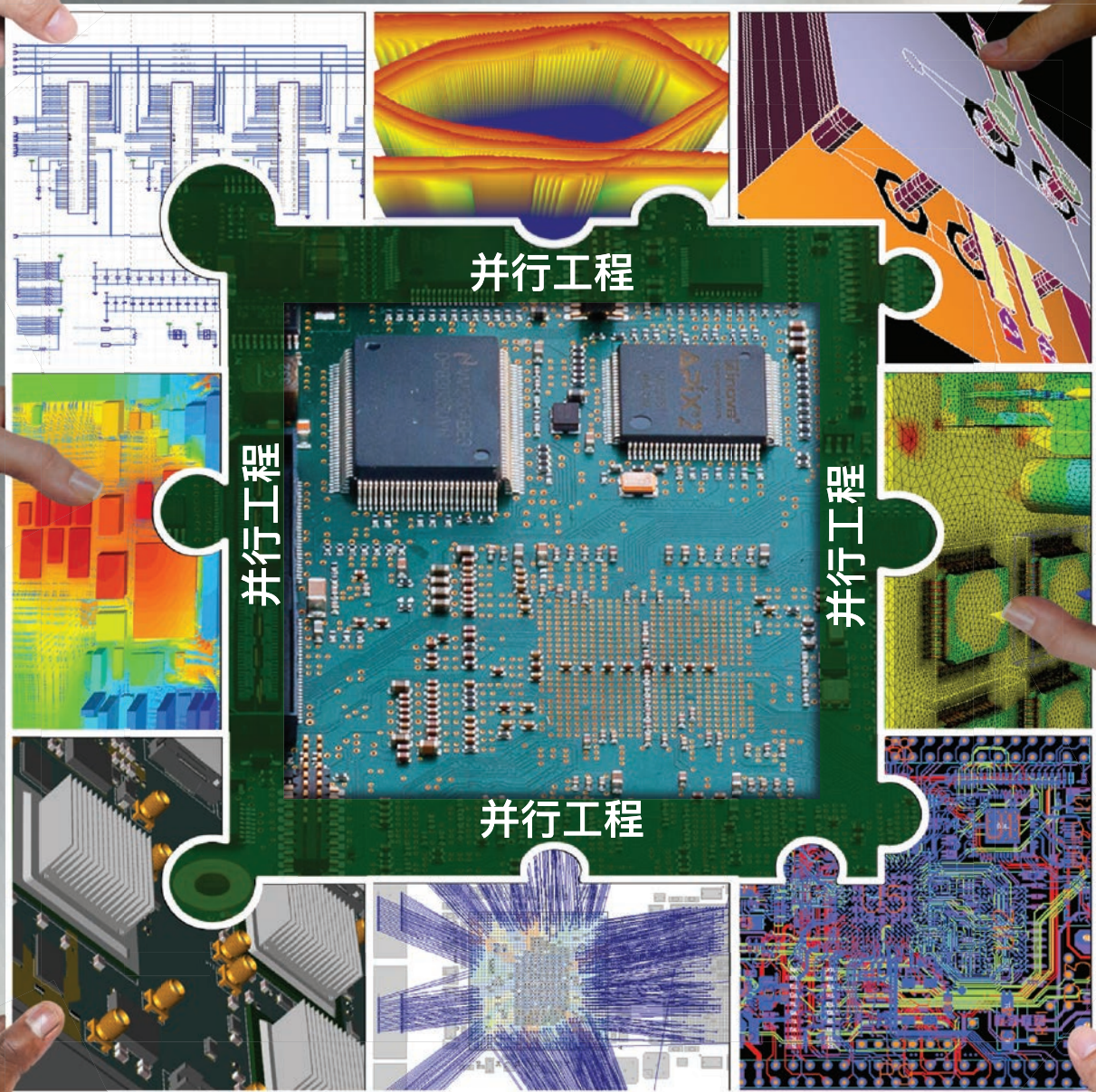


图1：理想的一维LC梯形电路

PCB系统设计竞争优势



©2017 Mentor Graphics Corporation. All Rights Reserved. Mentor Graphics is a registered trademark of Mentor Graphics Corporation.

Xpediton® 并行工程|当今的PCB系统级设计，需要新的方法和技术来管理不断提升的复杂性。从概念到制造，实时并行工程能加快您的产品开发过程，提高设计质量并降低成本。市场领先的Mentor® Xpediton瞄准企业协作流程，提升您的竞争优势，可缩短高达70%的设计周期。了解更多信息，请访问: www.mentor.com/pcb/xpediton

Mentor
A Siemens Business

通过该模型信号的上升时间应该为 $20 \times 150 \text{ ps} = 3 \text{ ns}$ ，或更长。这样就将带宽限制为了约100MHz。如果需要更大的带宽，可按比例放大L值和C值。

例如：当 $L = 0.75 \text{ nH}$ ， $C = 0.3 \text{ pF}$ 时，将生成一个带宽为1GHz的50欧姆互连模型。但如果我们需要同样450ps的端到端延迟，我们将需要再翻10倍，即30个级联单元。该模型电路很简单，任何电路仿真器都会用它，而且为了同时达到高精度和高带宽，可能用要很多电路节点和相当长的运行时间。当然，为了达到图1理想的无损耗状况，我们只需要使用具有所要求的特征阻抗和总延迟的单个SPICE TLine要素，但这种方式会失去横向连接(更多内容参见^[1])

封装或连接器引脚、导体走线及电缆是一维传输线，大多数信号只能沿着导体传输。电源平面是二维传输线：任何信号(主要是电源噪声)会在电源平面上向任何方向传输。为了针对这种二维特性建模，会采用图1的梯形等效电路并把它转换为二维栅格电路。图2给出

了概念图。

栅格中的每个子电路都是图1中的一个LC段，其具有适当的L值和C值。参考资料2^[2]解释了子电路要素值的计算。如果平面轮廓或层内的槽/切口，不是近似于矩形形状，为了采用尺寸可变的栅格单元^[3]，仍可延用相同栅格的概念。基于栅格等效电路的仿真模型可提供每个电路节点的结果；在电路节点之间，需要依靠插入节点。或者，为了简单的层外形，也可使用分析公式仿真电源平面上任意点的自阻抗和传输阻抗^[4]。

当然，目前已有大量可仿真二维结构的商用2.5D工具^{[5][6][7]}。也可使用3D工具，但是使用这种方法电气仿真很大的结构不太可行。

再来看因果关系：图1中的模型具有完全的因果关系。但它不仅带宽有限，而且还只代表无损耗的互连。这意味着没有代表导体损耗的串联阻抗，没有并联导电可以捕获介质损耗，因此，容抗值和感抗值是与频率无关的常数。如果我们要具有因果关系的损耗模型、需要用RLGC网络表征每个单元，而这其中的4个

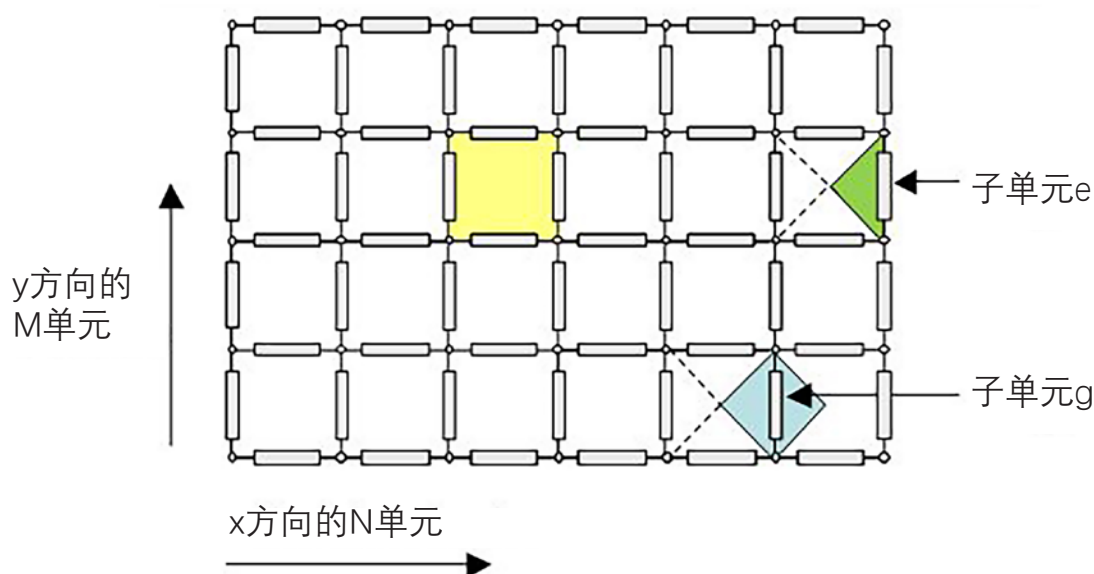


图2：仿真一对矩形电源平面的二维SPICE栅格网络

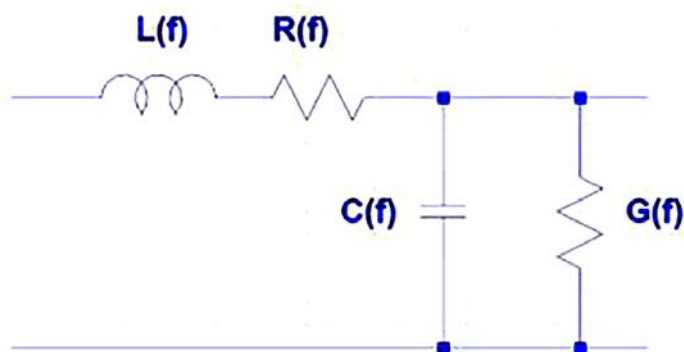


图3：通用且具有因果关系、有损耗的互连模型单元

参数都是与频率相关的。

对于频响电容 $C(f)$ 及电导 $G(f)$ ，我们可采用一个具有因果关系的介质模型，例如宽带多极Djordjevic-Sarkar模型^[8]。可从层压板数据表中查找获得材料常数或通过测量获得^[9]。例如，在数据表中^[10]，一块4mil的玻璃增强FR406芯层压板，在1GHz时 D_k 和 D_f 值分别为3.95和0.0161。如果选择1mil的非增强HK04J25聚酰亚胺层压板^[11]，在1GHz时， D_k 和 D_f 值分别为3.5和0.005。如果一个单元电

源平面模型代表1平方英寸，1GHz时，FR406层压板模型的电容为226pF，电导为0.022815 S；1GHz时，HK04J25模型的电容为800pF，电导为0.0257S。对于因果模型，我们需要这些参数为频率的函数，可依据所选择的宽带多极点模型迅速计算得出这些参数^[12]。

图4和图5给出了对于FR406和HK04J25层压板作为频率函数的因果介电参数。在2张图中，左图中的红点均表示数据表中给出的值。

为了获得等效电路的串行单元，可用电源平面的DC薄膜电阻和渐近高频扩展电感开始。DC薄膜电阻取决于导体的厚度和导电性。

假定每层都是使用1盎司(30 μ m)的纯铜，每层电源平面内每平方英寸的薄膜电阻约为0.6毫欧姆。每毫英寸介质厚度的高频扩展电感约为33pH，对于4mil的FR406，高频扩展电感则为132pH；对于1mil的HK04J25层压板，高频扩展电感则为33pH。注意，阻抗在0频率下是给定的，但在一定频率下电感的起始点是

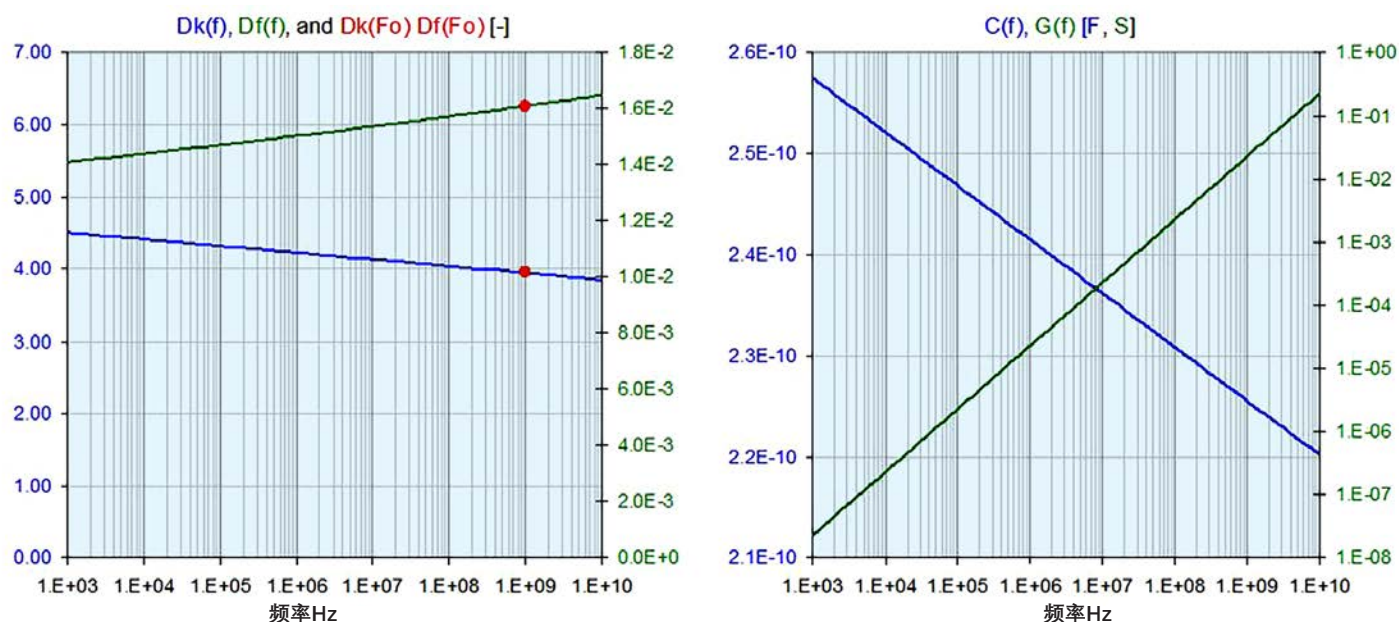


图4：FR406， $D_k(f)$ 和 $D_f(f)$ 为频率的函数(左)，1平方英寸层压板上 $C(f)$ 和 $G(f)$ 为频率的函数(右)

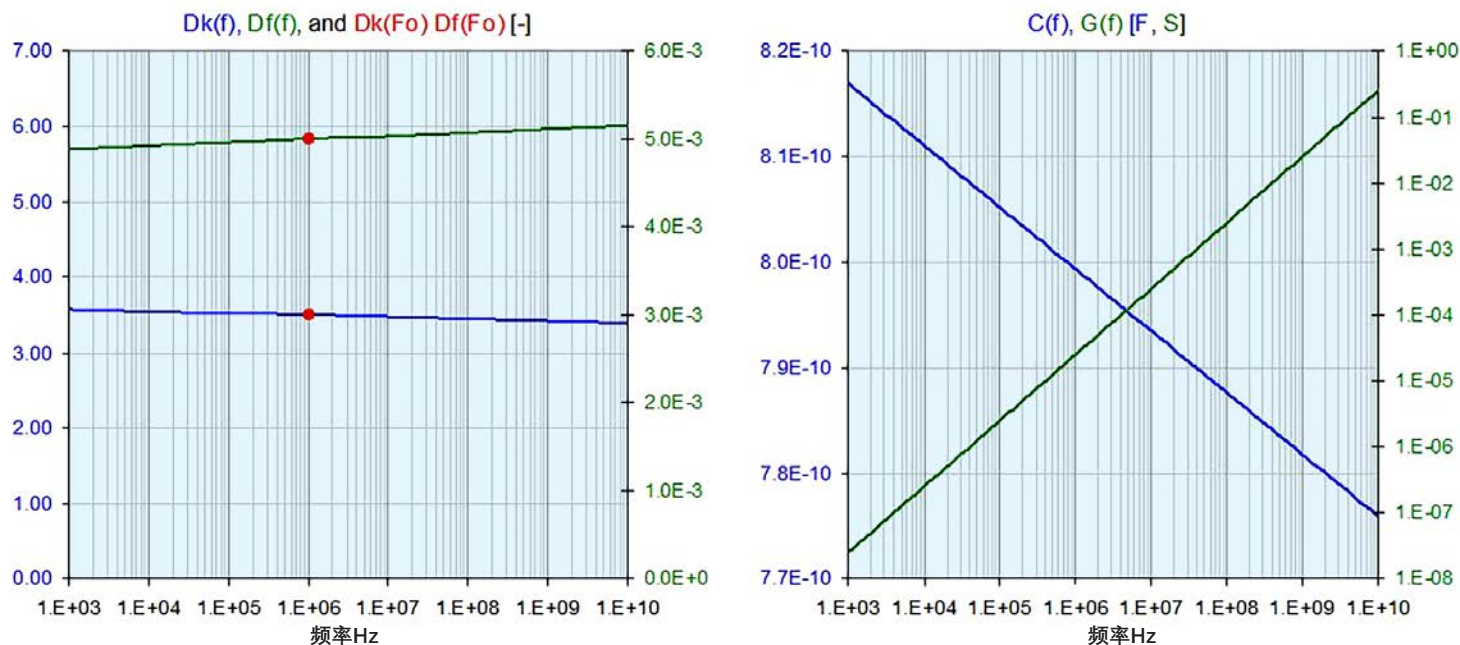


图5：HK04J25， $D_k(f)$ 和 $D_f(f)$ 为频率的函数(左)，1平方英寸层压板上 $C(f)$ 和 $G(f)$ 为频率的函数(右)

计算获得的。该计算假定在DC时电流均匀地垂直穿过电源平面厚度(大趋肤深度)，但在一定频率下，电流只流经电源平面表面(很小的趋肤深度)。

在瞬态频率下，穿透电流取决于趋肤深度与导体厚度之比。在每个频率下都能计算出一个有效的层间隔，它是介质厚度、上层和底层等效层厚度值之和。经过类似的计算也可获得电源平面上的AC阻抗。如果需要，也可加上表面粗糙度的校正。

形成的因果栅格模型可在电路仿真器内被仿真，该仿真器采用频响元器件。但很遗憾，原来的免费Berkeley SPICE没有这个选项。如果我们只需要AC仿真，那么有一个很简单的办

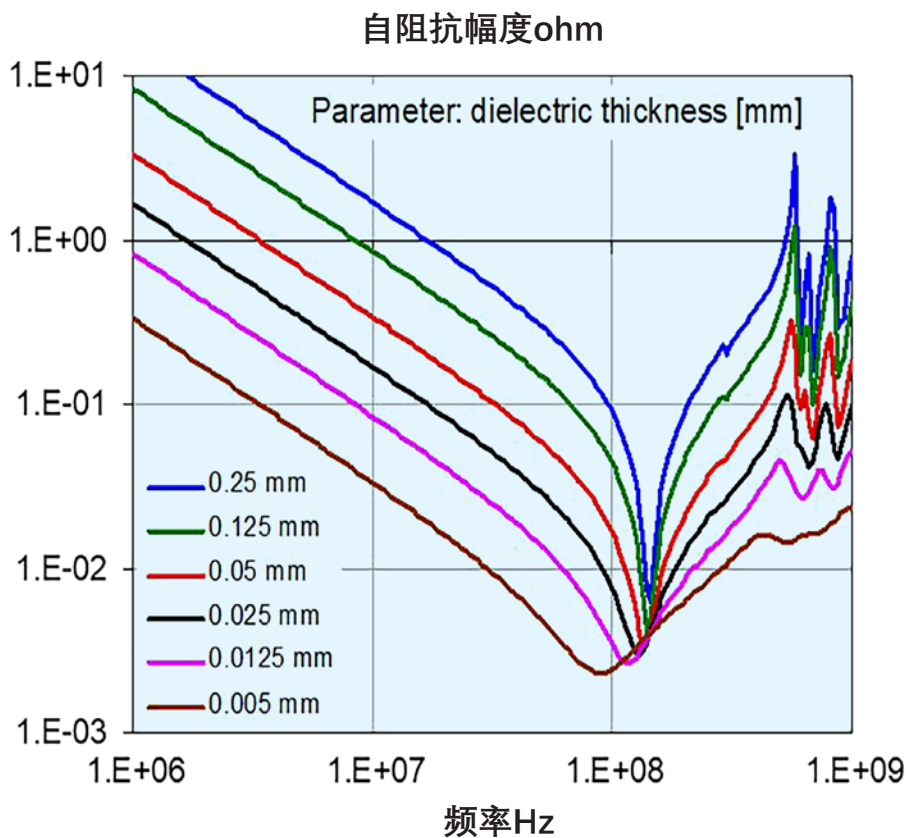


图6：1盎司铜层之间的10"×10"FR-4介质片中心自阻抗的大小，参数为介质厚度。

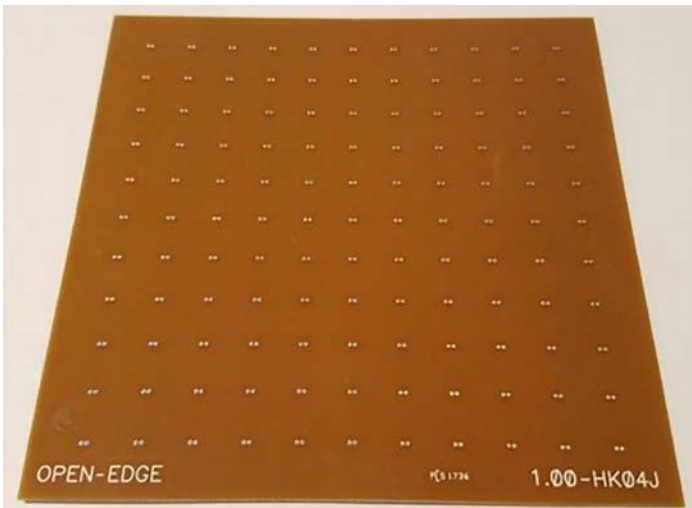


图7：6"×6"层压板测试板，由杜邦公司提供

法。我们能够分别计算出每个频率点的实际RLGC值，然后在这些频率下分别运行SPICE AC仿真。从输出文件中，就可以把全部频率相关因果响应整合到一起。

为了说明因果频率相关电源平面模型的潜力，图6指出了损耗因果模型如何获得在层压板变薄时，电源平面谐振模式下的渐进抑制。可以看到，如果电源平面间隔为10mil(0.25 mm)，在谐振频率下，阻抗振荡是很严重的；当层压板变为1mil或更薄时，阻抗振荡明显减少。当信号孔穿过这些电源层-接地层孔隙时，正确地获得电源平面谐振的频率和幅度就变得尤其重要了，特别是为了SI-PI协同仿真，把电源平面模型和信号互连结合在一起的时候。

下期将介绍不同层压板的不同测试板仿真数据和测量数据之间的相互关系。图8的板子由杜邦公司提供。6"×6"开边板，其层压板为1mil的HK04J25，铜厚为1盎司。

所以，下次你可用所包含的PDN效果进行存储器眼图仿真，确认模型具有因果关系并且工具可适当操作这些模型。PCB

参考资料

1. [“Be careful with Tlines in plane models”](#)
2. [“Simulating Planes with SPICE”](#)
3. “Simulating Complex Power-Ground Plane Shapes with Variable-Size Cell SPICE Grids,” 11th Topical Meeting on Electrical Performance of Electronic Packaging, October 21–23, 2002, Monterey, CA
4. Istvan Novak's [home page](#)
5. [Cadence Design Systems](#)
6. [Ansys](#)
7. [Mentor](#)
8. “Wideband frequency-domain characterization of FR-4 and time-domain causality,” IEEE Trans. Electromagn. Compat., vol. 43, no. 4, pp. 662–667, Nov. 2001.
9. “Frequency domain analysis and electrical properties test method for PCB dielectric core materials,” DesignCon 2003 East, Boston, MA, Jun. 2003.
10. [Isola](#)
11. [DuPont](#)
12. Istvan Novak's [home page](#)



Istvan Novak博士是Oracle公司的著名工程师，从事中端服务器信号及电源完整性设计及新技术开发。拥有25项专利，他还是《电源分布网络的频率-时域特征描述》的共同作者。如想阅读本专题系列的往期文章，可点击[此处](#)。

从S参数角度看信号完整性

by 黄刚

深圳市一博科技有限公司

随着速率的不断提高，信号能够在链路中传输的难度越来越大，信号质量会不断下降，我们把高速信号在传输中遇到各种问题统称为信号完整性问题。通常我们认为信号完整性问题主要是从时域上去衡量，通过对波形质量的判断，我们把信号完整性问题分为以下几类：反射、串扰、振铃、地弹。另一方面我们在高速链路的表征上，人们又习惯使用S参数的形式去衡量一个通道的优劣，包括了回波损耗、插入损耗、串扰等指标。那么频域上的各种损耗的表征和比较直观的时域波形或眼图之间有什么关联呢？用时域的波形来判断信号质量的确很清晰，然而波形却不容易给我们有效的优化手段。因此本文着重介绍如何使用频域的S参数来分析问题，看看从S参数角度去看信号完整性问题，

能否得到关于链路通道更多的信息。

从时域推导S参数损耗

图1是对一个两端口的S参数的表征过程，通过测量入射波形和反射波，从而计算出回波损耗 S_{11} 和插入损耗 S_{21} ，然后用dB值进行表征。

因此当我们看到一个链路的损耗如图2时，其实我们可以用时域的方式去推导它。

我们知道损耗曲线就是通过发送不同频率的正弦波，然后去计算反射波、传输波与入射波的比值得到的，假设如图3所示分别发送1GHz、3GHz、5GHz的正弦波，幅度为峰峰值2V，那么会得到传输前后的波形如下图3所示。

那么当时域有很多不同频率的正弦波时，

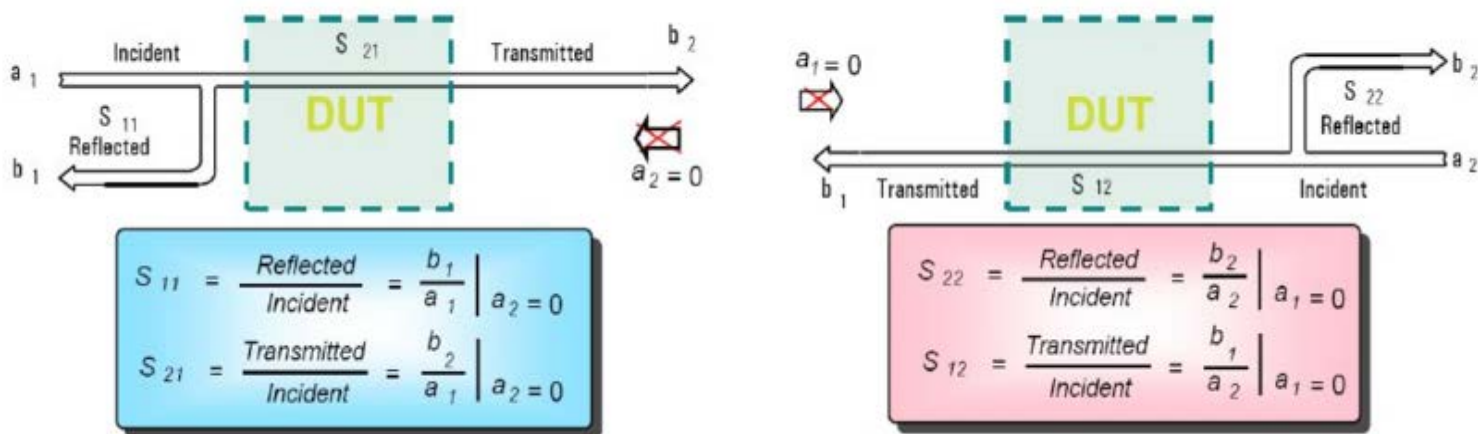


图1：S参数的表征



图2：链路损耗曲线

就能得到很多传输后的波形，同时从图3也可以看到，不同频率的正弦波传输后的幅度是不相同的，而且频率越高的正弦波幅度越小。那么按照图1 的损耗计算公式，如果有很多个传输波形比上入射波形，就会得到上述图2的频域损耗波形了，如图4所示，分别为幅度和dB

的表征。

损耗和阻抗

我们知道阻抗不匹配是影响信号完整性的主要原因之一，它会造成波形的过冲、反射、振铃问题的出现，如果我们仅仅观察波形的话，似乎很难知道链路的阻抗到底是多少，但是从频域S参数的回波损耗去看却可以很方便地估算出链路的阻抗。就好像图5所示一样，我们通过仿真或者测试的手段得到了链路的回波损耗曲线（分别用dB和幅度表征）后，那我们怎么能够推导出链路传输线的阻抗呢？

首先关于输入阻抗 Z_{IN} 有如下的公式1：

$$\text{mag}(S_{11}) = \Gamma(\text{反射系数}) = \frac{V_{\text{反射}}}{V_{\text{入射}}} = \frac{Z_{IN} - 50}{Z_{IN} + 50}$$

然后对于 Z_{IN} 的最大值反映在图5的回波损

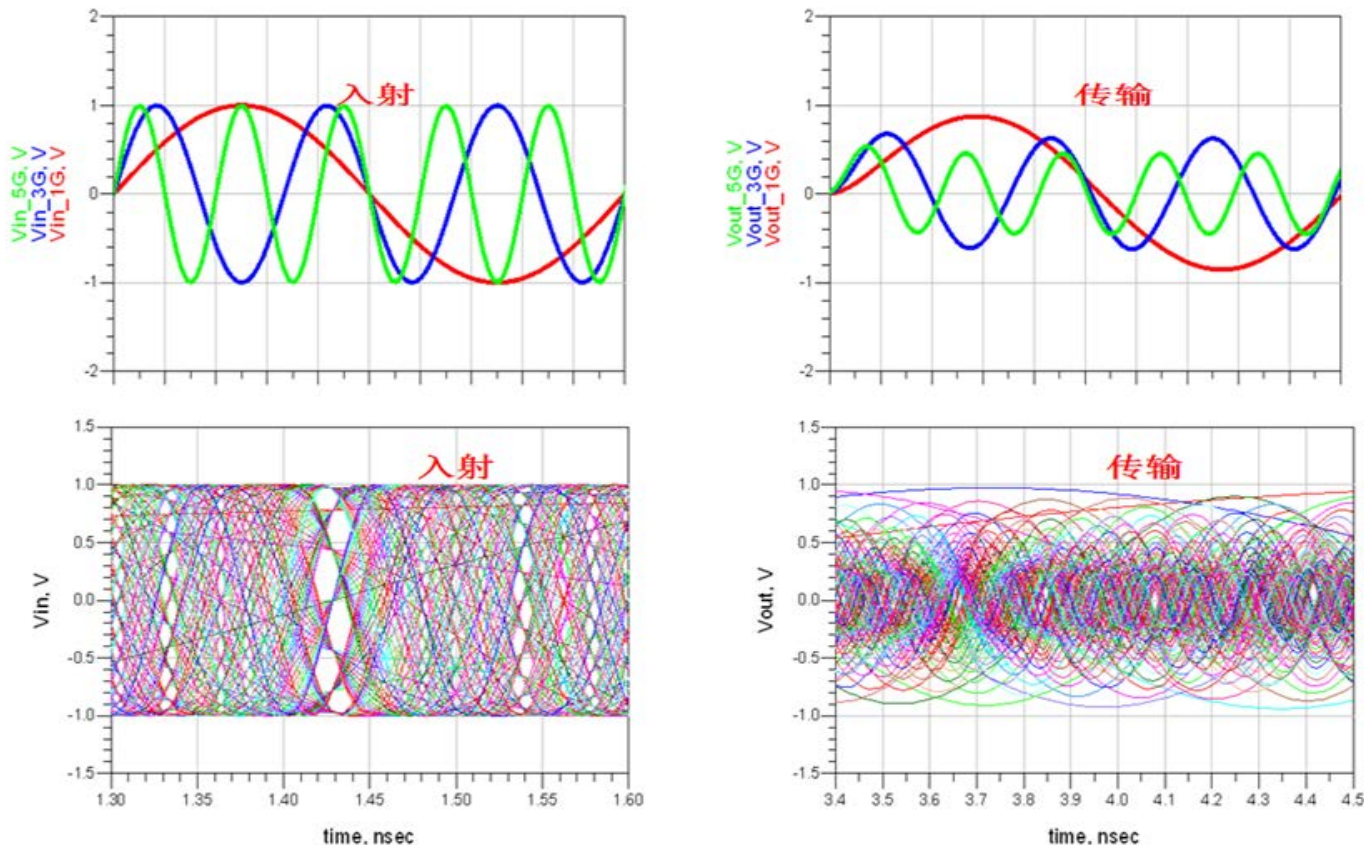


图3：正弦波的入射与传输波形

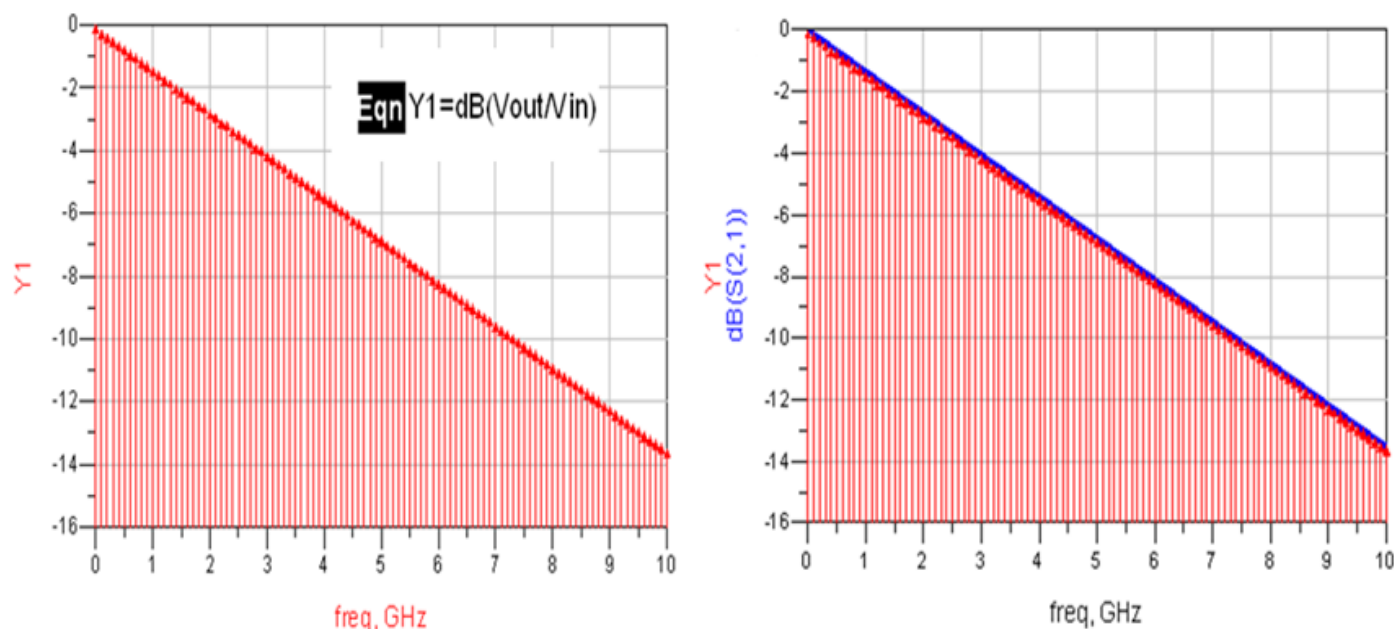


图4：从时域推导频域损耗曲线

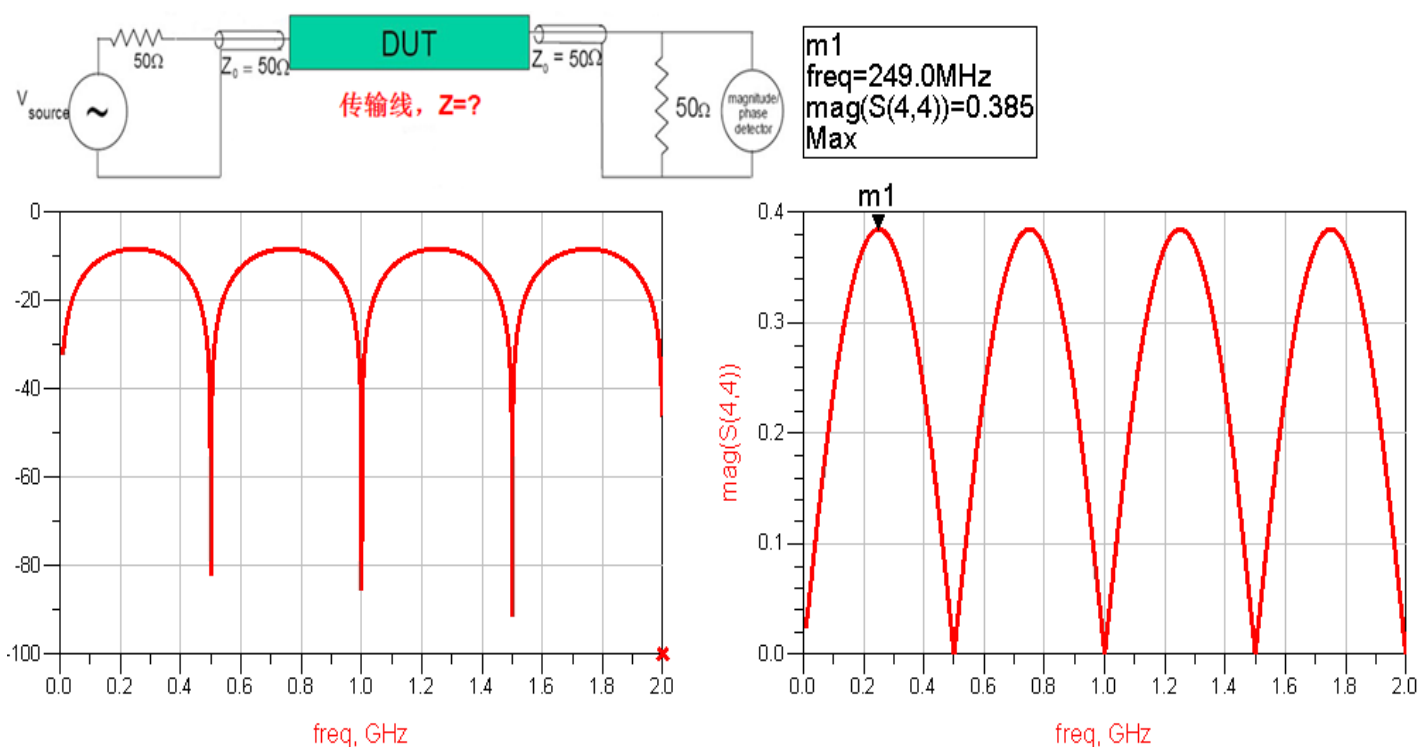


图5：链路的回波损耗推导阻抗

耗曲线上就能看到最差的结果，如图5中m1所示，在249MHz处有回损的最大值0.385。

于是又有下面的公式2：

$$ZIN(max) = ZDUT \times \frac{1 + \Gamma}{1 - \Gamma}$$

因此结合以上两个公式就能得到传输线阻抗ZDUT的公式3：

$$ZDUT = \sqrt{50 \times \frac{1 + \text{mag}(S_{11})}{1 - \text{mag}(S_{11})} \times 50}$$

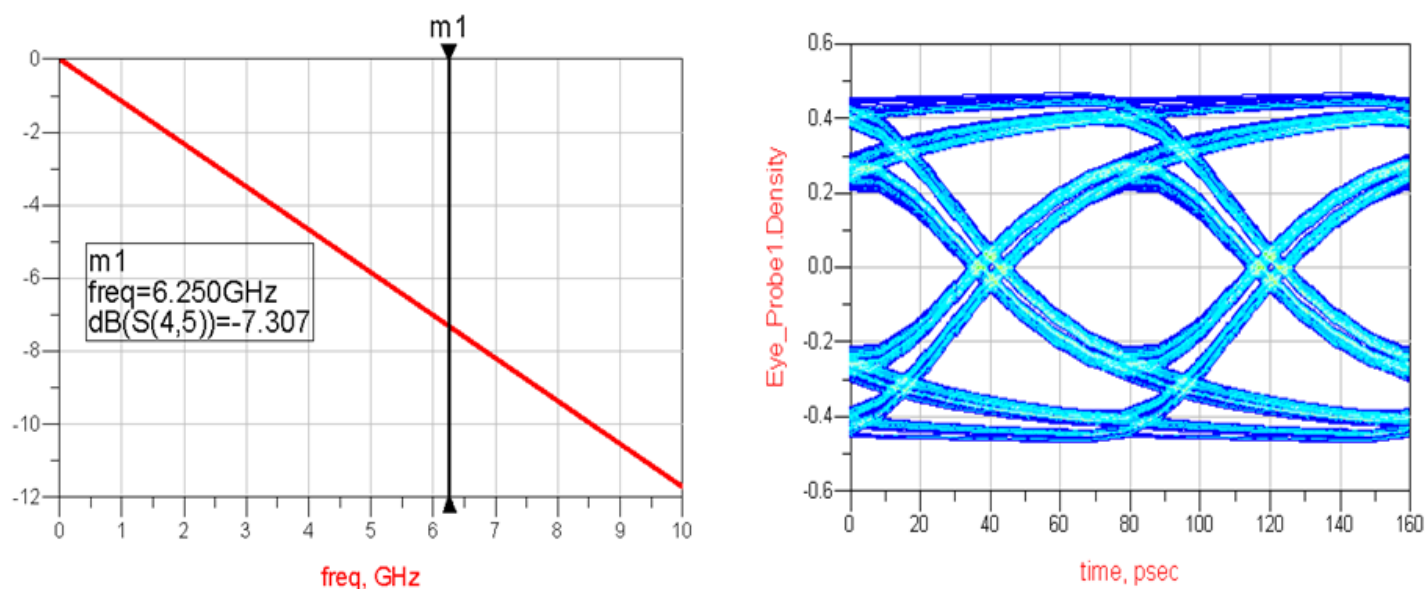


图6：比较理想的损耗和眼图结果

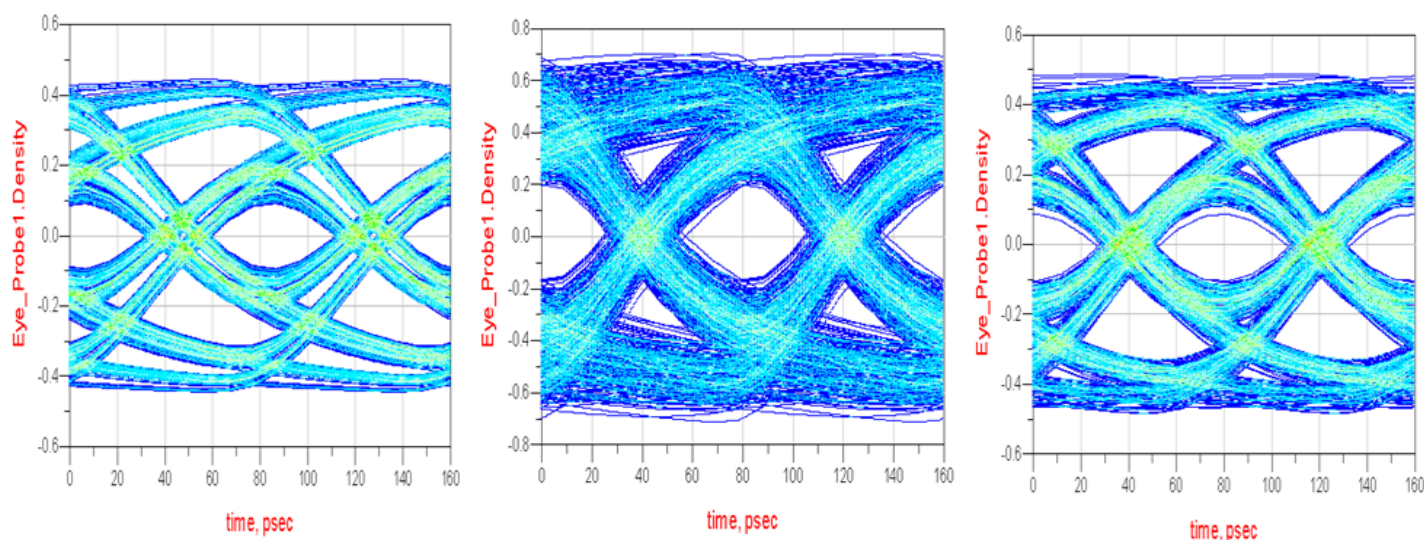


图7：不理想的眼图结果

因此把回波损耗中 $\text{mag}(S_{11})=0.385$ 代入公式就得到了传输线阻抗 $Z_{DUT}=75\Omega$ 。

损耗与波形（眼图）

对于硬件工程师或者测试工程师而言，最直观的判断信号质量好坏的标准还是通过时域的信号质量，也就是波形或者眼图。无论是像DDR这种并行信号的波形或者像高速串行信号

的眼图结果，它们的好坏可以很容易通过相关的电平标准和眼图模板衡量出来。但是如果得到了一个恶劣的时域结果，可能就不是所有人都知道链路哪里需要优化和怎样去优化。时域分析在这个时候就暴露了它的不足，不好的时域波形（眼图）能够体现的链路的设计问题其实不多，这也导致了缺少信号完整性或者高速理论的同行遇到一个较差的时域结果常常

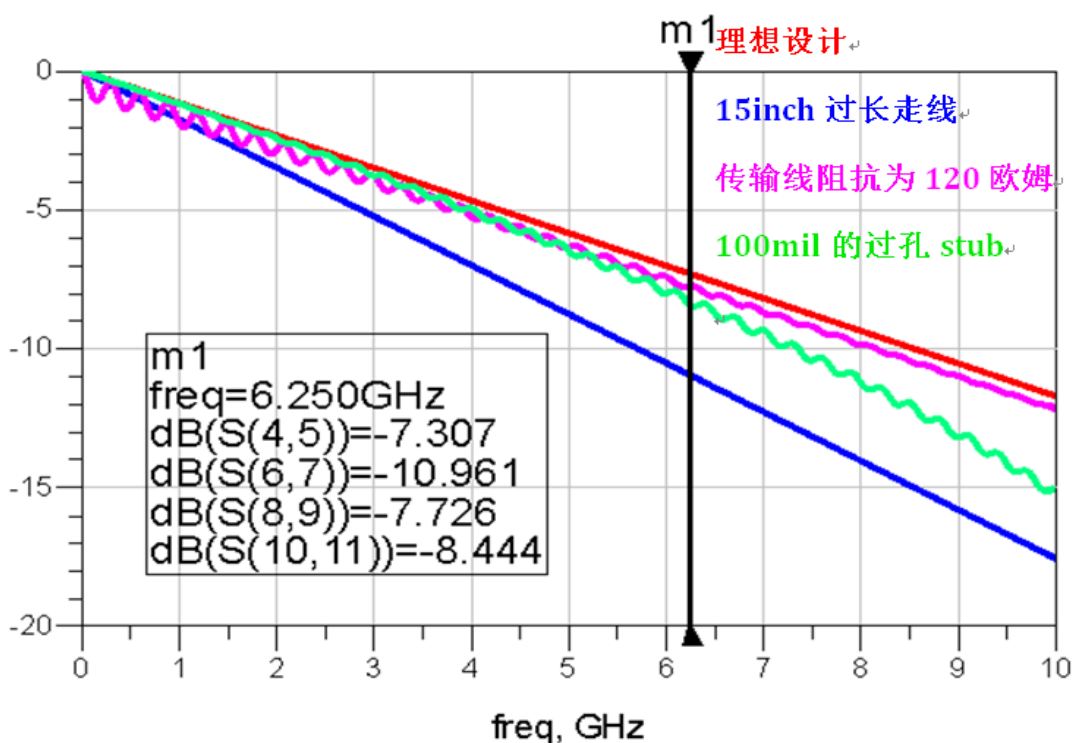


图8：几种情况的损耗曲线

无从下手，很难对PCB链路进行优化。如上文所说，S参数的确可以反映出更多PCB链路的特点和信息，通过对S参数的查看和探究，经常可以得到更多关于PCB链路优化的方向和信息，我们就以下面这个PCB设计仿真比较常见的例子进行说明。如图6所示，我们仿真一个12.5Gbps的高速信号通道，如果该通道传输线的阻抗控制得很好（差分100欧姆），线长在10inch，我们加上收发芯片的模型进行眼图仿真，就能得到一个比较好的眼图结果，通过相关的眼图模板进行衡量，无论是眼高还是眼宽都有很大的裕量，从S参数上看，可以看到此时的损耗在6.25GHz基频处为7.3dB，整个损耗曲线随着频率的升高线性下降，是比较理想的无源参数结果。

然而如果同样的网络，换一个PCB设计工程师进行设计后，在PCB链路处理得不够好的

情况下，我们可以得到像图7这些比较差的眼图结果，眼高眼宽裕量都是比较小，当然我们知道这样的设计肯定导致了比较严重的信号完整性问题，产品的质量和稳定性也是不好的。

如果换作是你仿真或者测试得到了这样的眼图结果后，你能够很快地找到到底PCB链路出现了什么问题导致的吗？这三个不理想的眼图结果无论是眼高还是眼宽都比较接近，前面说到的，从时域上看只

能看到像过冲，振铃，或者眼图闭合的现象，但是原因却不容易定位到，实际上它们都是PCB链路上3种比较典型的链路设计问题导致的，分别是线长过长，传输线阻抗控制不对和存在换层过孔比较长的stub（残桩）。如果从它们的S参数去看的话，我们就能看到它们的差异，如图8所示。

首先，从图8的曲线，至少我们能很清楚的看到几种情况的差异，对于PCB仿真工程师而言，从频域的损耗曲线上能看到的東西就更多了。首先我们对比红色和蓝色的损耗曲线，红色我们知道是10inch的走线，阻抗控制得很理想（100欧姆差分），而且链路中没有换层过孔的stub，因此正如同上面所说的，损耗曲线在整个频域上线性度比较好，没有谐振点出现。而我们看蓝色的曲线，同样它的线性度也很好，也没有谐振点的出现，和红色曲线的

区别仅仅是损耗成比例的增大了，因此我们可以判断出蓝色曲线阻抗同样控制得很好，只是线长过长导致损耗的增加而已。然后我们看粉红色的损耗曲线，和理想红色曲线对比，发现粉红色曲线呈周期的振荡，每个振荡的谐振点频率间隔相同，根据前面对S参数与阻抗的分析就可以判断，最有可能导致这种周期振荡的原因就是传输线阻抗控制得不好。最后我们分析绿色的损耗曲线，我们能看到似乎也是周期性的曲线振荡，但是另外还有一个更明显的特点，就是越往高频时，有一个很迅速的非线性跌落，这种比较窄带的跌落通过是由于链路存在分支导致的，因为有分支，在分支反射位置才会出现波形相反相位的叠加，从而导致在该频率的时候几乎没有能量传输过去，而对于点对点的高速串行信号链路来说，分支主要就是换层过孔的stub，实际上过孔stub的存在和长短，对于高速信号能否良好传输有着决定性的影响。

结语

本文主要介绍了如何通过S参数去得到更多的PCB设计信息，从而去探究通道信号质量不理想的原因和找到优化改善的方向。我们去了解信号质量的手段应该是多样化的，除了传统的查看时域的波形（眼图）外，还要从频域

上去衡量。毕竟频域和时域是相互联系的。时域具有直观性，的确是第一时间要去衡量的指标，但是当时域结果不理想且凭经验又很难去定位问题的时候，从频域的角度去补充就会是一个很好的选择。信号完整性的问题表现的形式有很多很多，而且随着速率的不断提高，还会有更多的问题出现，本文介绍的S参数表征信号完整性问题仅仅只是冰山一角，S参数能够提供的信息绝不仅仅如此，篇章所限，只列出以上几个比较典型的应用。当然无论是从频域S参数还是时域去分析信号完整性问题，具备一定的理论基础肯定是前提，只有掌握了较丰富的理论知识，才有可能从得到的各种信号完整性现象中抽丝剥茧，从现象看到本质。**PCB**



黄刚，资深SI工程师，现任职于深圳市一博科技有限公司，从事信号完整性仿真工作，负责信号/电源完整性理论研究，技术攻关和开发及SI知识培训

工作，并多次撰写SI仿真相关专利及相关技术文档，多次在高速先生公众号上发布。擅长高速信号设计仿真，包括通道的建模仿真分析，测试仿真拟合校准，通道链路优化设计等。

Altiumlive 2017大会吸引了数百名设计师

Altium日前召开了第一次用户大会，即“Altiumlive 2017：PCB设计年度峰会”，会议设在美丽的圣地亚哥海湾希尔顿温泉度假村。会议为期2天，主办方邀请了一众行业大咖分别进行了4项内容的主



题演讲。

大会吸引了数百位PCB设计者参加一系列分组讨论，这些讨论都是围绕本次大会的宗旨——“学习-连接-捕获灵感”。

阅读全文，请[点击这里](#)。



SiSoft为DDR5仿真摩拳擦掌

by Andy Shaughnessy

I-Connect007

DDR5的内存带宽和密度预计可达DDR4的2倍。最近我与SiSoft公司的技术总裁Walter Katz进行了一次访谈，访谈主题为SiSoft正在致力于2018年将这项变革性的技术投放市场。

ANDY SHAUGHNESSY : 据我了解，SiSoft正在为即将发布的DDR5标准做准备。对于用户而言，这意味着什么呢？

WALTER KATZ : 预计DDR5的传输速度可达3200 MT/s到6400 MT/s。这样快的数据传输速度，再加上DDR5系统拓扑中固有的不连续性，将会造成明显的符号间干扰（Inter Symbol Interference，简称ISI）。ISI会要求在控制器和存储器I/O缓存器中采用主动均衡技术，以重新获得可使用的信号，这项技术与

我们目前有时在串行通道见到的类似。JEDEC正在为存储芯片中使用的均衡制定标准，而控制器所用的均衡方法由每个控制器制造商自行确定。这样我们就只需重点关注存储器件了。目前，对存储器驱动器（存储器读操作）的均衡尚无要求，但我们希望看到对存储器接收器上4抽头判决反馈均衡器（decision feedback equalization，简称DFQ）的要求，存储器接收器主要用于DQ写及地址/命令操作。4抽头DFE根据已经收到的之前的4个符号（位）的值，在接收器焊盘上的电压值上加（或减）一个电压值。在存储器接收器的DFE之前，也有一些因素需要考虑，包括峰值滤波器；我们必须等等看事情如何发展。

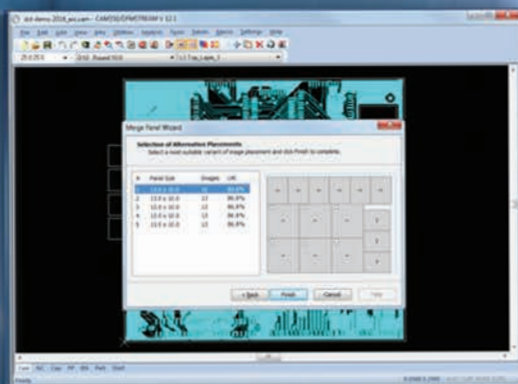
SHAUGHNESSY : 听说AMI模型正用于模拟

确保PCB制造成功的解决方案!



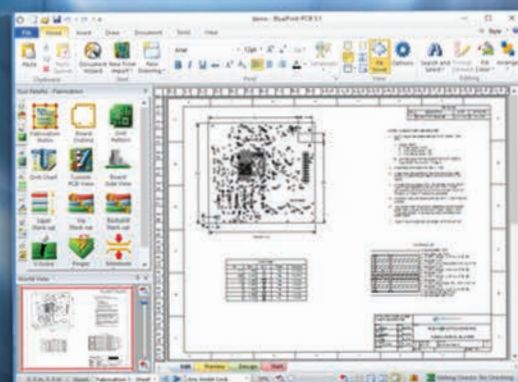
CAM350®

验证与优化PCB设计，
确保成功制造。



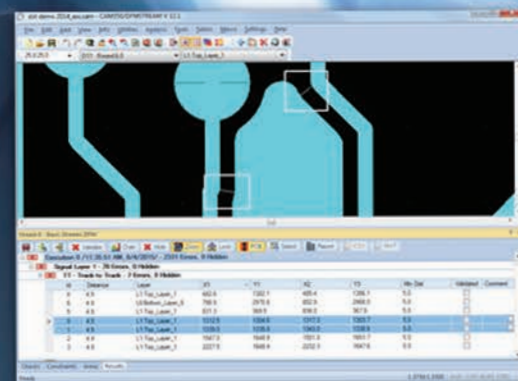
BluePrint-PCB®

创建全面的文档，
驱动PCB制造、组装和检查。



DFMStream™

在PCB设计周期内可随时
验证设计与制造规则。



DownStream Technologies致力于为您的PCB设计后处理需求提供全面的解决方案，以及工作流程改进。



请访问DownStreamTech.com



请点击这里申请CAM350 12.2中文视频电子教程

<http://www.kgs.com.hk/video.aspx>

DDR5数据传输。您能简要介绍一下AMI是如何运行的吗？

KATZ：IBIS-AMI或AMI（算法建模接口）创建于2007年，它可帮助分析高速SerDes（串/解串）通道。目前，这些通道运行在3 Gbps和 56 Gbps之间，IBIS-AMI已用来创建数百个IBIS-AMI模型，系统设计师可以使用这些模型进行设计仿真。在这些频率下，ISI和损耗都是明显的损害，特定跳变产生的能量在信号自身主体到达之前会影响接收器侧的信号，对于后续很多个单元间隔的信号也有影响。为了适当评估通道表现，需要模拟数百万位数据，这就是为什么IBIS-AMI已经取代了传统的用于串行链接分析的SPICE方法。AMI假定I/O缓冲器模拟模型是线性时不变（linear and time invariant，简称LTI）。

缓冲器之间的互连也是LTI，这意味着可用电路仿真技术描述模拟I/O和通道的组合特性，然后再与均衡模型结合起来预测整个链接的行为。AMI模型可描述发射（Tx）/接收（Rx）均衡行为，并可以动态链接库（Windows系统中DLL，Linux系统中的共享目标）的形式作为可执行模型，它可在仿真运行时，直接链接到EDA仿真器内。IBIS公开论坛是一个负责管理IBIS-AMI技术指标的工业组织。因此这些可执行模型可模拟发射器和接收器的具体均衡行为，同时因为它们可作为可执行代码提供从而可保护器件制造商的知识产权（IP）。AMI模型可用于进行两种不同类型的仿真：统计仿真和时域仿真。统计仿真可预测所有基本可能图形的仿真性能。时



Walter Katz

域仿真可更精确地处理缓冲器的非线性和适应行为，但通常限于UI长1千万的仿真。

SHAUGHNESSY：如何采用AMI模型模拟DDR5拓扑？

KATZ：串行通道是差分点到点拓扑，嵌入时钟作为信号的一部分；而DDR5通道是单端、多点拓扑，它为模仿数据的数据和选通（时钟）信号采用分离的信号。这样，当采用AMI技术进行DDR5分析时，我们需要密切注意AMI建模的原始应用与我们如何针对DDR5应用所使用的技术之间的差别。以其最简单的形式，我们可以采取串行通道模拟所用的AMI方法进行DDR5建模：即描述模拟通道的特性，得到脉冲反应，然后用算法模型对其进行处理，以确定均衡效果。我们用短的上升时间阶跃仿真SPICE中的模拟通道，获得具有适当分辨率的阶跃响应，然后对其进行辨别，生成我们为算法处理所需的脉冲响应。

但是，我们应该注意到目前IBIS-AMI采用单脉冲响应进行通道建模，单脉冲响应对于有平衡驱动器的长串行通道是很好的假设。对于在DDR5应用中见到的较短通道、单端信号传输和上升/下降不对称，我们必须看到上升和下降边沿之间的差别是否已恰当地描述，即通过增加有害影响如抖动及调整眼图波罩的严重程度，来提高分析难度，再对差别进行描述，或我们是否需要对于上升/下降响应特性分别进行描述。如果我们需要为上升和下降边沿得到一个单独的脉冲响应，这样将会额外增加IBIS-AMI技术规格的复杂性及分

析过程的复杂性。

SHAUGHNESSY : 所以, AMI模型原本是为串行通道而开发的。那它们与DDR5拓扑有什么不同?从均衡观点来看, AMI模型有影响吗?

KATZ : 串行通道一般较长且有损耗, 相比之下, DDR通道一般较短且有反射。串行通道均衡技术的发展主要集中在克服损耗。串行通道最常采用的两种均衡是TX FIR和 RX CTLE滤波器, 它们的设计可补偿通道中的高频损耗。DDR5拓扑的问题往往是振铃现象, 而不是损耗。串行通道是点对点, 不连续性是桩线, 需要将其最小化, 以使信号质量达到最佳。DDR5拓扑无法严格管理阻抗和不连续性——从经济上不可行。因为DDR5拓扑是多点、多DIMM, 桩线长、反射很大。这就是为什么我们很想看看DFE将如何应用在DDR5中, 因为DFE技术唯一适合在主信号之前的很短时间内处理明显的反射。

SHAUGHNESSY : 用户如何采用AMI模型为其系统确定最佳的均衡设置?

KATZ : 现有两类用户, 他们想要了解2件不同的事情。系统设计人员想要知道对于给定的

通道, 它的最佳均衡设置, 这些设置可优化DDR5的通道性能(最小的BER, 最大的时钟分配和电压稳定裕度), 且其能满足系统性能要求。他们还想知道控制器在硬件运行时无论采用何种训练算法优化通道, 该算法最后将用所需的设置适当地均衡通道。所以系统设计人员想要能够预测硬件训练算法对系统余量的影响, 而不必真正地模拟训练算法。

但是器件供应商想要设计和验证训练算法, 并证明它将会达到或至少接近通道的最佳性能。他们确实想要真正地模拟训练算法, 或非常想这样做。

SHAUGHNESSY : 听起来这整件事有很多不同的需求。也许我们应该在DDR5上市后再谈一谈, 看看人们用它做什么?怎么做?

KATZ : 这是一个令人难以置信的复杂而有趣的问题。实际的硬件做什么与仿真模型做什么并不会完全一样。有效管理这些差别对于最大化设计成功机率来说非常关键。

SHAUGHNESSY : 谢谢您百忙之中接受采访, Walter。

KATZ : 谢谢您, Andy。PCB

欧洲EMS市场数据惊人

欧洲设有制造基地的一EMS公司其最新年度报告在一定程度上改写了欧洲的EMS行业历史, 这让我们感到非常惊讶。是的, 确实是“令人惊讶”。

如果你认为市场分析总是正确



的, 并能够准确地预测未来, 那你就错了。来看看欧洲EMS生产总值, 各种不同的市场研究公司, 对这一数据的统计也不尽相同。

阅读全文, 请[点击这里](#)。

行业会展



IPC活动日历, 请[点击这里](#)。

SMTA活动日历, 请[点击这里](#)。

iNEMI活动日历, 请[点击这里](#)。

完整的PCB007活动日历, 请[点击这里](#)。

[Productronica 2017](#)

2017年11月14-17日

德国慕尼黑

[2017国际线路板及电子组装华南展览会](#)

2017年12月6-8日

中国深圳

[47th NEPCON JAPAN](#)

2018年1月17日至19日

日本东京Big Sight

[DesignCon 2018](#)

2018年1月31日至2月1日

美国加利福尼亚州圣克拉拉

[EIPC 2018冬季论坛](#)

2018年2月1日至2日

法国里昂

[IPC APEX EXPO](#)

2018年2月27日至3月1日

美国加利福尼亚州圣地亚哥

[中国国际电子电路展览会](#)

2018年3月20日至22日

中国上海

[NEPCON CHINA](#)

2018年4月26日至28日

中国上海

[CES](#)

2018年1月9日至12日

美国内华达州拉斯维加斯

[CES ASIA](#)

2018年6月13日至15日

中国上海



出版商：BARRY MATTIES
INFO@ICONNECT007.COM

广告销售：BARB HOCKADAY
BARB@ICONNECT007.COM

市场营销服务：TOBEY MARSICOVETERE
TOBEY@ICONNECT007.COM

编辑：
主编：EDY YU
+86 139-0166-9899; EDY@ICONNECT007.COM

责任编辑：TULIP GU
TULIP@ICONNECT007.COM

助理编辑：ANN HAO
ANN@ICONNECT007.COM

杂志制作：
负责人：EDY YU
+86 139-0166-9899; EDY@ICONNECT007.COM

杂志排版：DAVEY DANG

广告设计：MIKE RADOGNA, SHELLY STEIN,
TOBEY MARSICOVETERE

创新技术：BRYSON MATTIES

封面设计：SHELLY STEIN, EDY YU

I-Connect007China Presents



《PCB007中国线上杂志》由美国BR Publishing, Inc. (PO Box 50, Seaside, OR 97138) 出版©

2017 BR Publishing, Inc.不对任何人因出版物中内容的错误/疏漏造成的损失或损害承

担任何责任，无论这些错误/疏漏是否因意外或疏忽，以及任何其他原因而导致的。

2017年11月号总第九期，《PCB007中国线上杂志》是由BR Publishing公司出版的电子月刊。

广告索引

广告订阅.....4	IPC.....62
王氏港建.....58	KYZEN.....66
加入我们.....6	MacDermid Enthone.....14
环球集团.....28	Mentor, a Siemens Business.....82
中国印制电路行业协会.....34	NEPCON.....70
挠性电路手册.....56	Optimal.....76
高密度互连HDI手册.....48	Orbotech.....22
CIMS.....40	The PCB List.....16
Downstream Tech.....94	P. Kay Metal, Inc.....68
ESI.....8	Real Time With.....52
HKPCA & IPC Show.....74	Ventec.....18

更多精彩内容敬请期待 PCB007中国线上杂志：

十二月：
高密度互联HDI
听HDI的教父为您讲述高密度互联的
昨日、今日与明日

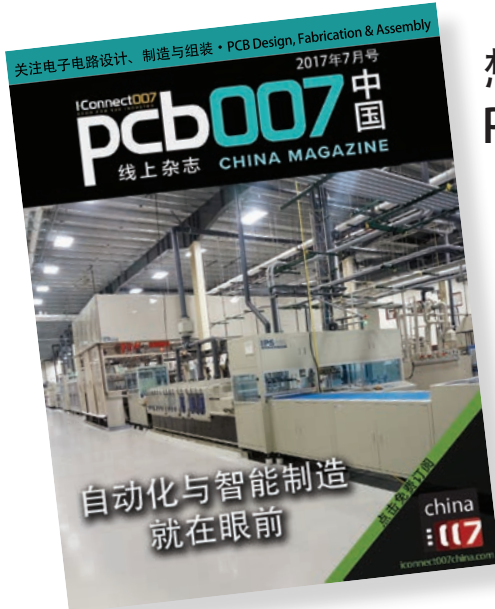
一月：
热管理
火热有时候并不是好事

二月：
设备与工具
工欲善其事必先利其器，来看看电
子电路领域最新的生产工具吧



I-Connect007

GOOD FOR THE INDUSTRY



想要及时获取我们最新的
PCB007中国线上杂志么！

快来免费订阅吧！

有啥
新闻！



English I-Connect007: | PCB007 | | SMT007 | | PCBDesign007 | | EIN007 | | FLEX007 | | MilAero007 |

I-Connect007.com是服务于印刷电路板（PCB）、电子制造服务（EMS）和印刷电路板设计行业的实时在线杂志。服务于全球以及中国市场多年，提供了超过100000篇的新闻报道、专业文章，是电子制造领域的行业咨询领导人。



PCB007中国



EMS007中国



PCBDesign007中国



PCB007中国杂志



icconnect007china.com